

PCL61x3 シリーズ から PCL61x4 シリーズ への移行について

日本パルスモーター(株)

拝啓 時下益々ご清栄のこととお慶び申し上げます。
平素は格別のご高配に預かり厚くお礼申し上げます。

さて、PCL61x3 シリーズ (PCL6113/6123/6143) から、PCL61x4 シリーズ (PCL6114/6124/6144) へ移行される場合の注意点をご説明致します。

1. 概要

PCL61x4 シリーズは、PCL61x3 シリーズを機能アップした製品です。

ソフト的には、PCL61x3 シリーズと上位互換性がありますので、PCL61x3 用に開発したソフトにより PCL61x4 を制御することができます。

ハード的には、PCL6114/6144 はパッケージと端子配置が PCL6113/6143 と同一ですが、PCL6124 だけはパッケージと端子配置が異なりますのでご注意ください。

2. 機能アップ内容概要

- ①移動量、コンパレート値の設定範囲を 28 ビット長から 32 ビット長へ拡張。
- ②加減速レート (RDR, RUR) の設定範囲を 14 ビット長から 16 ビット長へ拡張。
- ③ソフトリミット機能を追加
- ④8, 16 ビットのパラレル I/F の他に、4 線式シリアル I/F を追加。
- ⑤シリアル I/F 時には、D0~D15 端子を汎用 I/O として利用可。
- ⑥メインステータス読出し時の SENI, SEOR 自動リセット機能の停止設定を追加。
- ⑦REST, RIST レジスタ読出し時の自動リセット機能の停止設定を追加。
- ⑧2 軸制御用の PCL6124 だけパッケージを小型化。(端子ピッチ 0.4mm)

3. 仕様の差異と注意事項

3-1. ソフトウェア

PCL61x3 の代用であれば、ソフト変更は不要です。

PCL61x4 で追加した機能をご使用される場合は、ソフト変更が必要になります。

詳細は「PCL6114/6124/6144 ユーザーズマニュアル」をご参照下さい。

3-2. ハードウェア

①絶対最大定格、推奨動作条件

PCL61x3 と同一です。

②DC 特性

消費電流が若干減少しました。(CLK=30MHz)

機種	条件	PCL61x3	PCL61x4
PCL6113, PCL6114	1 軸 15Mpps 動作、無負荷	36 mA Max	28 mA Max
PCL6123, PCL6124	2 軸 15Mpps 動作、無負荷	77 mA Max	65 mA Max
PCL6143, PCL6144	4 軸 15Mpps 動作、無負荷	180 mA Max	129 mA Max

③AC 特性

数 n 秒の差異はありますが、PCL61x3 と同様に使用できると思われます。

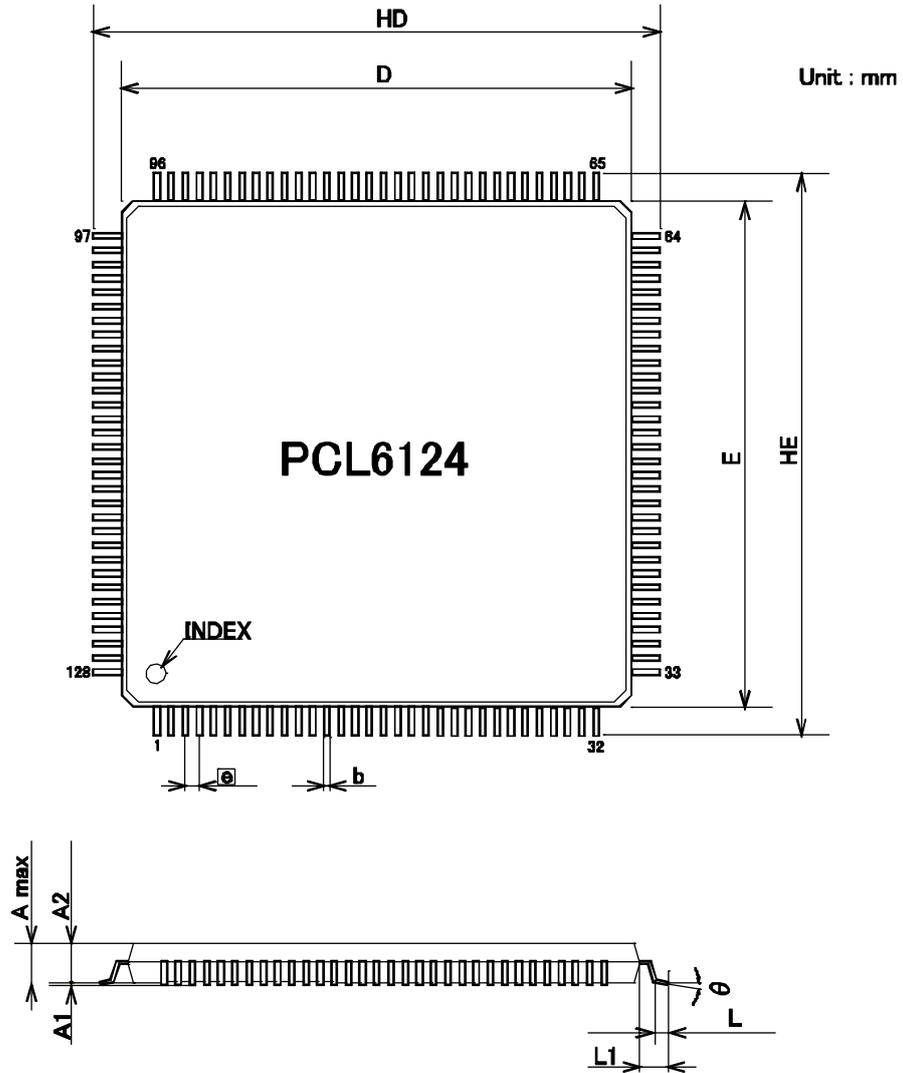
④端子配置

- ・ PCL6114, PCL6144 は PCL6113, PCL6143 と同一端子配置です。
- ・ PCL6124 は PCL6123 と同一端子番号ですが、パッケージの差異により端子位置は異なります。

⑤外形寸法

- ・ PCL6114, PCL6144 は PCL6113, PCL6143 と同一寸法です。
- ・ PCL6124 は正方形の QFP-128pin になりました。PCL6123 は長方形の QFP-128pin でした。また、PCL6124 は端子ピッチが 0.4mm です。

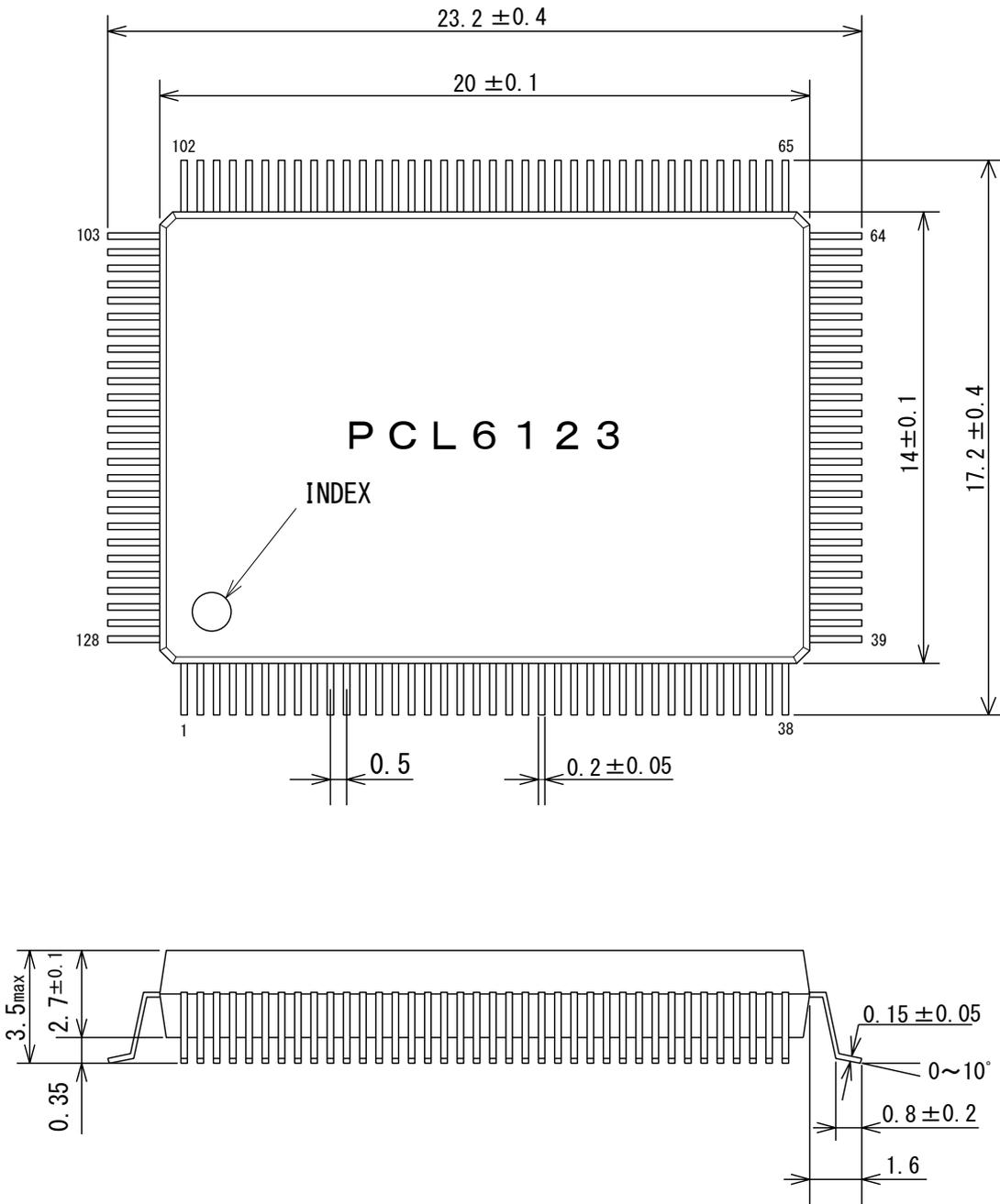
【PCL6124 寸法図】



Symbol	Dimension in Millimeters		
	Min.	Nom.	Max.
E	-	14	-
D	-	14	-
HE	-	16	-
HD	-	16	-
\square	0.4		
b	0.13	-	0.23
A max	-	-	1.7
A1	-	0.1	-
A2	-	1.4	-
L	0.3	-	0.75
L1	-	1	-
θ	0°	-	10°
y	-	-	0.08

【PCL6123 寸法図】

単位 : mm



4. ビット定義追加部分

機能アップのために、PCL61x3 では未定義でしたビット(網掛け部分)の定義を追加しています。
PCL61x3 のマニュアルには '0' 固定と記載してありますので、PCL61x3 用ソフトでも問題は発生しないはずですが、動作がおかしい時は '0' になっているかご確認ください。

4-1. REST

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	ESMS	ESPS	ESPE	ESEE	ESPO	ESSD	ESEM	ESSP	ESAL	ESML	ESPL
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	ビット名	内容
9	ESPS	(+)ソフトリミット検出による停止時 (RENV3. SLM1="1"の時だけ有効)
10	ESMS	(-)ソフトリミット検出による停止時 (RENV3. SLM1="1"の時だけ有効)

4-2. RIST

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ISMS	ISPS	ISSA	ISMD	ISPD	ISSD	ISOL	ISLT	ISC2	ISC1	ISDE	ISDS	ISUE	ISUS	ISNM	ISEN
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	ビット名	内容
14	ISPS	(+)ソフトリミット検出 (RENV3. SLM1,0="01"の時だけ有効)
15	ISMS	(-)ソフトリミット検出 (RENV3. SLM1,0="01"の時だけ有効)

4-3. RENV2

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
POFF	E0FF	CSP0	P7M	P6M	P5M	P4M1	P4M0	P3M1	P3M0	P2M1	P2M0	P1M1	P1M0	P0M1	P0M0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MRST	IEND	ORM	EZL	EZD3	EZD2	EZD1	EZD0	PD1R	PINF	P1M1	P1M0	ED1R	EINF	E1M1	E1M0

ビット	ビット名	内容
31	MRST	MSTSW, REST, RIST の読み出し直後自動リセット機能の制御 0 : 自動リセット有効 1 : 自動リセット無効

	MRST=0 の時	MRST=1 の時
MSTSW読み出し直後	SENI, SEOR ビットを自動リセット	自動的にはリセットしない
RESTの読み出し直後	全ビットを自動リセット	〃
RISTの読み出し直後	全ビットを自動リセット	〃

4-4. RENV3

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
C2S1	C2S0	C1S1	C1S0	C2RM	CU2R	LOF2	CU2L	C1RM	CU1R	LOF1	CU1L	CU2H	CU1H	CIS2	CIS1
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	SLCU	SLM1	SLM0	SYI1	SYI0	SYO3	SYO2	SYO1	SYO0

ビット	ビット名	内容
23~22	SLM1~0	00 : ソフトリミット機能を停止させます。 01 : ソフトリミット位置でイベント割り込みが発生します。(停止せず) 10 : ソフトリミット位置で即停止し、エラー割り込みが発生します。 11 : ソフトリミット位置で減速停止し、エラー割り込みが発生します。
24	SLCU	ソフトリミット管理用のカウンタを選択します。 0 : COUNTER1, 1 : COUNTER2

——— 以上 ———