

パルスコントロール LSI
PCL6115/PCL6125/PCL6145
取扱説明書



目次

1.	はじめに	1
1.1	本書の取扱い	1
1.1.1	記号説明	1
1.1.1.1	負傷レベル	1
1.1.1.2	危険レベル	1
1.1.1.3	警告図記号	2
1.1.2	専門用語	3
1.1.3	表記説明	4
1.2	製品の取扱い	5
1.2.1	保管	5
1.2.2	開梱	5
1.2.3	安全	5
1.2.3.1	設計上の注意	5
1.2.3.2	運送・保管上の注意	6
1.2.3.3	取扱環境に関する注意	7
1.2.3.4	実装上の注意	8
1.3	保証に関して	9
1.3.1	保証期間	9
1.3.2	保証範囲	9
1.4	注意事項	9
1.5	お願い	9
2.	概要	10
2.1	特長	10
2.2	構成	15
3.	仕様	16
3.1	LSI 仕様	16
3.2	パルスコントロール仕様	17
4.	ハードウェア説明	18
4.1	外形寸法図	18
4.1.1	PCL6115 (外形寸法)	18
4.1.2	PCL6125 (外形寸法)	20
4.1.3	PCL6145 (外形寸法)	22
4.2	端子配置図	24
4.2.1	PCL6115 (端子配置)	24
4.2.2	PCL6125 (端子配置)	25
4.2.3	PCL6145 (端子配置)	26
4.3	端子一覧表	27
4.3.1	PCL6115 (端子一覧)	28
4.3.2	PCL6125 (端子一覧)	35
4.3.3	PCL6145 (端子一覧)	43
4.4	CPU 接続	50

4.4.1	68000 接続	51
4.4.2	H8 接続	52
4.4.3	8086 接続	53
4.4.4	Z80 接続	54
4.4.5	SPI 接続	55
4.4.5.1	SPI シングル接続	55
4.4.5.2	SPI マルチ接続	56
5.	ソフトウェア説明	57
5.1	CPU 通信	57
5.1.1	パラレル通信	57
5.1.1.1	アクセス方法	57
5.1.1.2	アドレスマップ	58
5.1.1.2.1	68000 通信アドレスマップ	58
5.1.1.2.2	H8 通信アドレスマップ	58
5.1.1.2.3	8086 通信アドレスマップ	59
5.1.1.2.4	Z80 通信アドレスマップ	59
5.1.1.3	コマンド書き込みアクセス	60
5.1.1.4	レジスタ書き込みアクセス	63
5.1.1.5	レジスタ読み出しアクセス	65
5.1.1.6	メインステータス読み出しアクセス	67
5.1.1.7	汎用出力ポート書き込みアクセス	68
5.1.1.8	サブステータス&汎用ポート読み出しアクセス	69
5.1.2	シリアル通信	70
5.1.2.1	通信オーダー	70
5.1.2.2	通信フォーマット	70
5.1.2.2.1	軸選択エリア (SEL)	71
5.1.2.2.2	コマンドエリア (COM)	72
5.1.2.2.3	データエリア (DATn)	72
5.1.2.3	コマンド書き込みフォーマット	73
5.1.2.4	レジスタ書き込みフォーマット	74
5.1.2.5	レジスタ読み出しフォーマット	76
5.1.2.6	メインステータス読み出しフォーマット	78
5.1.2.7	汎用出力ポート書き込みフォーマット	80
5.1.2.8	サブステータス&汎用ポート読み出しフォーマット	81
5.2	ステータス&汎用ポート	83
5.2.1	メインステータス (MSTS)	83
5.2.2	サブステータス (SSTS) & 汎用ポート (IOP)	88
5.2.3	拡張ステータス (RSTS)	89
5.3	コマンド	90
5.3.1	動作コマンド	90
5.3.1.1	スタートコマンド	90
5.3.1.2	残量スタートコマンド	90
5.3.1.3	同時スタートコマンド	91
5.3.1.4	速度変更コマンド	91
5.3.1.5	停止コマンド	91
5.3.1.6	同時停止コマンド	92
5.3.1.7	非常停止コマンド	92
5.3.2	制御コマンド	93
5.3.2.1	NOP コマンド	93

5.3.2.2	汎用出力ビット制御コマンド	93
5.3.2.3	リセット制御コマンド	94
5.3.2.4	カウンタ制御コマンド	94
5.3.2.5	ERC 制御コマンド	94
5.3.2.6	プリレジスタ制御コマンド	94
5.3.2.7	PCS 制御コマンド	95
5.3.2.8	カウンタラッチ制御コマンド	95
5.3.2.9	割り込み制御コマンド	95
5.3.2.10	ID コード確認コマンド	95
5.3.2.11	レジスタ制御コマンド	96
5.4	レジスタ	98
5.4.1	速度制御レジスタ	100
5.4.1.1	RFL (PRFL) : FL 速度ステップ	100
5.4.1.2	RFH (PRFH) : FH 速度ステップ	100
5.4.1.3	RUR (PRUR) : 加速レート	101
5.4.1.4	RDR (PRDR) : 減速レート	102
5.4.1.5	RMG (PRMG) : 速度倍率	103
5.4.1.6	RUS (PRUS) : 加速 S 字区間	104
5.4.1.7	RDS (PRDS) : 減速 S 字区間	105
5.4.1.8	RSPD : 現在速度ステップ	106
5.4.2	位置制御レジスタ	107
5.4.2.1	RMV (PRMV) : 移動量 (目標位置)	107
5.4.2.2	RDP (PRDP) : スローダウンポイント設定値	107
5.4.2.3	RIP (PRIP) : 直線補間の主軸移動量	108
5.4.2.4	RSDC : スローダウンポイント計算値	109
5.4.2.5	RPLS : 残量パルス	109
5.4.3	環境設定レジスタ	110
5.4.3.1	RMD (PRMD) : 動作モード	110
5.4.3.2	RENV1 : 環境設定 1	115
5.4.3.3	RENV2 : 環境設定 2	120
5.4.3.4	RENV3 : 環境設定 3	124
5.4.3.5	RENV4 : 環境設定 4	127
5.4.4	カウンタレジスタ	129
5.4.4.1	RCUN1 : カウンタ 1	129
5.4.4.2	RCUN2 : カウンタ 2	129
5.4.5	コンパレータレジスタ	130
5.4.5.1	RCMP1 : コンパレータ 1 比較値	130
5.4.5.2	RCMP2 : コンパレータ 2 比較値	130
5.4.5.3	RCMP3 : コンパレータ 3 比較値	130
5.4.5.4	RCMP4 : コンパレータ 4 比較値	130
5.4.6	カウンタラッチレジスタ	131
5.4.6.1	RLTC1 : ラッチデータ 1	131
5.4.6.2	RLTC2 : ラッチデータ 2	131
5.4.6.3	RLTC3 : ラッチデータ 3	131
5.4.6.4	RLTC4 : ラッチデータ 4	131
5.4.7	割り込みレジスタ	132
5.4.7.1	RIRQ : イベント割り込み要求	132
5.4.7.2	REST : エラー割り込み要因	134
5.4.7.3	RIST : イベント割り込み要因	135
5.4.8	状態表示レジスタ	137
5.4.8.1	RSTS : 拡張ステータス	137

5.4.9	共用ポート制御レジスタ	140
5.4.9.1	RSMG：共用ポート管理	140
5.4.9.2	RSDT：共用ポート情報	140
5.5	動作モード	141
5.5.1	コマンド制御	142
5.5.1.1	＋方向に連続移動 (00h)	142
5.5.1.2	－方向に連続移動 (08h)	142
5.5.2	位置決め制御	143
5.5.2.1	相対移動 (41h)	143
5.5.2.2	タイマー (47h)	143
5.5.3	パルサー制御	144
5.5.3.1	連続移動 (01h)	148
5.5.3.2	相対移動 (51h)	148
5.5.4	スイッチ制御	149
5.5.4.1	連続移動 (02h)	150
5.5.4.2	相対移動 (56h)	151
5.5.5	原点復帰制御	153
5.5.5.1	＋方向に原点復帰 (10h)	155
5.5.5.1.1	原点復帰 0	156
5.5.5.1.2	原点復帰 1	159
5.5.5.2	－方向に原点復帰 (18h)	160
5.5.6	直線補間制御	160
5.5.6.1	連続移動 (62h)	161
5.5.6.2	相対移動 (63h)	162
6.	機能説明	163
6.1	リセット	163
6.1.1	ハードウェアリセット	164
6.1.2	ソフトウェアリセット	164
6.2	プリレジスタ	165
6.3	速度設定	168
6.3.1	速度パターン	168
6.3.2	速度設定例	170
6.3.3	目標速度の手動補正計算	173
6.3.3.1	直線加減速	174
6.3.3.2	完全 S 字加減速	174
6.3.3.3	部分 S 字加減速	174
6.3.3.3.1	RUS=RDS	174
6.3.3.3.2	RUS<RDS	175
6.3.3.3.3	RUS>RDS	176
6.4	オーバーライド	177
6.4.1	目標速度オーバーライド	177
6.4.2	目標位置オーバーライド 1 (RMV)	179
6.4.3	目標位置オーバーライド 2 (PCS)	182
6.5	出力パルス制御	184
6.5.1	出力パルスモード	184
6.5.2	方向変化タイマー	185
6.5.3	動作完了タイミング	186
6.5.4	出力パルス幅制御	188

6.6	機械系外部入力制御	189
6.6.1	エンドリミット (PEL, MEL)	189
6.6.2	スローダウン (SD)	191
6.6.3	原点 (ORG)、エンコーダーZ相 (EZ)	194
6.7	サーボモータードライバインターフェース	196
6.7.1	位置決め完了 (INP)	196
6.7.2	偏差カウンタクリア (ERC)	198
6.7.3	アラーム (ALM)	200
6.8	外部スタート／同時スタート	202
6.8.1	同時スタート (GSTA)	202
6.8.2	自軸スタート (OSTA)	205
6.8.3	軸選択スタート (SELn ビット)	207
6.9	同時減速	208
6.9.1	同時減速 (CSD)	208
6.9.2	自軸減速 (SD)	209
6.9.3	軸選択減速 (SELn ビット)	209
6.10	外部停止／同時停止	210
6.10.1	同時停止 (CSTP)	210
6.10.2	軸選択停止 (SELn ビット)	212
6.11	非常停止 (CEMG)	213
6.12	カウンタ	215
6.12.1	カウンタの種類と入力仕様	215
6.12.1.1	エンコーダー (EA, EB) 信号のカウント	216
6.12.2	カウンタのクリア	219
6.12.3	カウンタのラッチ	220
6.12.3.1	ラッチデータ 1, 2	220
6.12.3.2	ラッチデータ 3, 4	222
6.12.3.2.1	タッチプローブ使用例 1	225
6.12.3.2.2	タッチプローブ使用例 2	226
6.12.4	カウンタのカウント停止と入力停止	227
6.13	コンパレータ	228
6.13.1	コンパレータの機能	228
6.13.1.1	コンパレータの比較対象	228
6.13.1.2	比較対象との比較条件	229
6.13.1.3	比較条件成立時の処理方法	231
6.13.2	リングカウント	232
6.13.3	ソフトウェアリミット	233
6.14	同期スタート	235
6.14.1	指定軸の停止によるスタート	235
6.14.2	内部同期信号によるスタート	236
6.15	割り込み要求 (INT)	239
6.15.1	エラー割り込み	240
6.15.2	イベント割り込み	241
6.15.3	動作停止割り込み	242
6.16	ID モニター	243
6.17	汎用ポート制御	244
6.17.1	汎用入力ポート (GPI)	245

6.17.2	汎用出力ポート (GP0)	245
6.17.3	加速中信号 (FUP)	245
6.17.4	減速中信号 (FDW)	246
6.17.5	定速中信号 (MVC)	246
6.17.6	コンパレータ1 信号 (CP1)	247
6.17.7	コンパレータ2 信号 (CP2)	248
6.18	共用ポート制御	248
7.	電気的特性	249
7.1	絶対最大定格	249
7.2	推奨動作条件	249
7.3	DC 特性	250
7.4	AC 特性	251
7.4.1	基準クロック	251
7.4.2	68000 インターフェース	252
7.4.3	H8 インターフェース	254
7.4.4	8086 インターフェース	256
7.4.5	Z80 インターフェース	258
7.4.6	4 線式シリアルインターフェース (SPI)	260
7.5	動作タイミング	262
7.5.1	RST 信号	263
7.5.2	SRST コマンド	263
7.5.3	EA, EB 信号	264
7.5.3.1	2 パルスモード (エンコーダー)	264
7.5.3.2	90 度位相差モード (エンコーダー)	264
7.5.4	PA, PB 信号	264
7.5.4.1	2 パルスモード (手動パルサー)	264
7.5.4.2	90 度位相差モード (手動パルサー)	264
7.5.5	スタートコマンド	265
7.5.6	CSTA 信号	265
7.5.7	F SCHL/SDSTP コマンド	266
7.5.8	SD/CSD 信号	266
7.5.9	MSTS. SENI=1 (RMD. MOD=00h or 08h)	266
7.5.10	MSTS. SINT=1 (RMD. MOD=41h)	267
7.5.11	MSTS. SERR=1 (RMD. MOD=41h)	267
改訂履歴	268

1. はじめに

このたびは弊社製パルスコントロールLSIのPCL61x5シリーズ（以下、本製品）をお求めいただきまして誠にありがとうございます。

本取扱説明書（以下、本書）は、本製品の仕様、機能、接続方法および使用方法等を記載しています。

本製品をご使用になる前に、必ず本書をお読みいただき、保管してください。

1.1 本書の取扱い

- ① 本書の全部または一部を無断で転載することは、著作権法によって禁止されています。
- ② 本書の内容については、性能や品質の向上に伴い、将来予告なく変更することがあります。
- ③ 本書の内容については、万全を期しておりますが、万一不可解な点や誤り、ならびに記載もれ等お気付きの点がありましたら、弊社営業担当へご連絡を下さいますようお願いいたします。

1.1.1 記号説明

1.1.1.1 負傷レベル

本書では、次のように負傷レベルを定義します。

- 重傷

失明、けが、火傷、感電、骨折、中毒等後遺症が残るもの、および治療に入院や長期の通院を要するもの。

- 軽傷

治療に入院や長期の通院が必要ないもの。（上記「重傷」以外）

1.1.1.2 危険レベル

本製品は、運用者の安全を第一に考え、設計されています。しかし、製品の性質上、どうしても取除けないリスクが存在します。本書では、それらのリスクの重大性および危険性のレベルを、「危険」、「警告」および「注意」事項の3段階に分けて表示しています。表示項目をよく読み十分に理解してから、本製品の操作および保守作業を行ってください。

「危険」、「警告」および「注意」事項の表示は、危険性に関する重大性の順（危険＞警告＞注意）で、その内容を下記に説明します。



危険

「危険」項目は、本製品の運用中に、作業者が死亡または重傷に至る切迫した危険性のある場合について記述しています。



警告


「警告」項目は、本製品の運用中に、作業者が死亡または重傷を負う可能性のある場合について記述しています。



注意

「注意」項目は、本製品の運用中に、作業者が軽傷を負う可能性のある場合について記述しています。

注 意

 (警告記号) のない「注意」項目は、作業者が負傷する恐れはないが、本製品、設備、機器等に損害や故障を引き起こすことが予想される場合について記述しています。

本書では前述の危険レベル分けのほかに、下記の表記も使用しています。

重 要

「重要」項目は、本製品の操作および保守作業上、特に知っておくべき情報や内容がある場合に記述しています。

備 考

「備考」項目は、本製品の操作および保守作業上、役立つ情報や内容がある場合に記述しています。

1.1.1.3 警告図記号

本書では、「危険」、「警告」、「注意」、「重要」の表記に併せて次のようなシンボル記号を付加し、その警告内容をわかりやすく表現しています。



高電圧が印可される場合があることを表します。
安全確認を怠ったり、取扱いを誤ると感電によるショック、火傷、および死に至る危険を警告します。



表面温度が高くなる部品等があることを表します。
取扱いを誤ると、火傷の危険があることを意味します。



取扱いを誤ると、火災を起こす可能性があることを表します。



本製品の操作およびメンテナンス作業において、行ってはいけない「禁止」事項を示します。



本製品の操作およびメンテナンス作業において、必ず行っていただく「強制」事項を示します。

1.1.2 専門用語

本書で使用している専門用語を説明します。

本項に説明が無い専門用語については、弊社のウェブサイトをご覧ください。

- レジスタ

各種データの読み出しや書き込みを行う本製品の記憶領域です。

データには、速度制御データや位置制御データ、環境設定データなどが含まれます。

- カレントデータ

スタートコマンドの書き込みに応じて動作する、または動作中のデータです。

- カレントレジスタ

カレントデータのレジスタです。

- プリレジスタ

継続動作データと継続動作スタートコマンドを設定するレジスタです。

通常、カレントレジスタへの書き込みは、プリレジスタを介して行います。

カレントレジスタの動作が完了すると、プリレジスタのデータをカレントレジスタにコピーします。

最小限の停止時間で次の動作を自動スタートすることができます。

- 共通パルスモード (OUT, DIR)

モーター駆動用パルス信号の出力形態の1つです。

動作パルス信号 (OUT) と方向レベル信号 (DIR) を出力します。

- 2パルスモード (PLS, MNS)

モーター駆動用パルス信号の出力形態の1つです。

±方向パルス信号 (PLS) と一方向パルス信号 (MNS) を出力します。

- 90度位相差モード (PHA, PHB)

モーター駆動用パルス信号の出力形態の1つです。

90度位相差のA相パルス信号 (PHA) とB相パルス信号 (PHB) を出力します。

各信号周波数はモーター動作速度の1/4です。

このため、廉価なインターフェース回路が使えます。

- FL 速度 [Frequency Low]

低い方の周波数 (初速度、停止速度) です。

モーターの自起動速度 [pps] などを設定します。

- FH 速度 [Frequency High]

高い方の周波数 (動作速度、目標速度) です。

モーターの最高連続応答速度 [pps] などを設定します。

1.1.3 表記説明

- (1) 端子名称やレジスタ名称、ビット名称の接尾辞は、「x」はX軸、「y」はY軸、「z」はZ軸、「u」はU軸を表します。
「n」の場合は、全軸または任意の軸を表します。
- (2) 負論理の端子名称や負論理の信号名称に、オーバーラインの装飾などは付加しておりません。
論理は「4.3 端子一覧表」をご覧ください。
- (3) レジスタなどのビット説明で、「0」は書き込むとき「0」以外禁止、かつ読み出したとき「0」固定を表します。
- (4) ステータスやレジスタの特定ビットは、「ステータス名.ビット名」や「レジスタ名.ビット名」と表記します。
(例えば RMD.MSY は、RMD レジスタの MSY ビットを表します。)
- (5) 時間の記載がある場合、特に断り書きがなければ、「基準クロック周波数=19.6608 MHz」を使用した時間を表します。
- (6) 信号状態の「ON」や「OFF」について、正論理の場合は「立ち上がりエッジ」や「Hレベル」で「ON」を表します。
負論理の場合は「立ち下がりエッジ」や「Lレベル」で「ON」を表します。
- (7) 数値の接尾辞は、「b」が2進数、「h」が16進数を表します。
10進数に接尾辞は付加しません。
2進数や16進数でも一部の図表や10進数と同じ値は、接尾辞を付加していない場合があります。
- (8) 連続するビット位置の範囲は「:」で表します。
(例えば MSTs [7:0] は、MSTs のビット7からビット0を表します。)

1.2 製品の取扱い

1.2.1 保管

製品の保管にあたっては、温度-65℃～+150℃の結露が起こらない環境下で、保管してください。

1.2.2 開梱

開梱したときは、注文された個数の本製品と防湿用の乾燥剤が、同梱されていることを確認してください。

1.2.3 安全

本項では、より安全に使用するため、基本的な安全に関する注意事項を記述しています。

本製品を使用する場合は、以下の事項を厳守してください。

この項目に従わない場合は、傷害または災害の発生につながる恐れがあります。

1.2.3.1 設計上の注意



注 意



- ・ 使用電圧や使用温度、入出力電圧・電流などについては、定格の範囲内でご使用ください。定格外で
使用した場合は、短期的には正常に動作しても、故障率を高める可能性があります。また定格の範囲
内であっても、故障率は動作時の温度や電圧により変化します。装置の設計の際にはこの点もご考慮
ください。さらに、瞬時たりとも絶対最大定格を越えないようにしてください。
- ・ 周囲からの発熱の影響を避け、LSIの周辺温度はできるだけ低く保つようにしてください。
- ・ ラッチアップ現象が発生すると発熱、発煙の恐れがあるため以下の点にご注意ください。
 - ・ 入出力端子の電圧レベルは絶対最大定格範囲内に収めてください。
 - ・ 電源投入時のタイミングもご考慮ください。
 - ・ 異常ノイズがLSIに加わらないようにしてください。
 - ・ 未使用の入力端子は、VDDに固定、またはVDDにプルアップしてください。
GNDに固定、またはGNDにプルダウンでも構いません。
 - ・ 未使用の出力端子は、オープンで使用してください。
 - ・ 未使用の双方向端子は、VDDにプルアップしてください。
GNDにプルダウンでも構いません。
 - ・ 出力短絡をしないでください。
 - ・ 高電圧発生回路からの誘導、静電気などから保護してください。
- ・ ノイズ、サージ、静電気などによる過電圧がLSIに加わらないようにしてください。

1.2.3.2 運送・保管上の注意



注 意



- LSI および LSI が梱包された包装は、丁寧に取り扱ってください。
投げたり落としたりしないでください。
LSI を破損させる原因や、アルミラミネートの包装材が破れて気密性が損なわれる原因となります。
- 水濡れの心配がある場所や直射日光の当たる場所では保管しないでください。
- 有毒ガス（腐食性ガス等）の発生する場所や塵埃の多い所には保管しないでください。
- 保管には静電防止処理された収納容器を使用し、LSI に荷重が加わらないようにしてください。
- 運搬や保管時は、包装箱の注意表示に従ってください。
- 保管場所の温度と湿度は、30°C 70%RH 以下を目安としてください。
- 温度変化の少ない場所に保管してください。保管時の急激な温度変化は結露が生じ、リードの酸化、腐食などが発生し、はんだ濡れ性が悪くなります。
- 保管棚表面には静電防止マットを設置し、マットの表面をアースしてください。
(表面・アース間抵抗 $7.5 \times 10^5 \sim 1 \times 10^9 \Omega$)
- LSI を包装から取り出した後に再び保管する場合は、帯電防止処理された収納容器をご使用ください。

1.2.3.3 取扱環境に関する注意



注 意

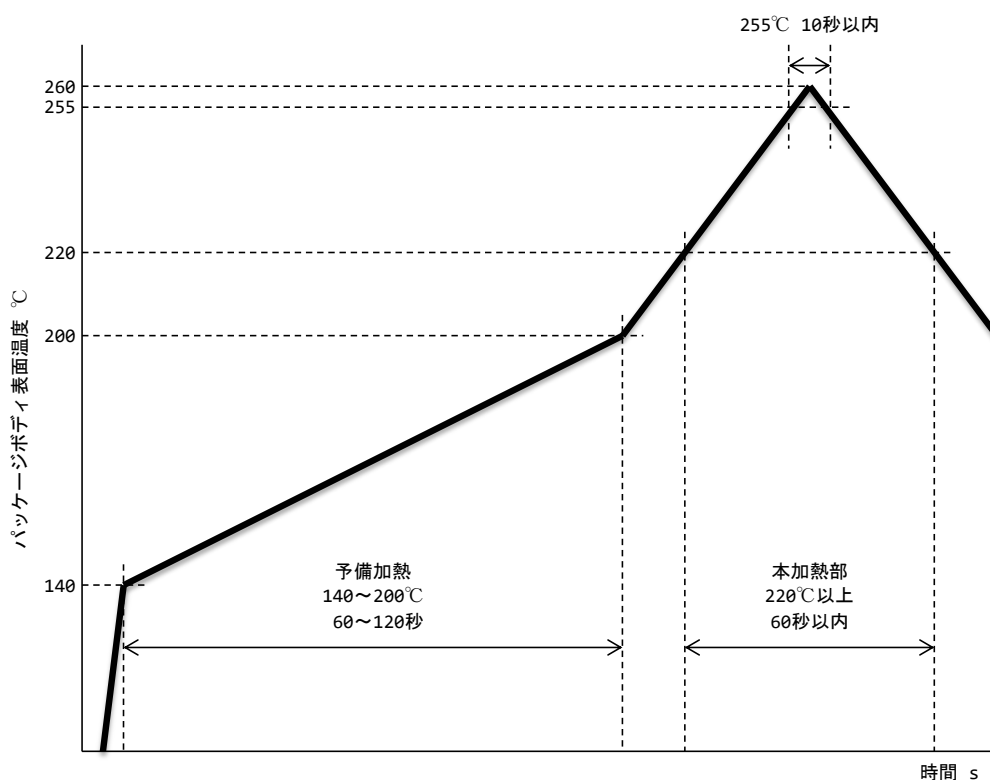
- 作業領域内の湿度は、防湿包装製品の開封後の吸湿も考慮し、30～70%を目安としてください。
- 作業領域内に設置された装置・治具などは、アースをしてください。
- 作業領域内の床は、導電性マットを敷くなどして、床表面を静電気対策し、アースをしてください。
(表面・アース間抵抗 $1 \times 10^9 \Omega$ 以下)
- 作業台の表面は導電性マットとし、アースをしてください。
(表面・アース間抵抗 $7.5 \times 10^5 \sim 1 \times 10^9 \Omega$)
- 作業台の表面は金属にしないでください。金属とした場合は、低抵抗のため、帯電した LSI が接触した際に急激に放電する原因となります。
- LSI の表面をバキュームでピックアップする場合は、接触部の先端に導電性ゴムを使用するなど、帯電防止をしてください。
- LSI に帯電体（作業服、人体など）が接触しないようにしてください。
- 作業領域内のディスプレイ（ブラウン管等）の表面は、OA 機器用フィルターなどで静電気を遮蔽してください。作業中の ON と OFF の切り換えはできるだけ避けてください。
- 作業椅子は、導電性カバーや導電性キャスターなどを使用し、床面にアースしてください。
(座面・アース間抵抗 $1 \times 10^{10} \Omega$ 以下)
- 作業者はリストストラップを着け、抵抗を介してアースしてください。
(着用した状態で、表面・アース間抵抗 $7.5 \times 10^5 \sim 3.5 \times 10^7 \Omega$)
- LSI と LSI が梱包された包装は丁寧に取り扱い、できるだけ機械的振動や衝撃を与えないようにしてください。



1.2.3.4 実装上の注意

注 意

- プラスチックパッケージは吸湿しやすく、室内放置でも時間の経過と共に吸湿が進行します。吸湿したまま、はんだリフロー炉へ投入すると、樹脂にクラックが入ったり、樹脂とフレームの密着性が劣化したりすることがあります。
- 実装前保管条件は、防湿梱包開封前が 30°C 85%RH 以下で 1 年間、防湿梱包開封後が 30°C 70%RH 以下で 1 週間です。（保管ランク：MSL3 相当）
- 吸湿が懸念されるときは、リフロー作業前にパッケージを乾燥してください。
乾燥は、125±5°C で、20 時間以上、36 時間以下です。回数は、2 回以内としてください。
- 基本的に防湿パッケージの開封後、1 週間を過ぎたときは乾燥が必要です。赤外線リフローなど全体が加熱される方法で、はんだ付けを行う際は、以下の条件範囲内で作業し、リフローは 2 回までとしてください。
赤外線リフロー炉の温度プロファイル（温度はパッケージ表面温度）は、下図に示す範囲内です。



〔プロファイル（鉛フリーはんだ実装対応）〕

- はんだ浸漬法は、パッケージに急激な温度変化をもたらします。LSI にダメージを与える恐れが大きいため、この方法は避けてください。
- はんだごてを用いた手はんだ作業は、下記の条件をお願いします。
 - こて先の最高温度 350°C、最長 5 秒以内、2 回以下としてください。
 - はんだごてが、パッケージボディ等、リード部以外に接触しないようご注意ください。

1.3 保証に関して

1.3.1 保証期間

保証期間は、製品を指定場所に納入後、1 年間です。

1.3.2 保証範囲

本書に従った正常な使用状態の下で、保証期間内に故障が発生した場合、または初期不良が発見された場合は、該当現品に限って 1 点ずつ、無償で交換させていただきます。

ただし、保証期間内であっても、故障の原因が次のいずれかに該当する場合は、保証の対象外になります。

- ① 弊社または弊社が指定した者以外による改造または修理に起因する場合
- ② 納品後の落下、運送上での損傷に起因する場合
- ③ 部品の自然劣化、摩耗または疲労等による場合
- ④ 本書に記載している以外の使い方に起因する場合
- ⑤ 火災、地震、落雷、風水害、塩害、電圧異常その他の天災または不可抗力に起因する場合
- ⑥ その他、故障の原因が、弊社の責とみなされない事由に起因する場合

日本国外に輸出された製品に関しては、弊社保証の対象外になります。

本製品を弊社以外から購入された場合の保証につきましては、購入先へ問合せください。

ここでの保証は、製品単体の保証を意味するものです。製品の故障等により誘発される損害は、保証の対象外になります。

1.4 注意事項

本書は、製品に含まれる機能詳細を説明するものです。お客様の特定目的に適合することを保証するものではありません。

また、本書に記載されている応用例、回路図等は参考用です。機器・装置の機能や安全性を確認の上、使用してください。

1.5 お願い

本製品は、原則として、次のいずれかの用途には、使用しないでください。

使用する場合は、必ず弊社営業担当へ連絡してください。

- ① 原子力設備、電力やガス等の供給システム、交通機関、車両設備、各種安全装置、医療機器等の高い信頼性と安全性が必要とされる設備
- ② 人命や財産に直接、危険を及ぼす可能性がある設備
- ③ カタログ、取扱説明書等に記載のない条件や環境での使用

半導体製品はある確率で故障が発生したり、使用条件によっては誤作動したりする場合があります。

本製品の故障により、人命や財産に重大な損害を及ぼす可能性のある用途では、冗長設計等により、高い信頼性と安全性を確保して、使用してください。

2. 概要

2.1 特長

本製品は、ステッピングモーターとサーボモーター用の 1, 2, 4 軸パルスコントロール LSI です。

パルス列入力タイプのモータードライバー用で、モーターコントロール IC、モーションコントロール IC とも呼ばれます。

CMOS 構成で、ホスト（CPU や FPGA など）との接続は、4 種類のパラレルバスインターフェースから選択できます。

また、4 線式シリアルバスインターフェース（SPI）も選択できます。

ホストとの通信では、コマンドの入力、データの入出力、割り込み要求信号などの出力が可能です。

全てのレジスタデータを読み出しできるため、アプリケーションプログラムのデバッグにご活用いただけます。

モーターの速度パターンは、一定速および加減速（直線台形または S 字曲線）が選択できます。

モーターの停止方法は、即停止および減速停止から選択できます。

モーターの停止要因は、コマンド書き込み、目標位置到達、各種センサー信号 ON から選択できます。

◆ CPU インターフェース

以下の 5 種類の CPU インターフェース回路を内蔵しています。

- ① 68000（16 bit パラレルバスインターフェース）
- ② H8（16 bit パラレルバスインターフェース）
- ③ 8086（16 bit パラレルバスインターフェース）
- ④ Z80（8 bit パラレルバスインターフェース）
- ⑤ SPI（4 線式シリアルバスインターフェース）

◆ 加減速制御

直線台形と S 字曲線の加減速が行えます。

S 字曲線の加減速は、S 字区間を設定すると、中間部分に直線の加減速部分を設定できます。

S 字区間設定は、加速特性と減速特性を独立して設定できます。

直線加速して S 字減速を行ったり、S 字加速して直線減速を行ったりできます。

◆ スローダウンポイント設定

位置決め制御などで減速停止する場合に、スローダウンポイント（減速開始位置）を設定できます。

例えば、停止する目標位置の 100 pulse 手前で減速を開始する場合は、スローダウンポイントに 100 pulse を設定します。

この場合、移動量が 500 pulse でも 1000 pulse でも、目標位置の 100 pulse 手前から減速を開始できます。

最適なスローダウンポイントを自動設定させることもできます。

◆ 補間動作

任意の軸を組み合わせで直線補間できます。

複数の本製品を使えば、任意の 5 軸以上も直線補間できます。

◆ 目標速度オーバーライド

動作中に目標速度を変更できます。

◆ 目標位置オーバーライド

動作中に目標位置（移動量）を変更できます。

以下の２種類の目標位置オーバーライド機能を内蔵しています。

- ① 位置決め制御の動作中に、目標位置を変更できます。
新たな目標位置を通過済みのときは停止後、逆方向に動作します。
- ② 位置決め制御をスタートさせる外部信号の入力までは、連続移動を行います。
外部信号が入力されたら、位置決め制御を行います。

◆ FH 補正機能（三角駆動回避）

位置決め制御で加減速に必要な移動量が足りない場合は、目標速度（FH）を自動的に低下させて三角駆動を回避できます。

◆ プリレジスタ

いずれかの動作モードを動作中に、継続動作データ（移動量、初速度、動作速度、加速レート、減速レート、速度倍率、スローダウンポイント、動作モード、加速 S 字区間、減速 S 字区間）を書き込みます。

その動作が完了したとき、継続動作データがカレントレジスタにシフトされ、自動的に続きがスタートされます。

◆ カウンター

各軸に、以下の２つのカウンターがあります。

表 2.1-1 カウンターの用途と対象

カウンター	主な用途	カウント対象
カウンター1	指令位置管理 (32 bit)	指令パルス (default) エンコーダー
カウンター2	機械位置管理 (32 bit)	エンコーダー (default) 指令パルス

全てのカウンターは、コマンドの書き込みでクリアできます。

また、コマンドの書き込み、LTC 信号 ON、ORG 信号 ON でラッチでき、ラッチしたときにもクリアできます。

◆ コンパレーター

各軸に２つのコンパレーターがあり、コンパレーターの比較値とカウンターのカウント値を比較できます。

比較対象のカウント値は、カウンター1 がコンパレーター1、カウンター2 がコンパレーター2 に対応しています。

◆ ソフトウェアリミット

専用のコンパレーター2 回路を使って、ソフトウェアリミットを設定できます。

ソフトウェアリミット範囲に入ると即停止、または減速停止します。その後は、逆方向に抜け出し動作できます。

◆ 同時スタート

コマンドの書き込み、または CSTA 信号 ON で、任意の複数軸を同時スタートできます。
同時スタートさせる任意の複数軸は、複数個の本製品から選んで自由に組み合わせできます。

◆ 同時停止

コマンドの書き込み、CSTP 信号 ON、または任意の軸の異常停止によって、任意の複数軸を同時停止できます。
異常停止を確認する任意の軸や同時停止する軸は、複数の本製品から選んで自由に組み合わせできます。
スタートするとき、既に CSTP 信号 ON の場合は、動作しません。

◆ 手動パルサー入力

手動パルサーの信号を入力して、1 pulse 単位で直接モーターを操作できます。
入力信号は、90 度位相差信号（1, 2, 4 通倍）、またはアップ信号とダウン信号です。
エンドリミット端子（PELn, MELn）やソフトウェアリミット範囲（PSL, MSL）の設定は有効です。
連続移動の動作モードは、各リミット位置で指令パルスを停止しますが、動作は完了しません。
このため、そのまま逆方向へは指令パルスの出力を継続できます。

◆ 駆動スイッチ入力

駆動スイッチの信号を入力して、任意の進行方向へ直接モーターを操作できます。
入力信号は、+方向信号（PDR）と-方向信号（MDR）です。

◆ 動作モード

制御方法と動作方法、各種機能の組み合わせにより、様々な動作モードを内蔵しています。

<動作モード例>

- ① コマンド制御の連続移動。
- ② 位置決め制御の相対移動。
- ③ パルサー制御の連続移動、相対移動。
- ④ スイッチ制御の連続移動、相対移動。
- ⑤ 原点復帰制御の原点復帰。
- ⑥ 直線補間制御（複数 LSI 間で可能）の連続移動、相対移動。

◆ 機械系信号入力

各軸に以下の 4 つの信号を入力できます。

- ① PEL …… +方向エンドリミット信号は、ハードウェアリミットに使用します。
+方向へ動作中に、PEL 信号 ON で即停止、または減速停止します。
スタートするとき、既に PEL 信号 ON の場合は、+方向に動作しません。（-方向は可能）
- ② MEL …… -方向エンドリミット信号は、ハードウェアリミットに使用します。
-方向へ動作中に、MEL 信号 ON で即停止、または減速停止します。
スタートするとき、既に MEL 信号 ON の場合は、-方向に動作しません。（+方向は可能）

- ③ SD …… スローダウン信号は、FL 速度に減速するときや、FL 速度まで減速して停止するときに使います。
動作方向に関係なく、SD 信号 ON で減速、または減速停止します。
減速設定では、高速動作中に SD 信号 ON で FL 速度まで減速します。
減速設定の場合、スタートするとき、既に SD 信号 ON の場合は、FL 定速で動作します。
減速停止設定では、高速動作中に SD 信号 ON で FL 速度まで減速して停止します。
減速停止設定の場合、スタートするとき、既に SD 信号 ON の場合は、動作しません。

- ④ ORG …… 原点信号は、位置決め制御のホームポジションを示すために使います。
原点復帰動作専用の入力信号です。

安全のため、PEL 信号と MEL 信号は、各センサー位置からストローク端まで ON 状態を維持してください。

PEL 信号と MEL 信号の入力論理は、ELLn 端子で変更できます。

SD 信号、ORG 信号の入力論理は、ソフトウェアで変更できます。

◆ サーボモータードライバインターフェース

各軸に以下の 2 つの信号を入力でき、1 つの信号を出力できます。

- ① INP …… サーボモータードライバが出力する INP（位置決め完了）信号を入力します。
② ERC …… サーボモータードライバに入力する ERC（偏差カウンタクリア）信号を出力します。
③ ALM …… サーボモータードライバが出力する ALM（アラーム）信号を入力します。
動作方向に関係なく、ALM 信号 ON で即停止、または減速停止します。
また、スタートするとき、既に ALM 信号 ON の場合は、動作しません。

INP 信号と ERC 信号、ALM 信号の入出力論理は、ソフトウェアで変更できます。

ERC 信号はパルス出力で、パルス幅を選択できます（11 μ s～100ms、レベル信号の出力可）。

◆ 原点復帰シーケンス

原点復帰制御では、原点（ORG）に加えて、エンコーダー Z 相（EZ）、スローダウン（SD）の信号を組み合わせ、多様な原点復帰シーケンスを行えます。

<原点復帰シーケンス例>

- ① ORG 信号 OFF から ON で停止。
- ② ORG 信号 OFF から ON で減速して、FL 速度で停止。
- ③ SD 信号 ON で減速し、ORG 信号 OFF から ON で停止。
- ④ SD 信号 ON で減速を開始し、ORG 信号 OFF から ON を通過して、FL 速度で停止。
- ⑤ ORG 信号 OFF から ON を通過し、EZ 信号 OFF から ON を指定回数カウントしたら停止。
- ⑥ ORG 信号 OFF から ON で減速し、EZ 信号 OFF から ON を指定回数カウントしたら停止。
- ⑦ SD 信号 ON で減速し、ORG 信号 OFF から ON を通過し、EZ 信号 OFF から ON を指定回数カウントしたら停止。

◆ 出力パルス仕様

共通パルスモード（OUT/DIR）、2 パルスモード（PLS/MNS）、90 度位相差モード（PHA/PHB）から選択できます。

出力論理も選択できます。

90 度位相差モードでは、PHA 信号と PHB 信号それぞれの出力周波数が動作速度の 1/4 に下がります（A,B 相による 4 通倍）。

このため、90 度位相差モードを選ぶと、モータードライバとのインターフェース回路で周波数特性を下げられます。

◆ 非常停止入力

CEMG 信号 ON で、パルス周期の途中でも指令パルスの出力を停止します。

(通常の停止では、パルス周期の完了で指令パルスの出力を停止します。)

スタートするとき、既に CEMG 信号 ON の場合は、動作せずにエラー割り込みを発生します。

◆ 割り込み要求出力

様々な要因により INT 端子から L レベルを出力できます。

各軸の各要因を OR して、INT 端子から出力します。

本製品の INT 端子はオープンドレイン出力ではありませんので、ワイヤードオア接続はできません。

◆ 汎用ポート

各軸に 8 bit の汎用ポートがあります (PCL6145 ならば 4 軸×8 bit で 32 端子)。

入出力の機能は、ソフトウェアで変更できます。

◆ 共用ポート

シリアルバスインターフェースを使用する場合は、パラレルバスインターフェースのデータバス 16 bit を使用しません。

そこで、このデータバスを 16 bit の共用ポートとして利用できます。

3. 仕様

3.1 LSI 仕様

本製品の LSI 仕様を示します。

表 3.1-1 LSI 仕様

項目	内容
基準クロック周波数 [MHz] (f_{CLK})	推奨周波数 19.6608 (Max : 30 MHz)
CPU インターフェース (Parallel-Bus)	68000 (16 bit) H8 (16 bit) 8086 (16 bit) Z80 (8 bit)
CPU インターフェース (Serial-Bus)	4 線式 (SPI, Mode 3; CPOL=1, CPHA=1) 最高周波数 : 20 MHz (ただし $f_{CLK} \div 1.5$ 以下)
パッケージ種類	PCL6115 : 80 pin LQFP PCL6125 : 128 pin LQFP PCL6145 : 176 pin LQFP
パッケージサイズ (モールド部) [mm]	PCL6115 : 12 × 12 × 1.7 PCL6125 : 14 × 14 × 1.7 PCL6145 : 24 × 24 × 1.7
質量 [g]	PCL6115 : 0.50 (typ.) PCL6125 : 0.69 (typ.) PCL6145 : 1.96 (typ.)
電源 [V]	3.3 (単一)
保存温度 [°C] (T_{stg})	-65~+150
動作周囲温度 [°C] (T_a)	PCL6115 : -40~+85 ($T_j = -40 \sim +125$ [°C]、 $\theta_{j-a} = 44$ [°C/W]) PCL6125 : -40~+85 ($T_j = -40 \sim +125$ [°C]、 $\theta_{j-a} = 41$ [°C/W]) PCL6145 : -40~+85 ($T_j = -40 \sim +125$ [°C]、 $\theta_{j-a} = 34$ [°C/W])
チップ構成	C-MOS
適合指令	RoHS 指令 2011/65/EU (EU)2015/863 含む

3.2 パルスコントロール仕様

本製品のパルスコントロール仕様を示します。

表 3.2-1 パルスコントロール仕様

項目	内容																														
制御軸 [軸]	PCL6115 : 1 PCL6125 : 2 (X, Y 軸) PCL6145 : 4 (X, Y, Z, U 軸)																														
移動量設定範囲 [pulse]	-2,147,483,648～+2,147,483,647 (32 bit)																														
速度設定レジスタ [種類]	2 (FL : Frequency Low, FH : Frequency High)																														
速度設定ステップ [step]	1～16,383 (14 bit)																														
速度倍率設定 [倍]	0.3～600 ＜基準クロック 19.6608 MHz の例＞ <table><tr><td>速度設定 :</td><td>1</td><td>～</td><td>16,383</td><td>step</td></tr><tr><td>0.3 倍 :</td><td>0.3</td><td>～</td><td>4,914.9</td><td>pps</td></tr><tr><td>1 倍 :</td><td>1</td><td>～</td><td>16,383</td><td>pps</td></tr><tr><td>600 倍 :</td><td>600</td><td>～</td><td>9,829,800</td><td>pps</td></tr></table> ＜基準クロック 30.0000 MHz の例＞ <table><tr><td>速度設定 :</td><td>1</td><td>～</td><td>16,383</td><td>step</td></tr><tr><td>915.527 倍 :</td><td>915.527</td><td>～</td><td>14,999,084.5</td><td>pps</td></tr></table> (pps : pulse per second.)	速度設定 :	1	～	16,383	step	0.3 倍 :	0.3	～	4,914.9	pps	1 倍 :	1	～	16,383	pps	600 倍 :	600	～	9,829,800	pps	速度設定 :	1	～	16,383	step	915.527 倍 :	915.527	～	14,999,084.5	pps
速度設定 :	1	～	16,383	step																											
0.3 倍 :	0.3	～	4,914.9	pps																											
1 倍 :	1	～	16,383	pps																											
600 倍 :	600	～	9,829,800	pps																											
速度設定 :	1	～	16,383	step																											
915.527 倍 :	915.527	～	14,999,084.5	pps																											
スローダウンポイント設定範囲 [pulse]	0～16,777,215 (24 bit)																														
加減速特性	直線加速、直線減速、S 字加速、S 字減速の 4 種類を組み合わせ可能。																														
加速レート設定範囲 [step ⁻¹]	1～65,535 (16 bit)																														
減速レート設定範囲 [step ⁻¹]	1～65,535 (16 bit)																														
カウンター [回路]	2 カウンター1 : 指令位置カウンター (32 bit) カウンター2 : 機械位置カウンター (32 bit)																														
コンパレータ [回路]	2 (32 bit)																														
補間機能	直線補間 : 任意の 1 軸以上を複数組 (複数個の本製品を制御可能)																														
その他	目標速度オーバーライド、目標位置オーバーライド、FH 補正機能 (三角駆動回避)、プリレジスタ、ソフトウェアリミット、同時スタート、同時停止、手動パルサー入力、駆動スイッチ入力、動作モード選択 (12 種類)、エンドリミット信号入力、スローダウン信号入力、原点信号入力、位置決め完了信号入力、偏差カウンタクリア信号出力、アラーム信号出力、原点復帰シーケンス選択 (16 種類)、出力パルス仕様選択 (8 種類)、非常停止信号入力、割り込み要求信号出力、汎用ポート (8 bit/軸)、共用ポート (16 bit)																														

4. ハードウェア説明

外形寸法と端子一覧を示し、本製品とホスト（CPU や FPGA など）間の接続について説明します。

4.1 外形寸法図

型名マーキングの左下にある端子が1番端子です。

本製品の外形寸法は、JEITA ED-7311A「集積回路パッケージ個別規格（P-QFP）」に準拠しております。

4.1.1 PCL6115（外形寸法）

（JEITA P-LQFP080-1212-0.50 相当）

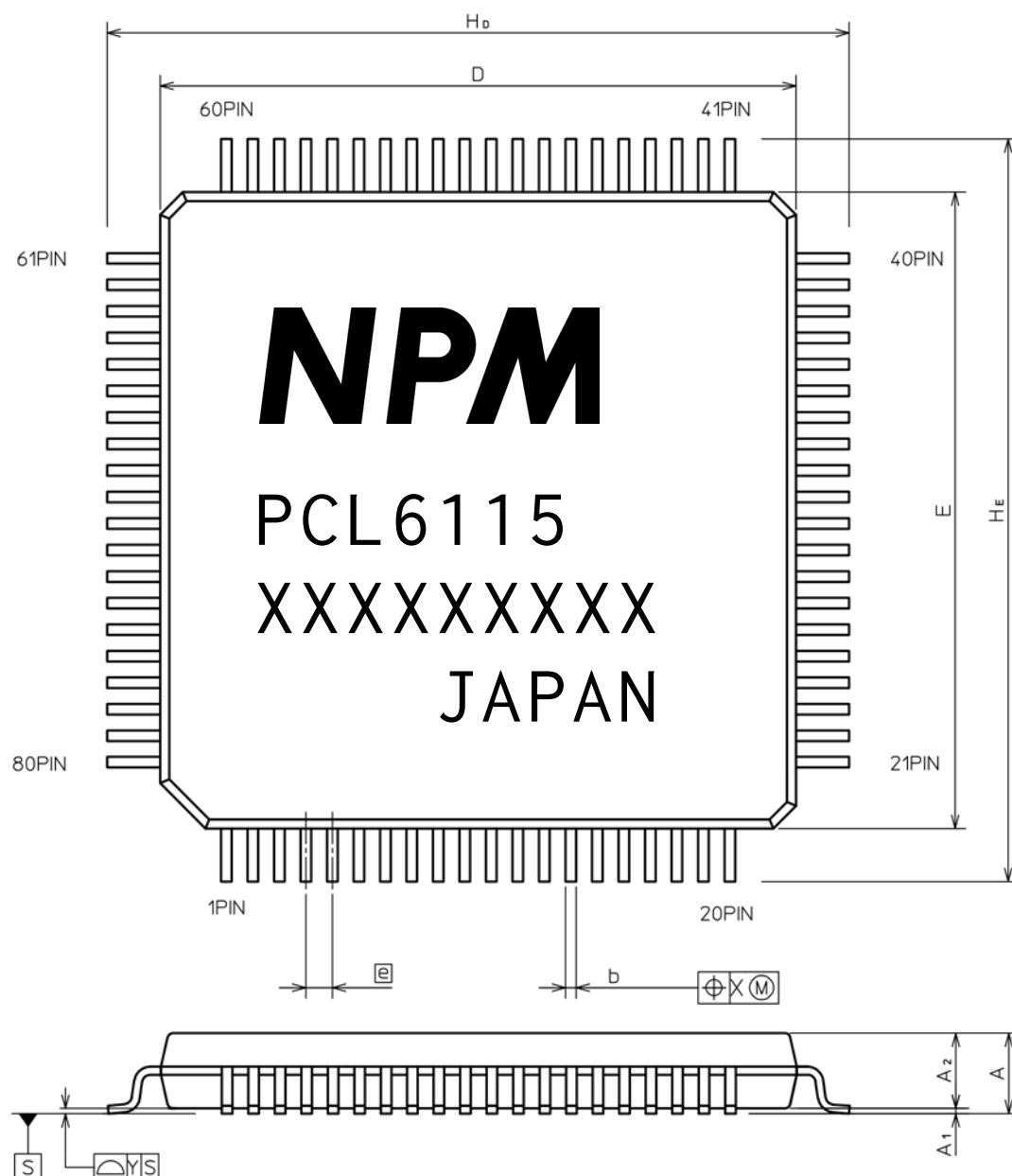


図 4.1-1 PCL6115 上面、側面

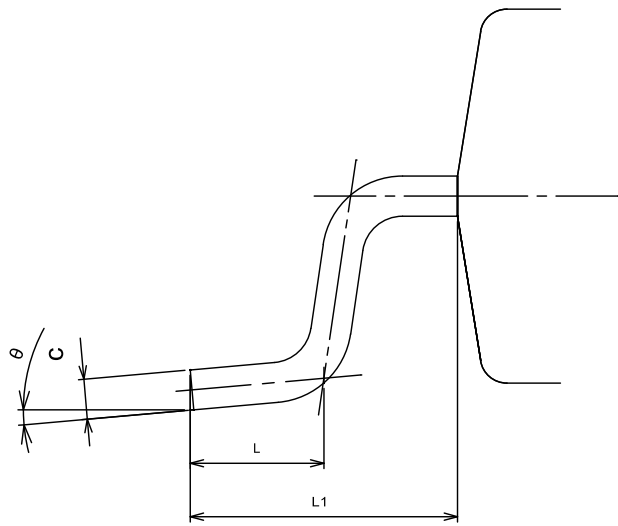


図 4.1-2 PCL6115 端子詳細

表 4.1-1 PCL6115 寸法一覧

Symbol	Dimensions in Millimeters		
	Minimum	Nominal	Maximum
D	11.90	12.00	12.10
E	11.90	12.00	12.10
H _D	13.60	14.00	14.40
H _E	13.60	14.00	14.40
\bar{e}	-	0.50	-
b	0.13	0.20	0.27
X	-	-	0.08
A	-	-	1.70
A ₁	0.00	0.10	0.20
A ₂	1.30	1.40	1.50
Y	-	-	0.08
L	0.30	0.50	0.75
L ₁	0.80	1.00	1.20
c	0.09	0.15	0.20
θ	0°	5°	10°

備 考

パット位置の目安は、端子先端から内側に $-L$ (nom) mm が、長手方向の中心です。
 パット寸法の目安は、長さが L (max)+0.20 mm、幅が b (max)+0.08 mm です。

4.1.2 PCL6125（外形寸法）

(JEITA P-LQFP128-1414-0.40 相当)

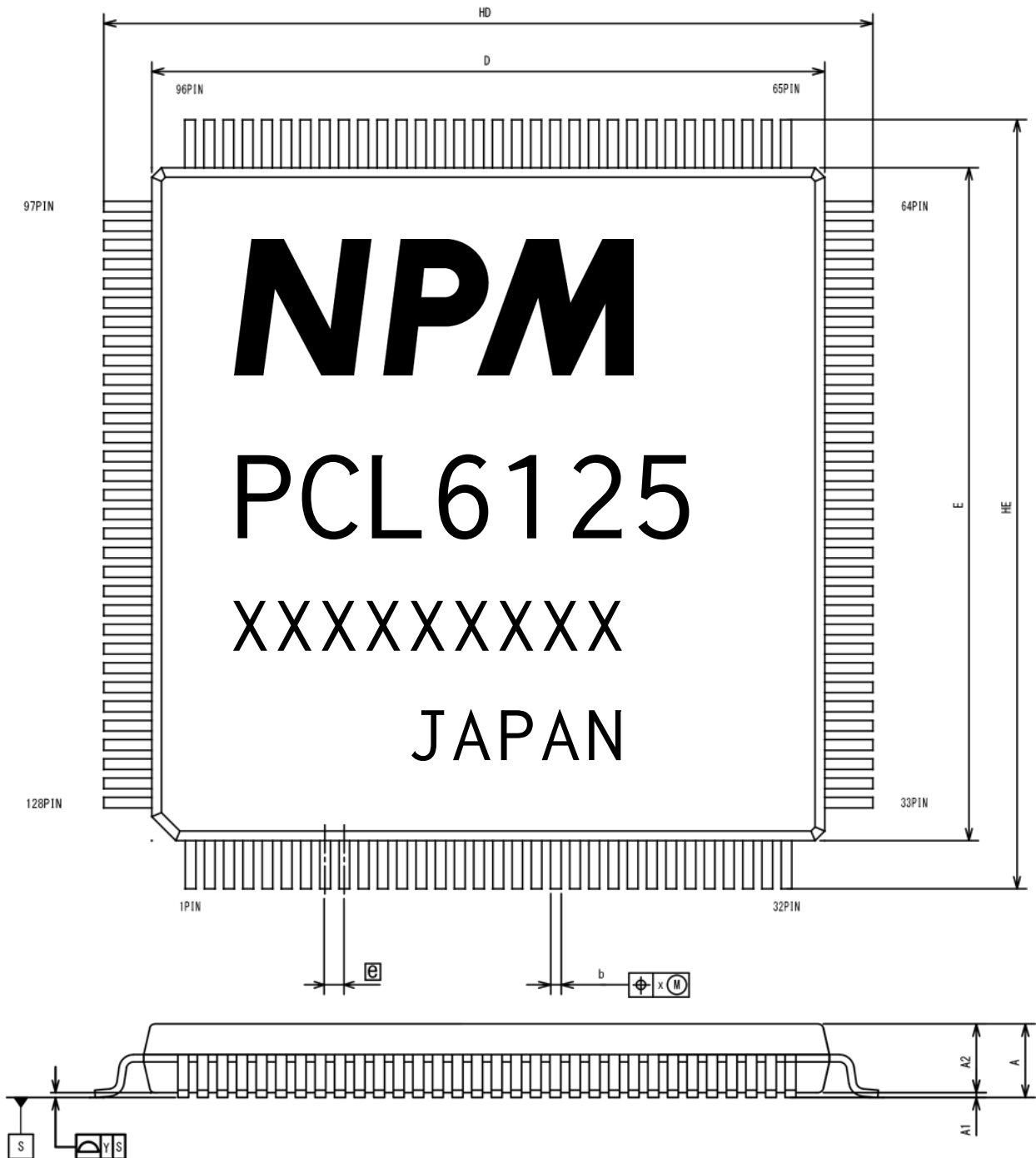


图 4.1-3 PCL6125 上面、侧面

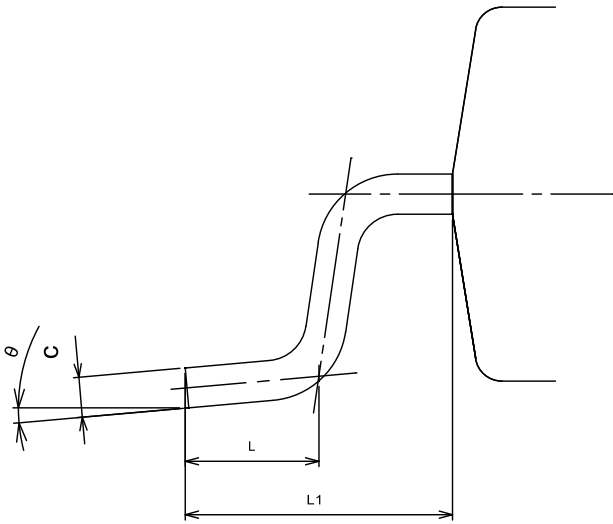


図 4.1-4 PCL6125 端子詳細

表 4.1-2 PCL6125 寸法一覧

Symbol	Dimensions in Millimeters		
	Minimum	Nominal	Maximum
D	13.90	14.00	14.10
E	13.90	14.00	14.10
H _D	15.60	16.00	16.40
H _E	15.60	16.00	16.40
\overline{e}	-	0.40	-
b	0.13	0.18	0.23
X	-	-	0.08
A	-	-	1.70
A ₁	0.00	0.10	0.20
A ₂	0.13	0.14	1.50
Y	-	-	0.08
L	0.30	0.50	0.75
L ₁	0.80	1.00	1.20
c	0.09	0.15	0.20
θ	0°	5°	10°

備 考

パット位置の目安は、端子先端から内側に $-L$ (nom) mm が、長手方向の中心です。
 パット寸法の目安は、長さが L (max)+0.20 mm、幅が b (max)+0.08 mm です。

4.1.3 PCL6145（外形寸法）

(JEITA P-LQFP176-2424-0.50 相当)

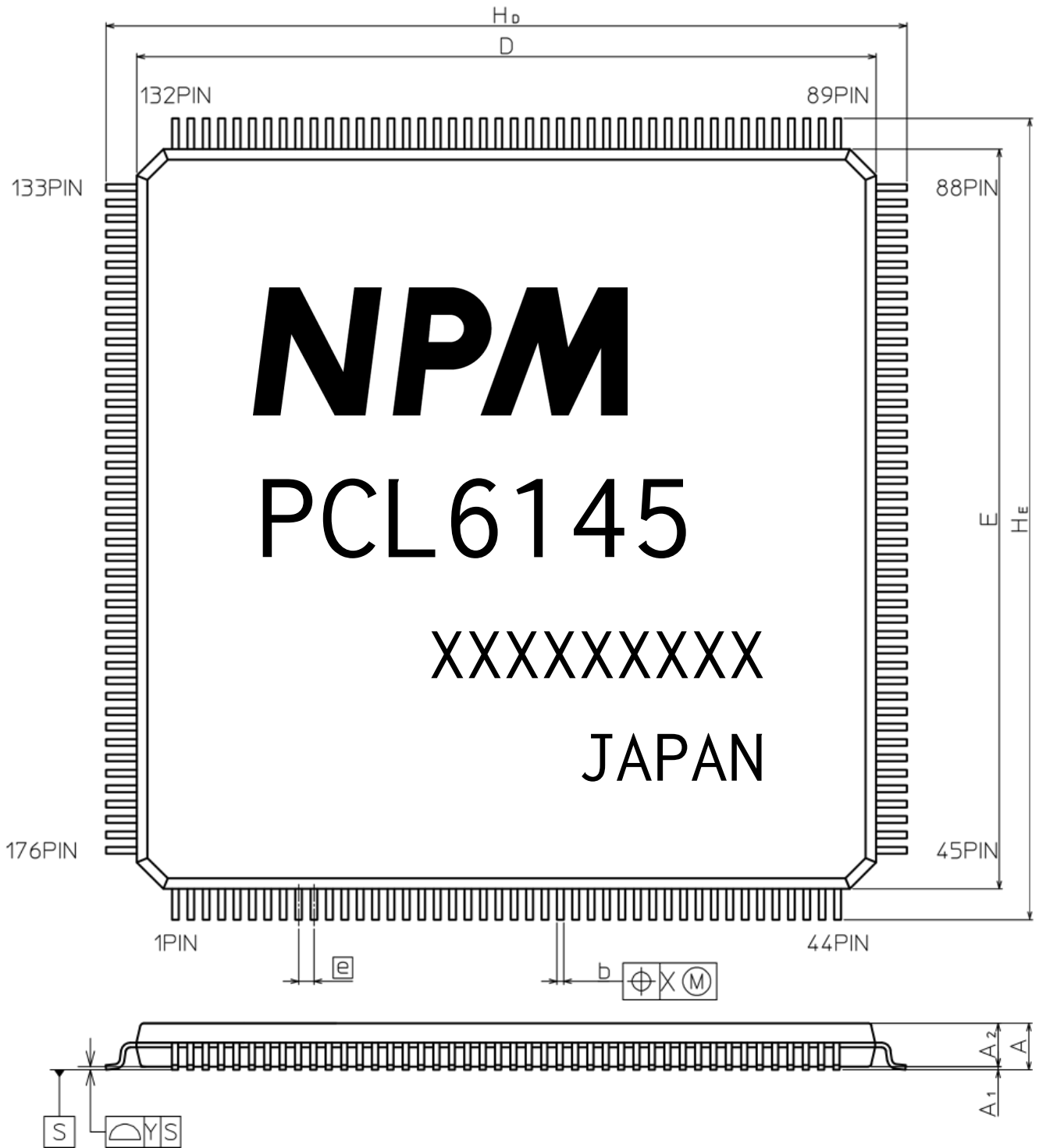


图 4.1-5 PCL6145 上面、侧面

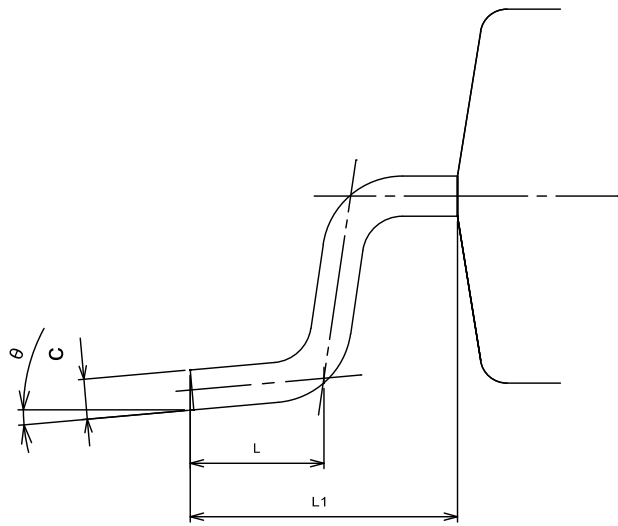


図 4.1-6 PCL6145 端子詳細

表 4.1-3 PCL6145 寸法一覧

Symbol	Dimensions in Millimeters		
	Minimum	Nominal	Maximum
D	23.90	24.00	24.10
E	23.90	24.00	24.10
H _D	25.60	26.00	26.40
H _E	25.60	26.00	26.40
e	-	0.50	-
b	0.17	0.22	0.27
X	-	-	0.08
A	-	-	1.70
A ₁	0.00	0.10	0.20
A ₂	1.30	1.40	1.50
Y	-	-	0.08
L	0.30	0.50	0.75
L ₁	0.80	1.00	1.20
c	0.09	0.15	0.20
θ	0°	5°	10°

備 考

パット位置の目安は、端子先端から内側に $-L$ (nom) mm が、長手方向の中心です。
 パット寸法の目安は、長さが L (max)+0.20 mm、幅が b (max)+0.08 mm です。

4.2 端子配置図

型名マーキングの左下にある端子が 1 番端子です。

4.2.1 PCL6115（端子配置）

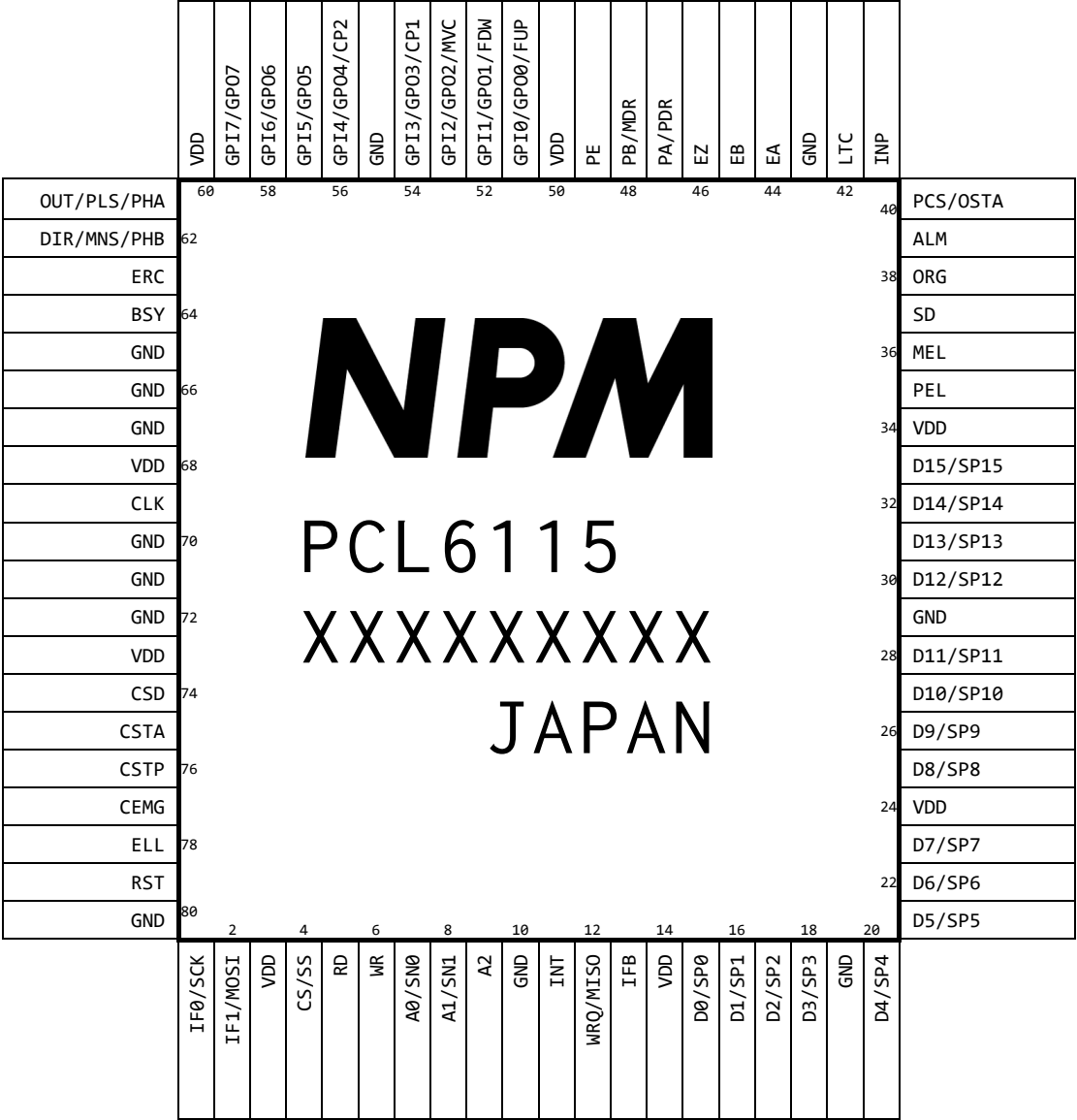


図 4.2-1 PCL6115 端子配置

4.2.3 PCL6145 (端子配置)

[illegible]

图 4.2-3 PCL6145 端子配置

4.3 端子一覧表

1. [I/O] 列は、信号の方向を示します。
 I : 入力。
 O : 出力。
 B : 双方向。
2. [論理] 列は、信号の論理を示します。
 P : 正論理。
 N : 負論理。
 # : ソフトウェアで変更可能。
 % : ハードウェアで変更可能。
3. [抵抗] 列は、プルアップ抵抗の内蔵有無を示します。
 U : プルアップ抵抗を内蔵。
4. [未使用] 列は、端子を使わない場合に推奨する接続先を示します。
 Open : 未接続。
 Vdd : VDD にプルアップ接続または VDD に直結。
 Pup : VDD にプルアップ接続。
 Pdw : GND にプルダウン接続。
 Gnd : GND にプルダウン接続または GND に直結。
 外部抵抗値は、5~10 k Ω を推奨します。
 いくつかの入力端子や双方向端子には、プルアップ抵抗を内蔵しています。
 (対象端子は端子一覧表の [抵抗] 列や「7.3 DC 特性」に記載)
 これは、フローティングを防止するための内部抵抗です。
 これらの端子を使わない場合は、ノイズ耐性を向上するために、外部抵抗の追加を推奨します。
5. 全ての信号の入力端子は、0~+5 V レベルを入力できます。
6. 全ての信号の出力端子は、+5 V にプルアップ接続できますが、V_{DD} 以上は出力できません。
 外部抵抗値は、5 k Ω 以上を推奨します。

重 要

電源電圧の安定化を図るため、全ての VDD 端子の近くに 0.1 μ F 程度のバイパスコンデンサを接続してください。

4.3.1 PCL6115（端子一覧）

表 4.3-1 PCL6115 端子一覧

名称	Pin #	I/O	論理	抵抗	未使用	説明
IF0/SCK	1	I	-	U	-	IF0: Interface select bit 0 terminal. パラレルバスインターフェース：CPU選択の入力端子です。 SCK: Serial clock terminal. シリアルバスインターフェース：SCK信号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
IF1/MOSI	2	I	-	U	-	IF1: Interface select bit 1 terminal. パラレルバスインターフェース：CPU選択の入力端子です。 MOSI: Main output sub-node input terminal. シリアルバスインターフェース：MOSI信号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
CS/SS	4	I	N	U	-	CS: Chip select terminal. パラレルバスインターフェース：CS信号の入力端子です。 CS=Lレベルの間にRD端子とWR端子が有効です。 SS: Sub-node select terminal. シリアルバスインターフェース：SS信号の入力端子です。 SS=Lエッジで通信を開始して、Hエッジで通信を終了します。 詳しくは「4.4 CPU接続」をご覧ください。
RD	5	I	N	U	-	RD: Read enabled terminal. パラレルバスインターフェース：読み出し信号の入力端子です。 シリアルバスインターフェース：GNDに接続します。 詳しくは「4.4 CPU接続」をご覧ください。
WR	6	I	N	U	-	WR: Write enabled terminal. パラレルバスインターフェース：書き込み信号の入力端子です。 シリアルバスインターフェース：GNDに接続します。 詳しくは「4.4 CPU接続」をご覧ください。
A0/SN0, A1/SN1	7, 8	I	P	-	-	A0, A1: Address terminals. パラレルバスインターフェース：アドレス信号の入力端子です。 SN0, SN1: Sub-node number terminals. シリアルバスインターフェース：サブノード番号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
A2	9	I	P	-	Vdd (Gnd)	A2: Address terminal. パラレルバスインターフェース：アドレス信号の入力端子です。 シリアルバスインターフェース：VDDにプルアップ接続を推奨します。 詳しくは「4.4 CPU接続」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
INT	11	O	N	-	Open	INT: Interrupt request terminal. 割り込み要求信号の出力端子です。 詳しくは「6.15 割り込み要求」をご覧ください。
WRQ/MISO	12	O	N	-	Open	WRQ: Wait request terminal. パラレルバスインターフェース：待機要求信号の出力端子です。 MISO: Main input sub-node output terminal. シリアルバスインターフェース：MISO信号の出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
IFB	13	O	N	-	Open	Interface busy terminal. パラレルバスインターフェース：通信処理信号の出力端子です。 シリアルバスインターフェース：何も接続しないでください。 詳しくは「4.4 CPU接続」をご覧ください。
D0/SP0, D1/SP1, D2/SP2, D3/SP3, D4/SP4, D5/SP5, D6/SP6, D7/SP7	15, 16, 17, 18, 20, 21, 22, 23	B	P	-	Pup (Pdw)	D0-D7: Data terminals. パラレルバスインターフェース：データバスの入出力端子です。 SP0-SP7: Shared purpose terminals. シリアルバスインターフェース：共用ポートの入出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
D8/SP8, D9/SP9, D10/SP10, D11/SP11, D12/SP12, D13/SP13, D14/SP14, D15/SP15	25, 26, 27, 28, 30, 31, 32, 33	B	P	-	Pup (Pdw)	D8-D15: Data terminals. パラレルバスインターフェース：データバスの入出力端子です。 SP8-SP15: Shared purpose terminals. シリアルバスインターフェース：共用ポートの入出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
PEL	35	I	N%	U	Vdd	PEL: Plus direction end limit terminal. +方向エンドリミット信号の入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。
MEL	36	I	N%	U	Vdd	MEL: Minus direction end limit terminal. -方向エンドリミット信号の入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
SD	37	I	N#	U	Vdd	SD: Slow down terminal. スローダウン信号の入力端子です。 詳しくは「6.6.2 スローダウン (SD)」をご覧ください。
ORG	38	I	N#	U	Vdd	ORG: Origin terminal. 原点信号の入力端子です。 詳しくは「6.6.3 原点 (ORG)、エンコーダーZ相 (EZ)」をご覧ください。
ALM	39	I	N#	U	Vdd	ALM: Alarm terminal. アラーム信号の入力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.3 アラーム (ALM)」をご覧ください。
PCS/OSTA	40	I	N#	U	Vdd (Gnd)	PCS: Positioning control start terminal. 位置決め制御スタート信号の入力端子です。 詳しくは「6.4.3 目標位置オーバーライド2 (PCS)」をご覧ください。 OSTA: Own-axis start terminal. 自軸スタート信号の入力端子です。 詳しくは「6.8.2 自軸スタート (OSTA)」をご覧ください。
INP	41	I	N#	U	Vdd (Gnd)	INP: In-position terminal. インポジション信号の入力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.1 位置決め完了 (INP)」をご覧ください。
LTC	42	I	N#	U	Vdd (Gnd)	LTC: Latch terminal. カウンターラッチ信号の入力端子です。 詳しくは「6.12.3 カウンターのラッチ」をご覧ください。
EA	44	I	-	U	Vdd (Gnd)	EA: Encoder A phase terminal. エンコーダーA相信号の入力端子です。 詳しくは「6.12.1 カウンターの種類と入力仕様」をご覧ください。
EB	45	I	-	U	Vdd (Gnd)	EB: Encoder B phase terminal. エンコーダーB相信号の入力端子です。 詳しくは「6.12.1 カウンターの種類と入力仕様」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
EZ	46	I	N#	U	Vdd (Gnd)	EZ: Encoder Z phase terminal. エンコーダーZ相信号の入力端子です。 詳しくは「6.6.3 原点 (ORG)、エンコーダーZ相 (EZ)」をご覧ください。
PA/PDR	47	I	-	U	Vdd (Gnd)	PA: Pulser A phase terminal. パルサー制御では手動パルサーA相信号の入力端子です。 詳しくは「5.5.3 パルサー制御」をご覧ください。 PDR: Plus direction drive switch terminal. スイッチ制御では+方向駆動スイッチ信号の入力端子です。 詳しくは「5.5.4 スイッチ制御」をご覧ください。
PB/MDR	48	I	-	U	Vdd (Gnd)	PB: Pulser B phase terminal. パルサー制御では手動パルサーB相信号の入力端子です。 詳しくは「5.5.3 パルサー制御」をご覧ください。 MDR: Minus direction drive switch terminal. スイッチ制御では-方向駆動スイッチ信号の入力端子です。 詳しくは「5.5.4 スイッチ制御」をご覧ください。
PE	49	I	N	U	Vdd (Gnd)	PE: Pulser & switch enable terminal. 手動パルサーと駆動スイッチ有効信号の入力端子です。 詳しくは「5.5.3 パルサー制御」および「5.5.4 スイッチ制御」をご覧ください。
GPI0/GPO0/FUP	51	B	P	U	Pup (Pdw)	GPI0: General purpose input 0 terminal. GPO0: General purpose output 0 terminal. 汎用ポート0信号の入出力端子です。 FUP: Frequency up status terminal. FUP信号（加速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2: 環境設定2」をご覧ください。
GPI1/GPO1/FDW	52	B	P	U	Pup (Pdw)	GPI1: General purpose input 1 terminal. GPO1: General purpose output 1 terminal. 汎用ポート1信号の入出力端子です。 FDW: Frequency down status terminal. FDW信号（減速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2: 環境設定2」をご覧ください。
GPI2/GPO2/MVC	53	B	P	U	Pup (Pdw)	GPI2: General purpose 2 input terminal. GPO2: General purpose 2 output terminal. 汎用ポート2信号の入出力端子です。 MVC: Move constant status terminal. MVC信号（定速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2: 環境設定2」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
GPI3/GP03/CP1	54	B	P	U	Pup (Pdw)	GPI3: General purpose input 3 terminal. GP03: General purpose output 3 terminal. 汎用ポート3信号の入出力端子です。 CP1: Comparator 1 status terminal. CP1信号（コンパレータ1）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI4/GP04/CP2	56	B	P	U	Pup (Pdw)	GPI4: General purpose input 4 terminal. GP04: General purpose output 4 terminal. 汎用ポート4信号の入出力端子です。 CP2: Comparator 2 status terminal. CP2信号（コンパレータ2）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI5/GP05	57	B	P	U	Pup (Pdw)	GPI5: General purpose 5 input terminal. GP05: General purpose 5 output terminal. 汎用ポート5信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI6/GP06	58	B	P	U	Pup (Pdw)	GPI6: General purpose input 6 terminal. GP06: General purpose output 6 terminal. 汎用ポート6信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI7/GP07	59	B	P	U	Pup (Pdw)	GPI7: General purpose input 7 terminal. GP07: General purpose output 7 terminal. 汎用ポート7信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
OUT/PLS/PHA	61	O	N#	-	Open	OUT: Command pulse output terminal. PLS: Plus direction pulse output terminal. PHA: Phase A pulse output terminal. 指令/プラス/A相信号の出力端子です。 詳しくは「6.5 出力パルス制御」をご覧ください。
DIR/MNS/PHB	62	O	N#	-	Open	DIR: Direction output terminal. MNS: Minus direction pulse output terminal. PHB: Phase B pulse output terminal. 方向/マイナス/B相信号の出力端子です。 詳しくは「6.5 出力パルス制御」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
ERC	63	O	N#	-	Open	ERC: Error counter clear terminal. 偏差カウンタクリア信号の出力端子です。 サーボモータードライバーに接続します。 詳しくは「6.7.2 偏差カウンタクリア (ERC)」をご覧ください。
BSY	64	O	N	-	Open	BSY: Pulse output operation busy terminal. BSY信号 (動作中) の出力端子です。 動作中の状態表示、動作中の時間測定に使用します。 詳しくは「5.2.1 メインステータス (MSTS)」をご覧ください。
CLK	69	I	P	-	-	CLK: Reference clock terminal. 基準クロック信号の入力端子です。 水晶発振器 (推奨周波数19.6608 MHz) を接続します。
CSD	74	B	N	U	Pup	CSD: Common slow down terminal. 同時スローダウン信号の入出力端子です。 詳しくは「6.9.1 同時減速 (CSD)」をご覧ください。
CSTA	75	B	N	U	Pup	CSTA: Common start terminal. 同時スタート信号の入出力端子です。 詳しくは「6.8.1 同時スタート (CSTA)」をご覧ください。
CSTP	76	B	N	U	Pup	CSTP: Common stop terminal. 同時停止信号の入出力端子です。 詳しくは「6.10.1 同時停止 (CSTP)」をご覧ください。
CEMG	77	I	N	U	Vdd	CEMG: Common emergency stop terminal. 非常停止信号の入力端子です。 詳しくは「6.11 非常停止」をご覧ください。
ELL	78	I	-	U	Vdd	ELL: End limit logic terminal. エンドリミット端子の入力論理を選択する入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。
RST	79	I	N	U	-	RST: Reset terminal. ハードウェアリセット信号の入力端子です。 詳しくは「6.1.1 ハードウェアリセット」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
VDD	3, 14, 24, 34, 50, 60, 68, 73	-	-	-	-	VDD: Voltage drain (drain) terminals. +3.3 Vに接続する電源端子です。 全てのVDD端子を+3.3 V電源に接続してください。
GND	10, 19, 29, 43, 55, 65, 66, 67, 70, 71, 72, 80	-	-	-	-	GND: Ground terminals. GNDに接続する電源端子です。 全てのGND端子をGND電源に接続してください。

4.3.2 PCL6125（端子一覧）

表 4.3-2 PCL6125 端子一覧

名称	Pin #	I/O	論理	抵抗	未使用	説明
IF0/SCK	1	I	-	U	-	IF0: Interface select bit 0 terminal. パラレルバスインターフェース：CPU選択の入力端子です。 SCK: Serial clock terminal. シリアルバスインターフェース：SCK信号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
IF1/MOSI	2	I	-	U	-	IF1: Interface select bit 1 terminal. パラレルバスインターフェース：CPU選択の入力端子です。 MOSI: Main output sub-node input terminal. シリアルバスインターフェース：MOSI信号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
CS/SS	4	I	N	U	-	CS: Chip select terminal. パラレルバスインターフェース：CS信号の入力端子です。 CS=Lレベルの間にRD端子とWR端子が有効です。 SS: Sub-node select terminal. シリアルバスインターフェース：SS信号の入力端子です。 SS=Lエッジで通信を開始して、Hエッジで通信を終了します。 詳しくは「4.4 CPU接続」をご覧ください。
RD	5	I	N	U	-	RD: Read enabled terminal. パラレルバスインターフェース：読み出し信号の入力端子です。 シリアルバスインターフェース：GNDに接続します。 詳しくは「4.4 CPU接続」をご覧ください。
WR	6	I	N	U	-	WR: Write enabled terminal. パラレルバスインターフェース：書き込み信号の入力端子です。 シリアルバスインターフェース：GNDに接続します。 詳しくは「4.4 CPU接続」をご覧ください。
A0/SN0, A1/SN1	7, 8	I	P	-	-	A0, A1: Address terminals. パラレルバスインターフェース：アドレス信号の入力端子です。 SN0, SN1: Sub-node number terminals. シリアルバスインターフェース：サブノード番号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
A2, A3	9, 10	I	P	-	Vdd (Gnd)	A2, A3: Address terminals. パラレルバスインターフェース：アドレス信号の入力端子です。 シリアルバスインターフェース：VDDにプルアップ接続を推奨します。 詳しくは「4.4 CPU接続」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
INT	12	O	N	-	Open	INT: Interrupt request terminal. 割り込み要求信号の出力端子です。 詳しくは「6.15 割り込み要求」をご覧ください。
WRQ/MISO	13	O	N	-	Open	WRQ: Wait request terminal. パラレルバスインターフェース：待機要求信号の出力端子です。 MISO: Main input sub-node output terminal. シリアルバスインターフェース：MISO信号の出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
IFB	14	O	N	-	Open	Interface busy terminal. パラレルバスインターフェース：通信処理信号の出力端子です。 シリアルバスインターフェース：何も接続しないでください。 詳しくは「4.4 CPU接続」をご覧ください。
D0/SP0, D1/SP1, D2/SP2, D3/SP3, D4/SP4, D5/SP5, D6/SP6, D7/SP7	16, 17, 18, 19, 21, 22, 23, 24	B	P	-	Pup (Pdw)	D0-D7: Data terminals. パラレルバスインターフェース：データバスの入出力端子です。 SP0-SP7: Shared purpose terminals. シリアルバスインターフェース：共用ポートの入出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
D8/SP8, D9/SP9, D10/SP10, D11/SP11, D12/SP12, D13/SP13, D14/SP14, D15/SP15	26, 27, 28, 29, 31, 32, 33, 34	B	P	-	Pup (Pdw)	D8-D15: Data terminals. パラレルバスインターフェース：データバスの入出力端子です。 SP8-SP15: Shared purpose terminals. シリアルバスインターフェース：共用ポートの入出力端子です。 詳しくは「4.4 CPU 接続」をご覧ください。
PELx, PELy	36, 73	I	N%	U	Vdd	PEL: Plus direction end limit terminals. +方向エンドリミット信号の入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
MELx, MELy	37, 74	I	N%	U	Vdd	MEL: Minus direction end limit terminals. 一方向エンドリミット信号の入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。
SDx, SDy	38, 75	I	N#	U	Vdd	SD: Slow down terminals. スローダウン信号の入力端子です。 詳しくは「6.6.2 スローダウン (SD)」をご覧ください。
ORGx, ORGy	39, 76	I	N#	U	Vdd	ORG: Origin terminals. 原点信号の入力端子です。 詳しくは「6.6.3 原点 (ORG)、エンコーダーZ相 (EZ)」をご覧ください。
ALMx, ALMy	40, 77	I	N#	U	Vdd	ALM: Alarm terminals. アラーム信号の入力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.3 アラーム (ALM)」をご覧ください。
PCSx/OSTAx, PCSy/OSTAy	41, 78	I	N#	U	Vdd (Gnd)	PCS: Positioning control start terminals. 位置決め制御スタート信号の入力端子です。 詳しくは「6.4.3 目標位置オーバーライド2 (PCS)」をご覧ください。 OSTA: Own-axis start terminals. 自軸スタート信号の入力端子です。 詳しくは「6.8.2 自軸スタート (OSTA)」をご覧ください。
INPx, INPy	42, 79	I	N#	U	Vdd (Gnd)	INP: In-position terminals. インポジション信号の入力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.1 位置決め完了 (INP)」をご覧ください。
LTCx, LTCy	43, 80	I	N#	U	Vdd (Gnd)	LTC: Latch terminals. カウンターラッチ信号の入力端子です。 詳しくは「6.12.3 カウンターのラッチ」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
EAx, EAy	45, 82	I	-	U	Vdd (Gnd)	EA: Encoder A phase terminals. エンコーダーA相信号の入力端子です。 詳しくは「6.12.1 カウンターの種類と入力仕様」をご覧ください。
EBx, EBy	46, 83	I	-	U	Vdd (Gnd)	EB: Encoder B phase terminals. エンコーダーB相信号の入力端子です。 詳しくは「6.12.1 カウンターの種類と入力仕様」をご覧ください。
EZx, Ezy	47, 84	I	N#	U	Vdd (Gnd)	EZ: Encoder Z phase terminals. エンコーダーZ相信号の入力端子です。 詳しくは「6.6.3 原点 (ORG)、エンコーダーZ相 (EZ)」をご覧ください。
PAX/PDRx, PAy/PDRy	48, 85	I	-	U	Vdd (Gnd)	PA: Pulser A phase terminals. パルサー制御では手動パルサーA相信号の入力端子です。 詳しくは「5.5.3 パルサー制御」をご覧ください。 PDR: Plus direction drive switch terminals. スイッチ制御では+方向駆動スイッチ信号の入力端子です。 詳しくは「5.5.4 スイッチ制御」をご覧ください。
PBx/MDRx, PBy/MDRy	49, 86	I	-	U	Vdd (Gnd)	PB: Pulser B phase terminals. パルサー制御では手動パルサーB相信号の入力端子です。 詳しくは「5.5.3 パルサー制御」をご覧ください。 MDR: Minus direction drive switch terminals. スイッチ制御では-方向駆動スイッチ信号の入力端子です。 詳しくは「5.5.4 スイッチ制御」をご覧ください。
PEx, PEy	50, 87	I	N	U	Vdd (Gnd)	PE: Pulser & switch enable terminals. 手動パルサーと駆動スイッチ有効信号の入力端子です。 詳しくは「5.5.3 パルサー制御」および「5.5.4 スイッチ制御」をご覧ください。
GPI0x/GPO0x/FUPx, GPI0y/GPO0y/FUPy	52, 89	B	P	U	Pup (Pdw)	GPI0: General purpose input 0 terminals. GPO0: General purpose output 0 terminals. 汎用ポート0信号の入出力端子です。 FUP: Frequency up status terminals. FUP信号（加速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
GPI1x/GP01x/FDWx, GPI1y/GP01y/FDWy	53, 90	B	P	U	Pup (Pdw)	GPI1: General purpose input 1 terminals. GP01: General purpose output 1 terminals. 汎用ポート1信号の入出力端子です。 FDW: Frequency down status terminals. FDW信号（減速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI2x/GP02x/MVCx, GPI2y/GP02y/MVCy	54, 91	B	P	U	Pup (Pdw)	GPI2: General purpose 2 input terminals. GP02: General purpose 2 output terminals. 汎用ポート2信号の入出力端子です。 MVC: Move constant status terminals. MVC信号（定速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI3x/GP03x/CP1x, GPI3y/GP03y/CP1y	55, 92	B	P	U	Pup (Pdw)	GPI3: General purpose input 3 terminals. GP03: General purpose output 3 terminals. 汎用ポート3信号の入出力端子です。 CP1: Comparator 1 status terminals. CP1信号（コンパレータ1）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI4x/GP04x/CP2x, GPI4y/GP04y/CP2y	57, 94	B	P	U	Pup (Pdw)	GPI4: General purpose input 4 terminals. GP04: General purpose output 4 terminals. 汎用ポート4信号の入出力端子です。 CP2: Comparator 2 status terminals. CP2信号（コンパレータ2）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI5x/GP05x, GPI5y/GP05y	58, 95	B	P	U	Pup (Pdw)	GPI5: General purpose 5 input terminals. GP05: General purpose 5 output terminals. 汎用ポート5信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI6x/GP06x, GPI6y/GP06y	59, 96	B	P	U	Pup (Pdw)	GPI6: General purpose input 6 terminals. GP06: General purpose output 6 terminals. 汎用ポート6信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI7x/GP07x, GPI7y/GP07y	60, 97	B	P	U	Pup (Pdw)	GPI7: General purpose input 7 terminals. GP07: General purpose output 7 terminals. 汎用ポート7信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
OUTx/PLSx/PHAx, OUTy/PLSy/PHAy	62, 99	0	N#	-	Open	OUT: Command pulse output terminals. PLS: Plus direction pulse output terminals. PHA: Phase A pulse output terminals. 指令/プラス/A相信号の出力端子です。 詳しくは「6.5 出力パルス制御」をご覧ください。
DIRx/MNSx/PHBx, DIRy/MNSy/PHBy	63, 100	0	N#	-	Open	DIR: Direction output terminals. MNS: Minus direction pulse output terminals. PHB: Phase B pulse output terminals. 方向/マイナス/B相信号の出力端子です。 詳しくは「6.5 出力パルス制御」をご覧ください。
ERCx, ERCy	64, 101	0	N#	-	Open	ERC: Error counter clear terminals. 偏差カウンタクリア信号の出力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.2 偏差カウンタクリア (ERC)」をご覧ください。
BSYx, BSYy	65, 102	0	N	-	Open	BSY: Pulse output operation busy terminals. BSY信号 (動作中) の出力端子です。 動作中の状態表示、動作中の時間測定に使用します。 詳しくは「5.2.1 メインステータス (MSTS)」をご覧ください。
FUPx, FUPy	67, 104	0	N	-	Open	FUP: Frequency up status terminals. FUP信号 (加速中) の出力端子です。 詳しくは「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。
FDWx, FDWy	68, 105	0	N	-	Open	FDW: Frequency down status terminals. FDW信号 (減速中) の出力端子です。 詳しくは「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。
MVCx, MVCy	69, 106	0	N	-	Open	MVC: Move constant status terminals. MVC信号 (定速中) の出力端子です。 詳しくは「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。
CP1x, CP1y	70, 107	0	N	-	Open	CP1: Comparator 1 status terminals. CP1信号 (コンパレータ1) の出力端子です。 詳しくは「6.13 コンパレータ」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
CP2x, CP2y	71, 108	O	N	-	Open	CP2: Comparator 2 status terminals. CP2信号（コンパレータ2）の出力端子です。 詳しくは「6.13 コンパレータ」をご覧ください。
CLK	113	I	P	-	-	CLK: Reference clock terminal. 基準クロック信号の入力端子です。 水晶発振器（推奨周波数19.6608 MHz）を接続します。
CSD	121	B	N	U	Pup	CSD: Common slow down terminal. 同時スローダウン信号の入出力端子です。 詳しくは「6.9.1 同時減速（CSD）」をご覧ください。
CSTA	122	B	N	U	Pup	CSTA: Common start terminal. 同時スタート信号の入出力端子です。 詳しくは「6.8.1 同時スタート（CSTA）」をご覧ください。
CSTP	123	B	N	U	Pup	CSTP: Common stop terminal. 同時停止信号の入出力端子です。 詳しくは「6.10.1 同時停止（CSTP）」をご覧ください。
CEMG	124	I	N	U	Vdd	CEMG: Common emergency stop terminal. 非常停止信号の入力端子です。 詳しくは「6.11 非常停止」をご覧ください。
ELLx, ELLy	125, 126	I	-	U	Vdd	ELL: End limit logic terminals. エンドリミット端子の入力論理を選択する入力端子です。 詳しくは「6.6.1 エンドリミット（PEL, MEL）」をご覧ください。
RST	127	I	N	U	-	RST: Reset terminal. ハードウェアリセット信号の入力端子です。 詳しくは「6.1.1 ハードウェアリセット」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
VDD	3, 15, 25, 35, 51, 61, 72, 88, 98, 112, 120	-	-	-	-	VDD: Voltage drain (drain) terminals. +3.3 Vに接続する電源端子です。 全てのVDD端子を+3.3 V電源に接続してください。
GND	11, 20, 30, 44, 56, 66, 81, 93, 103, 114, 115, 116, 117, 118, 119, 128	-	-	-	-	GND: Ground terminals. GNDに接続する電源端子です。 全てのGND端子をGND電源に接続してください。
NC	109, 110, 111	-	-	-	-	NC: No connection terminals. 何も接続しない端子です。 全てのNC端子に何も接続しないでください。

4.3.3 PCL6145（端子一覧）

表 4.3-3 PCL6145 端子一覧

名称	Pin #	I/O	論理	抵抗	未使用	説明
IF0/SCK	1	I	-	U	-	IF0: Interface select bit 0 terminal. パラレルバスインターフェース：CPU選択の入力端子です。 SCK: Serial clock terminal. シリアルバスインターフェース：SCK信号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
IF1/MOSI	2	I	-	U	-	IF1: Interface select bit 1 terminal. パラレルバスインターフェース：CPU選択の入力端子です。 MOSI: Main output sub-node input terminal. シリアルバスインターフェース：MOSI信号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
CS/SS	4	I	N	U	-	CS: Chip select terminal. パラレルバスインターフェース：CS信号の入力端子です。 CS=Lレベルの間にRD端子とWR端子が有効です。 SS: Sub-node select terminal. シリアルバスインターフェース：SS信号の入力端子です。 SS=Lエッジで通信を開始して、Hエッジで通信を終了します。 詳しくは「4.4 CPU接続」をご覧ください。
RD	5	I	N	U	-	RD: Read enabled terminal. パラレルバスインターフェース：読み出し信号の入力端子です。 シリアルバスインターフェース：GNDに接続します。 詳しくは「4.4 CPU接続」をご覧ください。
WR	6	I	N	U	-	WR: Write enabled terminal. パラレルバスインターフェース：書き込み信号の入力端子です。 シリアルバスインターフェース：GNDに接続します。 詳しくは「4.4 CPU接続」をご覧ください。
A0/SN0, A1/SN1	7, 8	I	P	-	-	A0, A1: Address terminals. パラレルバスインターフェース：アドレス信号の入力端子です。 SN0, SN1: Sub-node number terminals. シリアルバスインターフェース：サブノード番号の入力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
A2, A3, A4	9, 10, 11	I	P	-	Vdd (Gnd)	A2, A3, A4: Address terminals. パラレルバスインターフェース：アドレス信号の入力端子です。 シリアルバスインターフェース：VDDにプルアップ接続を推奨します。 詳しくは「4.4 CPU接続」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
INT	13	O	N	-	Open	INT: Interrupt request terminal. 割り込み要求信号の出力端子です。 詳しくは「6.15 割り込み要求」をご覧ください。
WRQ/MISO	14	O	N	-	Open	WRQ: Wait request terminal. パラレルバスインターフェース：待機要求信号の出力端子です。 MISO: Main input sub-node output terminal. シリアルバスインターフェース：MISO信号の出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
IFB	15	O	N	-	Open	Interface busy terminal. パラレルバスインターフェース：通信処理信号の出力端子です。 シリアルバスインターフェース：何も接続しないでください。 詳しくは「4.4 CPU接続」をご覧ください。
D0/SP0, D1/SP1, D2/SP2, D3/SP3, D4/SP4, D5/SP5, D6/SP6, D7/SP7	17, 18, 19, 20, 22, 23, 24, 25	B	P	-	Pup (Pdw)	D0-D7: Data terminals. パラレルバスインターフェース：データバスの入出力端子です。 SP0-SP7: Shared purpose terminals. シリアルバスインターフェース：共用ポートの入出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
D8/SP8, D9/SP9, D10/SP10, D11/SP11, D12/SP12, D13/SP13, D14/SP14, D15/SP15	27, 28, 29, 30, 32, 33, 34, 35	B	P	-	Pup (Pdw)	D8-D15: Data terminals. パラレルバスインターフェース：データバスの入出力端子です。 SP8-SP15: Shared purpose terminals. シリアルバスインターフェース：共用ポートの入出力端子です。 詳しくは「4.4 CPU接続」をご覧ください。
PELx, PELy, PELz, PELu	37, 68, 99, 130	I	N%	U	Vdd	PEL: Plus direction end limit terminals. +方向エンドリミット信号の入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。
MELx, MELy, MELz, MELu	38, 69, 100, 131	I	N%	U	Vdd	MEL: Minus direction end limit terminals. -方向エンドリミット信号の入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
SDx, SDy, SDz, SDu	39, 70, 101, 132	I	N#	U	Vdd	SD: Slow down terminals. スローダウン信号の入力端子です。 詳しくは「6.6.2 スローダウン (SD)」をご覧ください。
ORGx, ORGy, ORGz, ORGu	40, 71, 102, 133	I	N#	U	Vdd	ORG: Origin terminals. 原点信号の入力端子です。 詳しくは「6.6.3 原点 (ORG)、エンコーダーZ相 (EZ)」をご覧ください。
ALMx, ALMy, ALMz, ALMu	41, 72, 103, 134	I	N#	U	Vdd	ALM: Alarm terminals. アラーム信号の入力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.3 アラーム (ALM)」をご覧ください。
PCSx/OSTAx, PCSy/OSTAu, PCSz/OSTAz, PCSu/OSTAu	42, 73, 104, 135	I	N#	U	Vdd (Gnd)	PCS: Positioning control start terminal. 位置決め制御スタート信号の入力端子です。 詳しくは「6.4.3 目標位置オーバーライド2 (PCS)」をご覧ください。 OSTA: Own-axis start terminals. 自軸スタート信号の入力端子です。 詳しくは「6.8.2 自軸スタート (OSTA)」をご覧ください。
INPx, INPy, INPz, INPu	43, 74, 105, 136	I	N#	U	Vdd (Gnd)	INP: In-position terminals. インポジション信号の入力端子です。 サーボモータードライバに接続します。 詳しくは「6.7.1 位置決め完了 (INP)」をご覧ください。
LTCx, LTCy, LTCz, LTCu	44, 75, 106, 137	I	N#	U	Vdd (Gnd)	LTC: Latch terminals. カウンターラッチ信号の入力端子です。 詳しくは「6.12.3 カウンターのラッチ」をご覧ください。
EAx, EAY, EAz, EAu	46, 77, 108, 139	I	-	U	Vdd (Gnd)	EA: Encoder A phase terminals. エンコーダーA相信号の入力端子です。 詳しくは「6.12.1 カウンターの種類と入力仕様」をご覧ください。
EBx, EBY, EBz, EBu	47, 78, 109, 140	I	-	U	Vdd (Gnd)	EB: Encoder B phase terminals. エンコーダーB相信号の入力端子です。 詳しくは「6.12.1 カウンターの種類と入力仕様」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
EZx, E Zy, E Zz, EZU	48, 79, 110, 141	I	N#	U	Vdd (Gnd)	EZ: Encoder Z phase terminals. エンコーダーZ相信号の入力端子です。 詳しくは「6.6.3 原点 (ORG)、エンコーダーZ相 (EZ)」をご覧ください。
P Ax/PDRx, P Ay/PDRy, P Az/PDRz, P Au/PDRu	49, 80, 111, 142	I	-	U	Vdd (Gnd)	PA: Pulser A phase terminals. パルサー制御では手動パルサーA相信号の入力端子です。 詳しくは「5.5.3 パルサー制御」をご覧ください。 PDR: Plus direction drive switch terminals. スイッチ制御では+方向駆動スイッチ信号の入力端子です。 詳しくは「5.5.4 スイッチ制御」をご覧ください。
P Bx/MDRx, P By/MDRy, P Bz/MDRz, P Bu/MDRu	50, 81, 112, 143	I	-	U	Vdd (Gnd)	PB: Pulser B phase terminals. パルサー制御では手動パルサーB相信号の入力端子です。 詳しくは「5.5.3 パルサー制御」をご覧ください。 MDR: Minus direction drive switch terminals. スイッチ制御では-方向駆動スイッチ信号の入力端子です。 詳しくは「5.5.4 スイッチ制御」をご覧ください。
P Ex, P Ey, P Ez, P Eu	51, 82, 113, 144	I	N	U	Vdd (Gnd)	PE: Pulser & switch enable terminals. 手動パルサーと駆動スイッチ有効信号の入力端子です。 詳しくは「5.5.3 パルサー制御」および「5.5.4 スイッチ制御」をご覧ください。
GPI0x/GPO0x/FUPx, GPI0y/GPO0y/FUPy, GPI0z/GPO0z/FUPz, GPI0u/GPO0u/FUPu	53, 84, 115, 146	B	P	U	Pup (Pdw)	GPI0: General purpose input 0 terminals. GPO0: General purpose output 0 terminals. 汎用ポート0信号の入出力端子です。 FUP: Frequency up status terminals. FUP信号（加速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2: 環境設定2」をご覧ください。
GPI1x/GPO1x/FDWx, GPI1y/GPO1y/FDWy, GPI1z/GPO1z/FDWz, GPI1u/GPO1u/FDWu	54, 85, 116, 147	B	P	U	Pup (Pdw)	GPI1: General purpose input 1 terminals. GPO1: General purpose output 1 terminals. 汎用ポート1信号の入出力端子です。 FDW: Frequency down status terminals. FDW信号（減速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2: 環境設定2」をご覧ください。
GPI2x/GPO2x/MVCx, GPI2y/GPO2y/MVCy, GPI2z/GPO2z/MVCz, GPI2u/GPO2u/MVCu	55, 86, 117, 148	B	P	U	Pup (Pdw)	GPI2: General purpose 2 input terminals. GPO2: General purpose 2 output terminals. 汎用ポート2信号の入出力端子です。 MVC: Move constant status terminals. MVC信号（定速中）の出力も選択できます。 詳しくは「5.4.3.3 RENV2: 環境設定2」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
GPI3x/GP03x/CP1x, GPI3y/GP03y/CP1y, GPI3z/GP03z/CP1z, GPI3u/GP03u/CP1u	56, 87, 118, 149	B	P	U	Pup (Pdw)	GPI3: General purpose input 3 terminals. GP03: General purpose output 3 terminals. 汎用ポート3信号の入出力端子です。 CP1: Comparator 1 status terminals. CP1信号（コンパレータ1）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI4x/GP04x/CP2x, GPI4y/GP04y/CP2y, GPI4z/GP04z/CP2z, GPI4u/GP04u/CP2u	58, 89, 120, 151	B	P	U	Pup (Pdw)	GPI4: General purpose input 4 terminals. GP04: General purpose output 4 terminals. 汎用ポート4信号の入出力端子です。 CP2: Comparator 2 status terminals. CP2信号（コンパレータ2）の出力も選択できます。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI5x/GP05x, GPI5y/GP05y, GPI5z/GP05z, GPI5u/GP05u	59, 90, 121, 152	B	P	U	Pup (Pdw)	GPI5: General purpose 5 input terminals. GP05: General purpose 5 output terminals. 汎用ポート5信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI6x/GP06x, GPI6y/GP06y, GPI6z/GP06z, GPI6u/GP06u	60, 91, 122, 153	B	P	U	Pup (Pdw)	GPI6: General purpose input 6 terminals. GP06: General purpose output 6 terminals. 汎用ポート6信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
GPI7x/GP07x, GPI7y/GP07y, GPI7z/GP07z, GPI7u/GP07u	61, 92, 123, 154	B	P	U	Pup (Pdw)	GPI7: General purpose input 7 terminals. GP07: General purpose output 7 terminals. 汎用ポート7信号の入出力端子です。 詳しくは「5.4.3.3 RENV2：環境設定2」をご覧ください。
OUTx/PLSx/PHAx, OUTy/PLSy/PHAy, OUTz/PLSz/PHAz, OUTu/PLSu/PHAu	63, 94, 125, 156	O	N#	-	Open	OUT: Command pulse output terminals. PLS: Plus direction pulse output terminals. PHA: Phase A pulse output terminals. 指令/プラス/A相信号の出力端子です。 詳しくは「6.5 出力パルス制御」をご覧ください。
DIRx/MNSx/PHBx, DIRy/MNSy/PHBy, DIRz/MNSz/PHBz, DIRu/MNSu/PHBu	64, 95, 126, 157	O	N#	-	Open	DIR: Direction output terminals. MNS: Minus direction pulse output terminals. PHB: Phase B pulse output terminals. 方向/マイナス/B相信号の出力端子です。 詳しくは「6.5 出力パルス制御」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
ERCx, ERCy, ERCz, ERCu	65, 96, 127, 158	O	N#	-	Open	ERC: Error counter clear terminals. 偏差カウンタクリア信号の出力端子です。 サーボモータードライバーに接続します。 詳しくは「6.7.2 偏差カウンタクリア (ERC)」をご覧ください。
BSYx, BSYy, BSYz, BSYu	66, 97, 128, 159	O	N	-	Open	BSY: Pulse output operation busy terminals. BSY信号 (動作中) の出力端子です。 動作中の状態表示、動作中の時間測定に使用します。 詳しくは「5.2.1 メインステータス (MSTS)」をご覧ください。
CLK	163	I	P	-	-	CLK: Reference clock terminal. 基準クロック信号の入力端子です。 水晶発振器 (推奨周波数19.6608 MHz) を接続します。
CSD	167	B	N	U	Pup	CSD: Common slow down terminal. 同時スローダウン信号の入出力端子です。 詳しくは「6.9.1 同時減速 (CSD)」をご覧ください。
CSTA	168	B	N	U	Pup	CSTA: Common start terminal. 同時スタート信号の入出力端子です。 詳しくは「6.8.1 同時スタート (CSTA)」をご覧ください。
CSTP	169	B	N	U	Pup	CSTP: Common stop terminal. 同時停止信号の入出力端子です。 詳しくは「6.10.1 同時停止 (CSTP)」をご覧ください。
CEMG	170	I	N	U	Vdd	CEMG: Common emergency stop terminal. 非常停止信号の入力端子です。 詳しくは「6.11 非常停止」をご覧ください。
ELLx, ELLy, ELLz, ELLu	171, 172, 173, 174	I	-	U	Vdd	ELL: End limit logic terminals. エンドリミット端子の入力論理を選択する入力端子です。 詳しくは「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。
RST	175	I	N	U	-	RST: Reset terminal. ハードウェアリセット信号の入力端子です。 詳しくは「6.1.1 ハードウェアリセット」をご覧ください。

名称	Pin #	I/O	論理	抵抗	未使用	説明
VDD	3, 16, 26, 36, 52, 62, 76, 88, 98, 114, 124, 138, 150, 160, 164	-	-	-	-	VDD: Voltage drain (drain) terminals. +3.3 Vに接続する電源端子です。 全てのVDD端子を+3.3 V電源に接続してください。
GND	12, 21, 31, 45, 57, 67, 83, 93, 107, 119, 129, 145, 155, 161, 162, 165, 166, 176	-	-	-	-	GND: Ground terminals. GNDに接続する電源端子です。 全てのGND端子をGND電源に接続してください。

4.4 CPU 接続

本製品とホスト（CPU や FPGA など）間の接続は、5 種類から選択できます。

下表に本製品端子と各種インターフェース端子の対応を示します。

表 4.4-1 CPU 接続一覧

種類（ビット幅）\ 本製品端子名	IF1/ MOSI	IF0/ SCK	CS/ SS	RD	WR	A0/ SN0	A1/ SN1	WRQ/ MISO	D0/SP0~ D7/SP7	D8/SP8~ D15/SP15
68000 (16)	GND	GND	CS	VDD	R/W	LDS	A1	DTACK	D0~D7	D8~D15
H8 (16)	GND	VDD	CS	RD	HWR	GND	A1	WAIT	D0~D7	D8~D15
8086 (16)	VDD	GND	CS	RD	WR	GND	A1	READY	D0~D7	D8~D15
Z80 (8)	VDD	VDD	CS	RD	WR	A0	A1	WAIT	D0~D7	Pup
SPI (1)	MOSI	SCK	SS	GND	GND	SN0	SN1	MISO	SP0~SP7	SP8~SP15

Pup : VDD にプルアップ接続を推奨します。

表 4.4-2 CPU 接続選択

種類（ビット幅）\ 本製品端子名	RD	WR	IF1/MOSI	IF0/SCK
68000 (16)	H	X	GND	GND
	X	H		
H8 (16)	H	X	GND	VDD
	X	H		
8086 (16)	H	X	VDD	GND
	X	H		
Z80 (8)	H	X	VDD	VDD
	X	H		
SPI (1)	GND	GND	MOSI	SCK

H : ハードウェアリセットが完了するまでは、ホストから H レベルを入力します。

X : ハードウェアリセットが完了するまでは、ホストから H レベル、または L レベルを入力します。

重 要

インターフェースの種類は、ハードウェアリセットが完了されたときに決まります。

「ハードウェアリセット」については、「6.1.1 ハードウェアリセット」をご覧ください。

RD 端子と WR 端子のいずれかが H レベルのときは、パラレルバスインターフェースが選択されます。

パラレルバスインターフェースは、IF1 端子と IF0 端子によって 4 種類に細分化されています。

RD 端子と WR 端子の両方が L レベル（GND に接続）のときは、シリアルバスインターフェースが選択されます。

シリアルバスインターフェースは、IF1 端子が MOSI 端子、IF0 端子が SCK 端子になります。

4.4.1 68000 接続

R/W 信号、LDS 信号、DTACK 信号による 16 ビット幅のインターフェースです。

8 ビット幅アクセスはできません。

下位アドレスが、入出力バッファの上位 16 ビットに対応しています。

VME バスや 68000 系 CPU 向けのインターフェースです。

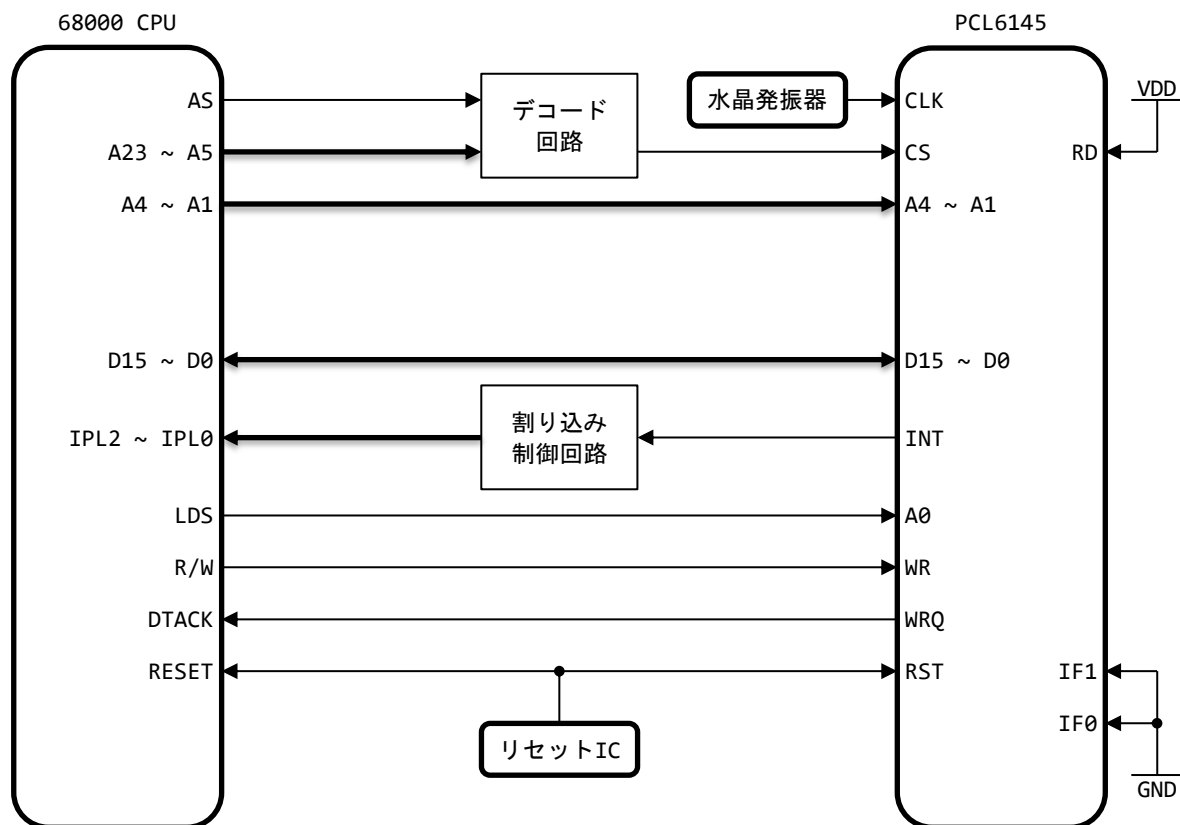


図 4.4-1 68000 接続例

PCL6115 の場合は、CPU の A3, A4 信号をデコード回路に接続します。

PCL6125 の場合は、CPU の A4 信号をデコード回路に接続します。

デコード回路からの CS 端子 1 本につき、本製品 1 個を接続します。

4.4.2 H8 接続

RD 信号、HWR 信号、WAIT 信号による 16 ビット幅のインターフェースです。

8 ビット幅アクセスはできません。

下位アドレスが、入出力バッファの上位 16 ビットに対応しています。

H8 系 CPU 向けのインターフェースです。

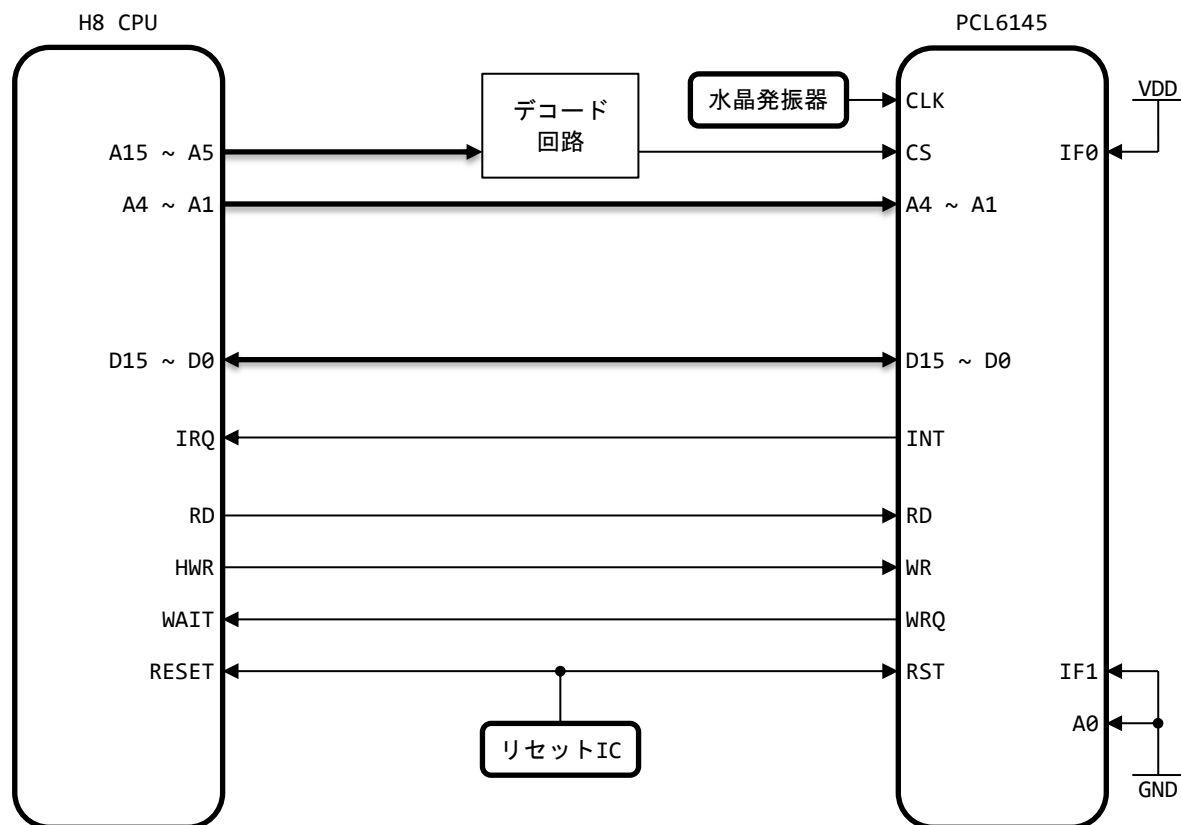


図 4.4-2 H8 接続例

PCL6115 の場合は、CPU の A3, A4 信号をデコード回路に接続します。

PCL6125 の場合は、CPU の A4 信号をデコード回路に接続します。

デコード回路からの CS 端子 1 本につき、本製品 1 個を接続します。

4.4.3 8086 接続

RD 信号、WR 信号、READY 信号による 16 ビット幅のインターフェースです。

8 ビット幅アクセスはできません。

下位アドレスが、入出力バッファの下位 16 ビットに対応しています。

8086 系 CPU 向けのインターフェースです。

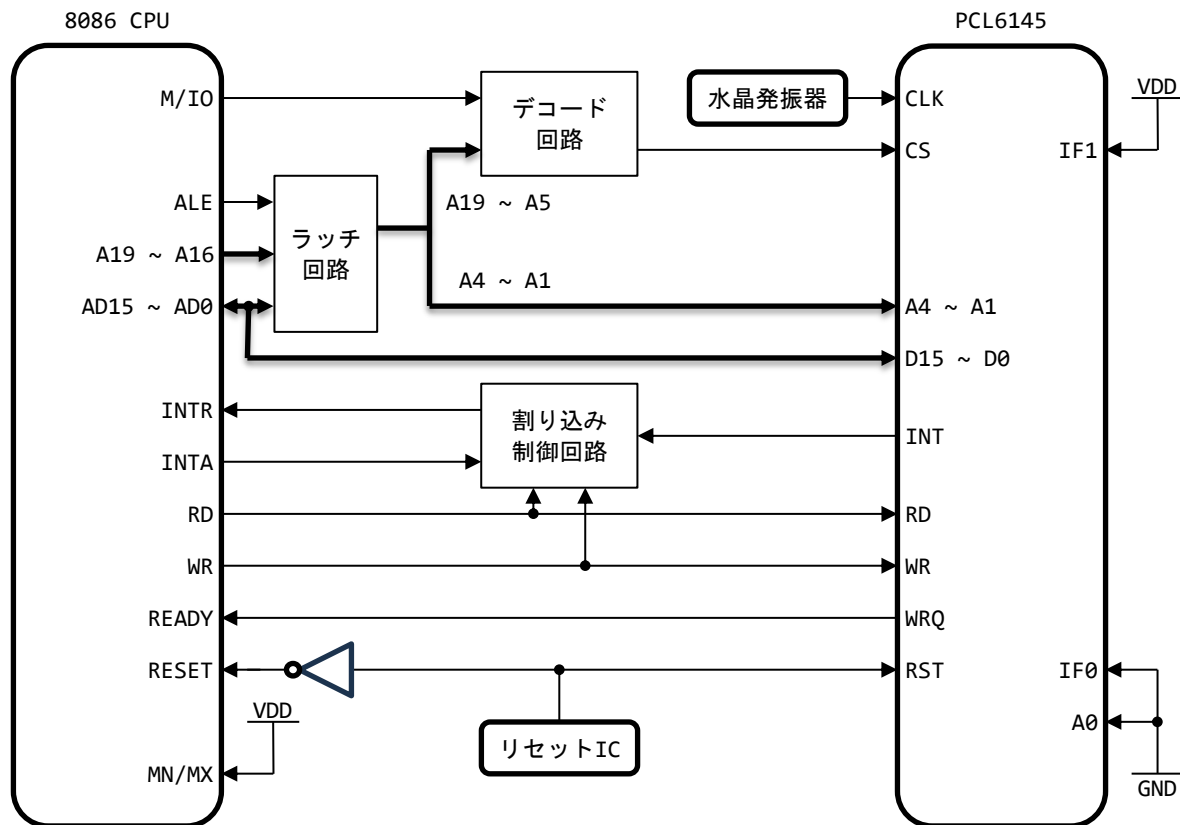


図 4.4-3 8086 接続例

PCL6115 の場合は、ラッチ回路出力の A3, A4 信号をデコード回路に接続します。

PCL6125 の場合は、ラッチ回路出力の A4 信号をデコード回路に接続します。

デコード回路からの CS 端子 1 本につき、本製品 1 個を接続します。

4.4.4 Z80 接続

RD 信号、WR 信号、WAIT 信号による 8 ビット幅のインターフェースです。

16 ビット幅アクセスはできません。

下位アドレスが、入出力バッファの下位 8 ビットに対応しています。

Z80 系 CPU 向けのインターフェースです。

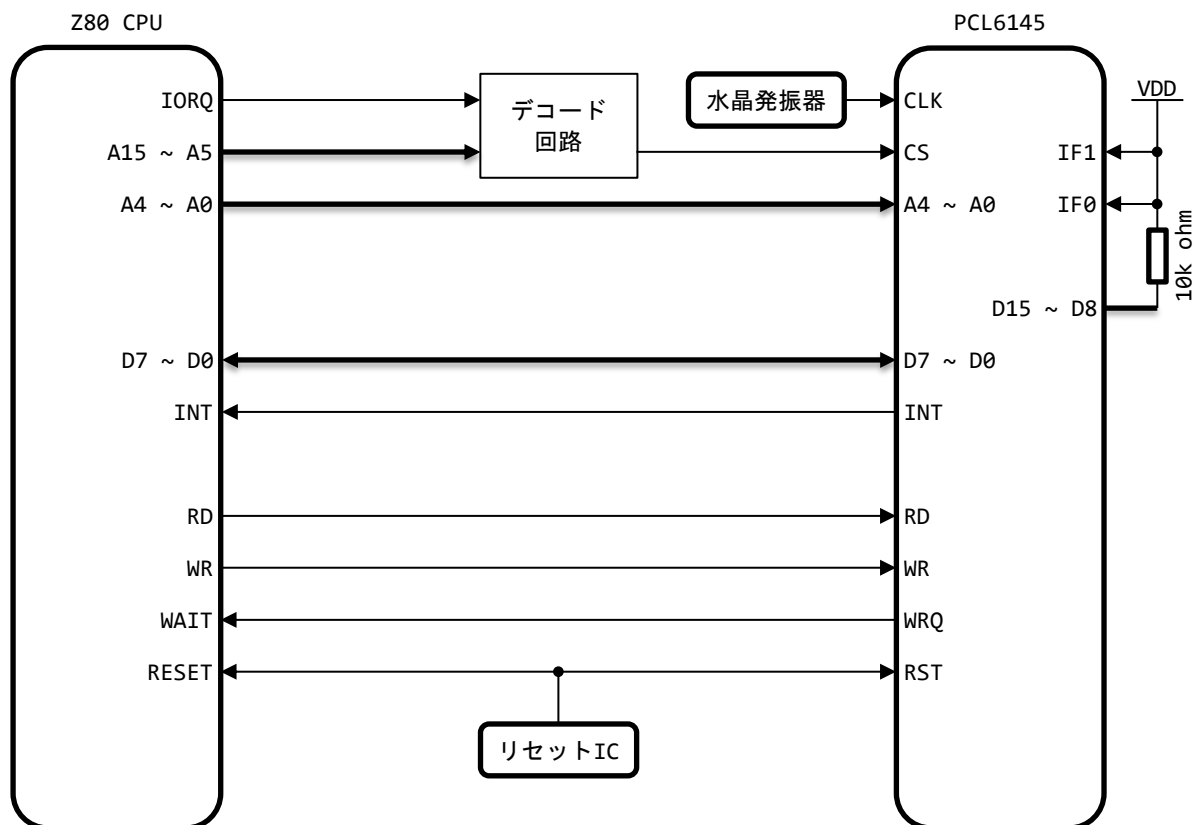


図 4.4-4 Z80 接続例

PCL6115 の場合は、CPU の A3, A4 信号をデコード回路に接続します。

PCL6125 の場合は、CPU の A4 信号をデコード回路に接続します。

デコード回路からの CS 端子 1 本につき、本製品 1 個を接続します。

備 考

未使用のデータバス端子はまとめて、1 個の抵抗器（5～10 kΩ）で VDD にプルアップ接続や GND にプルダウン接続できます。

4.4.5 SPI 接続

SS (Sub-node Select) 信号、SCK (Serial Clock) 信号、MOSI (Main Output Sub-node Input) 信号、MISO (Main Input Sub-node Output) 信号による 4 線式シリアルバスインターフェースです。

SS 信号を GND などに固定したアクセスはできません。

SPI モードは 3 (CPOL:1, CPHA:1) です。

MISO 端子は 3-State 出力のため、5~10 k Ω の抵抗器で VDD にプルアップ接続してください。

Arduino Uno、Raspberry Pi Pico、M5Stack (ESP32) など、周辺機器インターフェースが限られているマイコン向けのインターフェースです。

4.4.5.1 SPI シングル接続

ホストに本製品を 1 個だけ接続する例を以下に示します。

PCL6115 に、A3, A4 端子はありません。PCL6125 に、A4 端子はありません。

下図では、SN0 端子と SN1 端子を GND に接続して、サブノード番号 (SN) に 0 番を設定しています。

また、D0/SP0 から D15/SP15 端子をプルアップして、共用ポート (SP0 ~ SP15) を使用しない構成が選択されています。

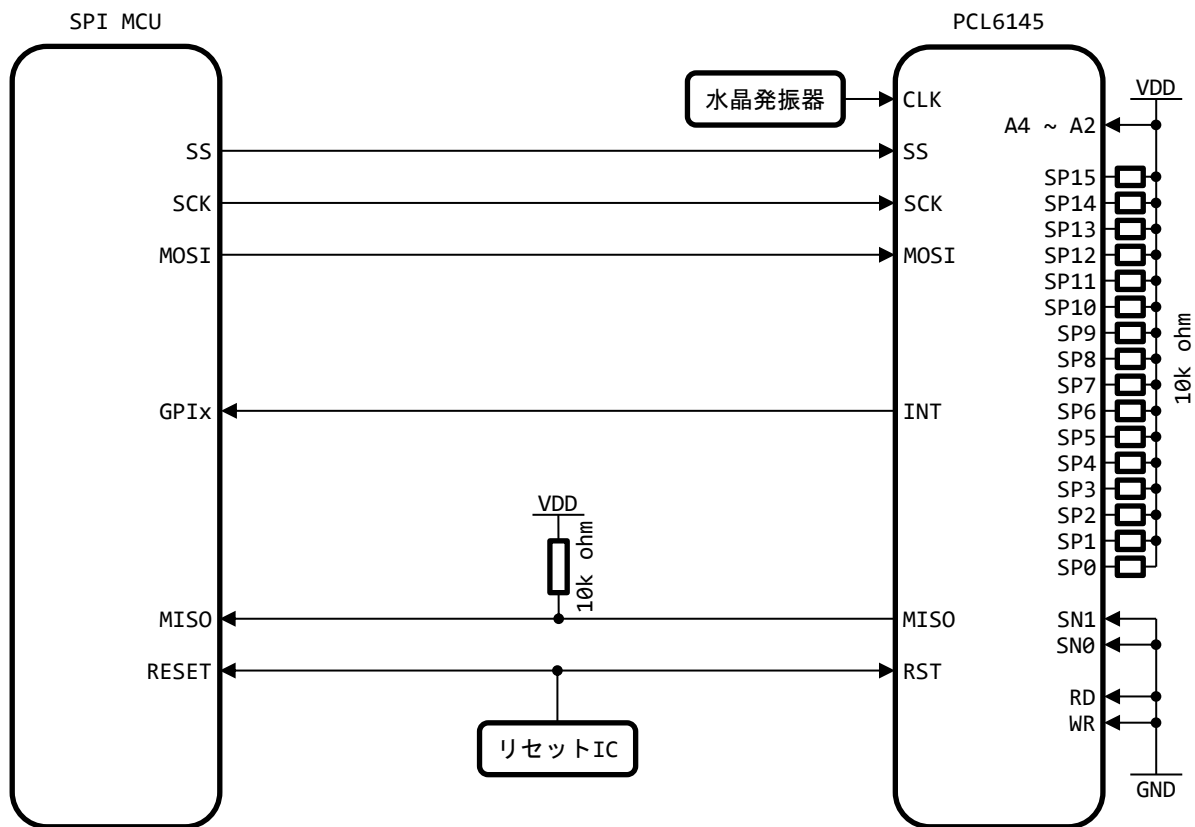


図 4.4-5 SPI シングル接続例

備 考

未使用の共用ポート端子は短絡させず、個別の抵抗器 (5~10 k Ω) で VDD にプルアップ接続や GND にプルダウン接続します。

4.4.5.2 SPI マルチ接続

ホストに本製品を複数個接続する例を以下に示します。

SPI 接続に必要な最小限の構成要素だけを図示しています。

ホストからの SS 信号 1 本につき、本製品を 4 個接続できます。

それぞれの本製品は、SN0 端子と SN1 端子でサブノード番号 (SN) を変えて識別します。

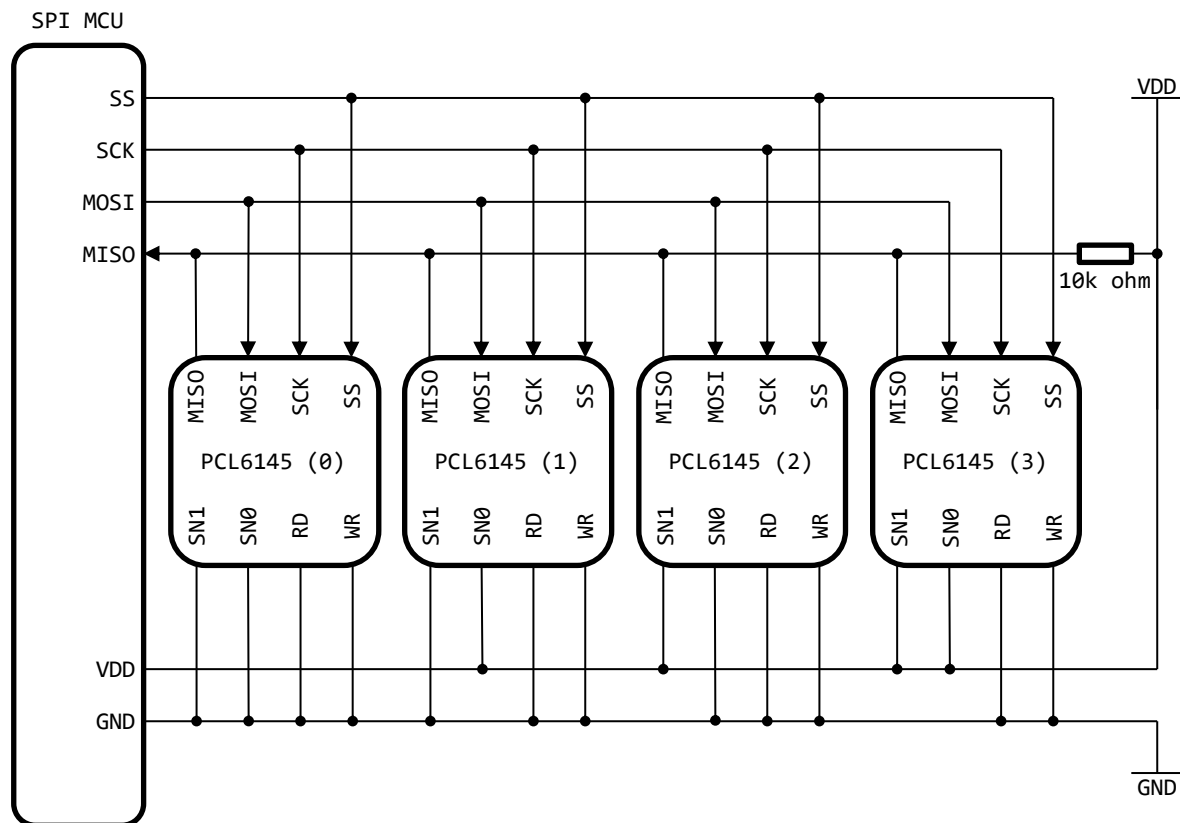


図 4.4-6 SPI マルチ接続例

備 考

本製品を 5 個以上接続する場合は、一般的な SPI 接続構成と同じく、ホストからの SS 信号を追加してください。

5. ソフトウェア説明

本製品とホスト（CPU や FPGA など）間の通信について説明し、コマンドやレジスタなどを示します。

5.1 CPU 通信

本製品とホスト（CPU や FPGA など）間の通信方法は、パラレル通信とシリアル通信があります。

5.1.1 パラレル通信

1 回の通信は、CS 信号の立ち下がりエッジから立ち上がりエッジまでです。

本製品は CS 信号のエッジ生成を必要としないため、CS 端子を GND にプルダウン接続しても通信できます。

CS 信号を固定した場合は WR 信号や RD 信号の変化範囲が 1 回の通信になります。

5.1.1.1 アクセス方法

ステータスの読み出しやコマンドの書き込みは、対象アドレスに直接アクセスします。

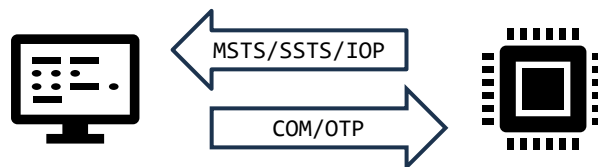


図 5.1-1 ステータス読み出し、コマンド書き込み

レジスタの読み書きは、レジスタ制御コマンドにより、入出力バッファを介してアクセスします。

レジスタから読み出す場合は、レジスタ読み出しコマンドを書き込んでから、入出力バッファを読み出します。

レジスタへ書き込む場合は、入出力バッファに書き込んでから、レジスタ書き込みコマンドを書き込みます。

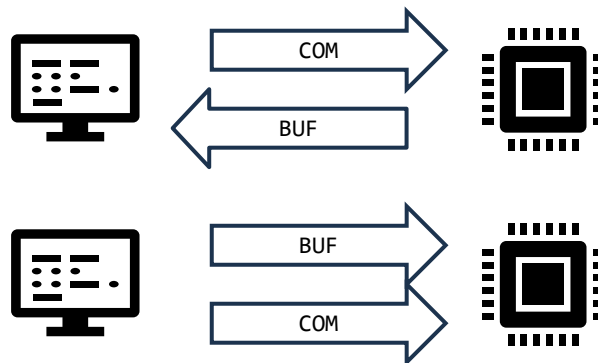


図 5.1-2 レジスタ読み出し、レジスタ書き込み

入出力バッファは各軸にあります。

書き込み時の入力バッファと読み出し時の入出力バッファは、共有資源の記憶領域です。

入出力バッファに書き込んだデータは、読み出せます。

入出力バッファに読み出されたデータは、上書きできます。

割り込み処理などでレジスタの読み出しと書き込みが競合する場合は、共有資源の排他制御が必要です。

5.1.1.2 アドレスマップ

CPU 接続の種類によって、アドレスマップが異なります。

PCL6125 の場合は、A4 端子がなく、アドレスマップは X 軸と Y 軸だけです。

PCL6115 の場合は、A3, A4 端子がなく、アドレスマップは X 軸だけです。

5.1.1.2.1 68000 通信アドレスマップ

68000 接続での 68000 通信アドレスマップは、下表のとおりです。

表 5.1-1 68000 通信アドレスマップ

軸	A4, A3	A2, A1	bits	R/W	アドレス名称	説明
U	11b	11b	16	R	MSTSW	メインステータス
			16	W	COMW	軸選択、コマンド
		10b	16	R	SSTSW	サブステータス、汎用ポート
			16	W	OTPW	汎用出力ポート
		01b	16	R/W	BUFW0	入出力バッファ下位データ
		00b	16	R/W	BUFW1	入出力バッファ上位データ
Z	10b	(U 軸同様)				
Y	01b	(U 軸同様)				
X	00b	(U 軸同様)				

5.1.1.2.2 H8 通信アドレスマップ

H8 接続での H8 通信アドレスマップは、68000 通信と同じになります。

「表 5.1-1 68000 通信アドレスマップ」をご覧ください。

5.1.1.2.3 8086 通信アドレスマップ

8086 接続での 8086 通信アドレスマップは、下表のとおりです。

表 5.1-2 8086 通信アドレスマップ

軸	A4, A3	A2, A1	bits	R/W	アドレス名称	説明
X	00b	00b	16	R	MSTSW	メインステータス
			16	W	COMW	軸選択、コマンド
		01b	16	R	SSTSW	サブステータス、汎用ポート
			16	W	OTPW	汎用出力ポート
		10b	16	R/W	BUFW0	入出力バッファ下位データ
		11b	16	R/W	BUFW1	入出力バッファ上位データ
Y	01b	(X 軸同様)				
Z	10b	(X 軸同様)				
U	11b	(X 軸同様)				

5.1.1.2.4 Z80 通信アドレスマップ

Z80 接続での Z80 通信アドレスマップは、下表のとおりです。

表 5.1-3 Z80 通信アドレスマップ

軸	A4, A3	A2~A0	bits	R/W	アドレス名称	説明
X	00b	000b	8	R	MSTSB0	メインステータス [7:0]
			8	W	COMB0	コマンド
		001b	8	R	MSTSB1	メインステータス [15:8]
			8	W	COMB1	軸選択
		010b	8	R	IOPB	汎用ポート
			8	W	OTPB	汎用出力ポート
		011b	8	R	SSTSB	サブステータス
		100b	8	R/W	BUFB0	入出力バッファ [7:0]
		101b	8	R/W	BUFB1	入出力バッファ [15:8]
		110b	8	R/W	BUFB2	入出力バッファ [23:16]
		111b	8	R/W	BUFB3	入出力バッファ [31:24]
Y	01b	(X 軸同様)				
Z	10b	(X 軸同様)				
U	11b	(X 軸同様)				

5.1.1.3 コマンド書き込みアクセス

軸選択 (SEL) とコマンド (COM) は、COMW (COMB1, COMB0) アドレスに書き込みます。

COMW															
COMB1								COMB0							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SEL								COM							
0	0	0	0	SELu	SELz	SELy	SELx								

図 5.1-3 コマンド書き込みアドレス詳細

COMW.COMB1: 軸選択の書き込みエリアです。

SELx から SELu のうち、1 を書き込んだ軸に、コマンドを書き込みます。

全ての SELn に 1 を設定すると、全ての軸に、同一コマンドを書き込みます。

ここで軸を選ぶと、Y, Z, U 軸の COMW を使わずに、X 軸の COMW のみで各軸を制御できます。

例えば、SELy=1 である 02h を X 軸の COMB1 に書き込むと、X 軸の COMB0 は Y 軸だけで実行されます。

全ての SELn に 0 を設定すると、自軸 (A4, A3 端子で選んだ軸) のみを選んだとみなします。

COMW.COMB0: コマンドの書き込みエリアです。

「コマンド」については「5.3 コマンド」をご覧ください。

備 考

PCL6115 は、COMB1 がありません。COMB1 への書き込みは無視します。

PCL6125 は、COMB1.SELz と COMB1.SELu がありません。COMB1.SELx と COMB1.SELy だけが有効です。

Z80 通信では、必ず 8 bit 転送命令を使い、COMB1 アドレスのデータを最初に書き込みます。

COMB1 アドレスに軸選択の 8 bit を書き込んだ後、COMB0 アドレスにコマンドの 8 bit を書き込んでください。

その他の通信では、COMW アドレスに軸選択とコマンドを合わせた 16 bit を書き込みます。

重 要

Z80 の 16 bit 転送命令では、COMB0 アドレスが最初に書き込まれる可能性があります。

この場合、COMB1 アドレスの前回データが更新されず、意図しない軸選択でコマンドが実行されてしまいます。

また、以下の場合は、次のアクセスまでの間に、待機時間が必要です。

1. 何らかのコマンドを書き込んでから、次のコマンドを書き込むまでの間
2. レジスタ書き込みコマンドを書き込んでから、入出力バッファに次のデータを書き込むまでの間
3. レジスタ読み出しコマンドを書き込んでから、入出力バッファのデータを読み出すまでの間

ホスト (CPU や FPGA など) が WRQ 信号を使う場合は、自動的にホストが待機時間を確保します。

WRQ 信号は、CS 信号と IFB 信号がともに L レベルの間、L レベルを出力します。

IFB 信号は、確保が必要な待機時間の間、L レベルを出力します。

ホストが待機時間を確保せずに次のアクセスを行うと、下図の破線が足りず、書き込みに失敗する場合があります。

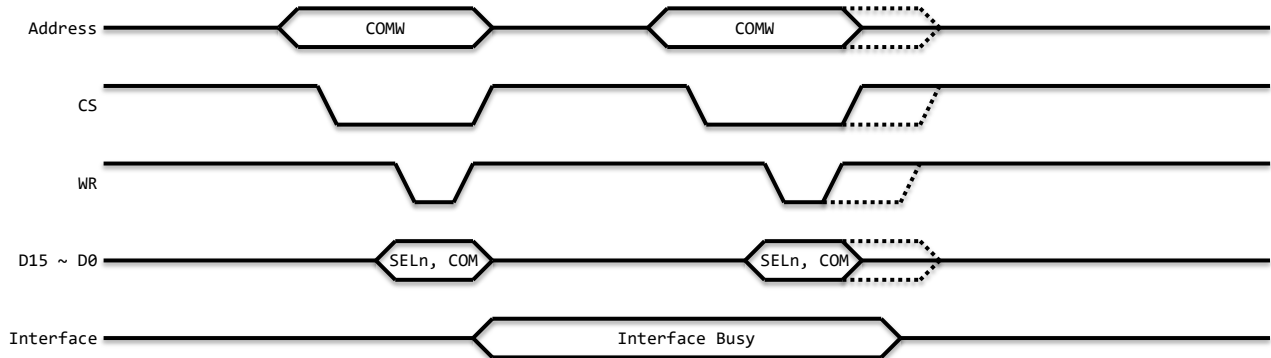


図 5.1-4 WRQ 信号や IFB 信号を使わず、待機時間を確保できなかった場合のアクセス失敗

ホストが WRQ 信号を使う場合は、ホストが WRQ 信号の終了まで、自動的にアクセスタイミングを延長します。

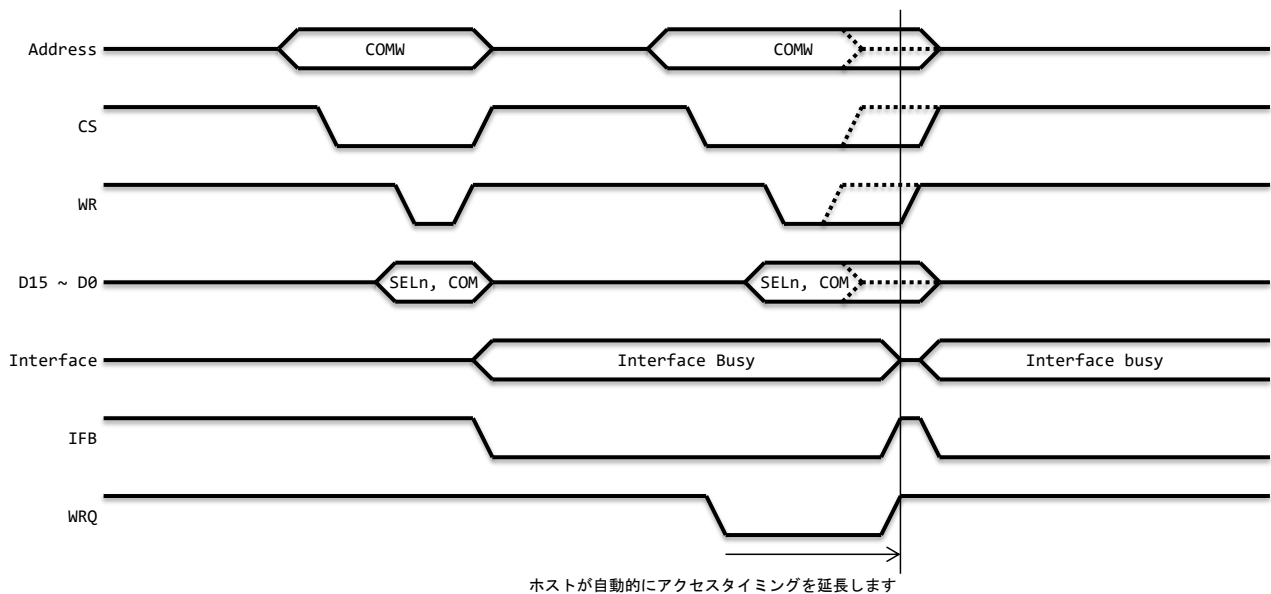


図 5.1-5 WRQ 信号を使う場合のアクセスタイミング

ホストが WRQ 信号を使わない場合は、ソフトウェアで IFB 信号の H レベルを確認してからアクセスしてください。

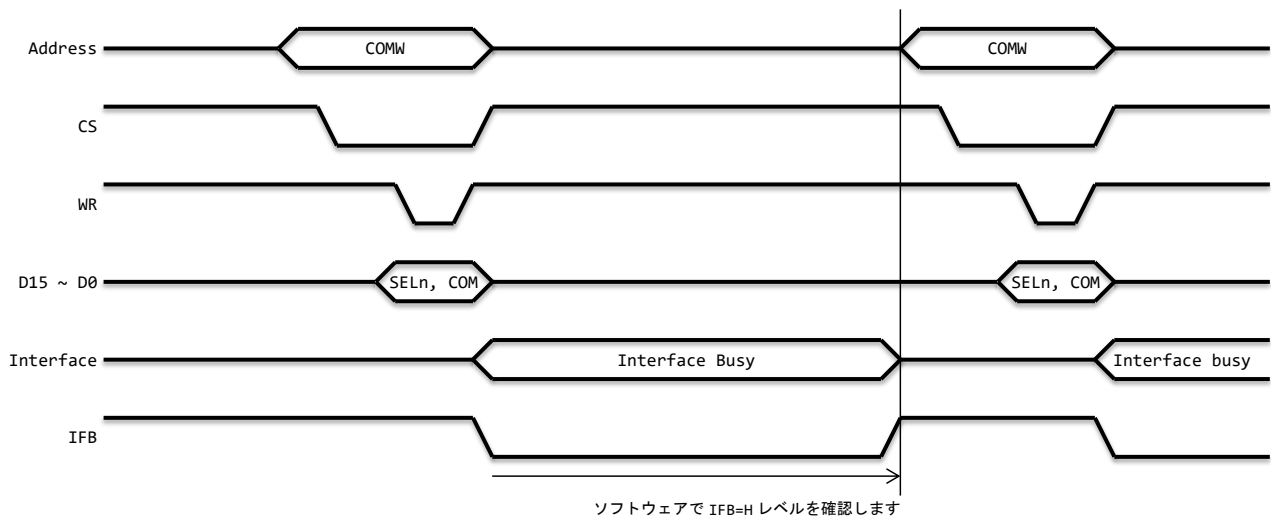


図 5.1-6 IFB 信号を使う場合のアクセスタイミング

ホストが WRQ 信号を使わず、IFB 信号も使えない場合は、CLK 信号 4 周期以上の待機時間を確保してください。

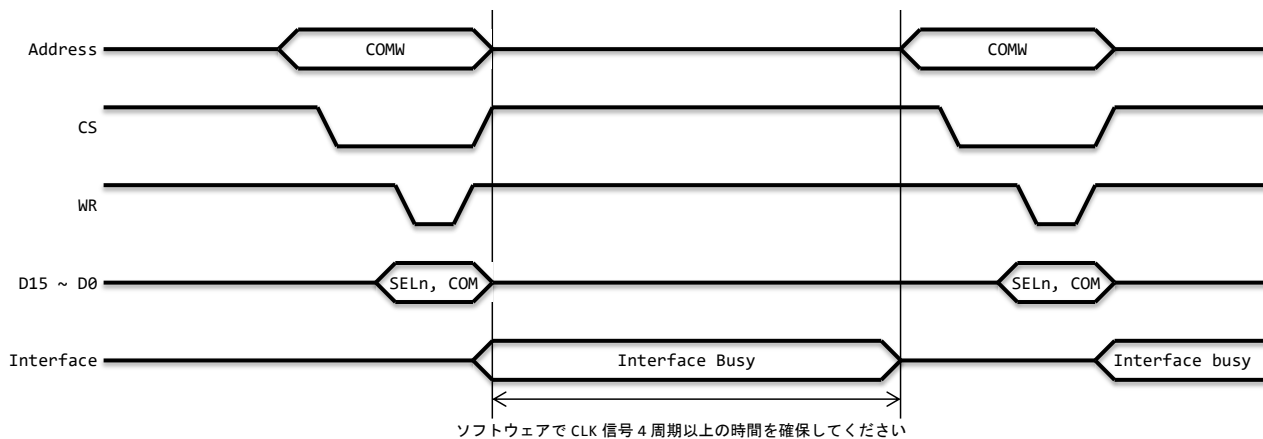


図 5.1-7 ソフトウェアで待機時間を確保する場合のアクセスタイミング

備 考

パラレル通信の C#ソフトウェア例で使っているプログラム仕様は、以下のとおりです。

var : Variant 型の識別子です。

Address : H8 系では A4 端子から A1 端子の 4 bit です。

WriteIn16bit (Address, Dt16bit) : Address に 16 bit データを書き込むメソッドを用意してください。

WriteIn32bit (Address, Dt32bit) : Address に 32 bit データを書き込むメソッドを用意してください。

(入出力バッファへ書き込み後は、メソッド内で 16 bit ごとに CLK 信号 2 周期待機します)

ReadOut16bit (Address, Dt16bit) : Address から 16 bit データを読み出すメソッドを用意してください。

ReadOut32bit (Address, Dt32bit) : Address から 32 bit データを読み出すメソッドを用意してください。

(入出力バッファから読み出し前は、メソッド内でコマンド書き込み後に CLK 信号 4 周期待機します)

C#ソフトウェア例 (H8 系) :

```
// X 軸のコマンドに、STAFL (50h) コマンドを書き込む処理
var Address = 0x3;           // アドレス : X 軸の COMW
var Command = 0x0050;        // 軸選択 : 自軸のみ (00h)
                              // コマンド : STAFL (50h)
WriteIn16bit (Address, Command); // コマンド書き込みアクセス
```

5.1.1.4 レジスタ書き込みアクセス

レジスタ書き込みデータ (DAT) は、BUFW1 アドレスと BUFW0 アドレスを介してレジスタに書き込みます。

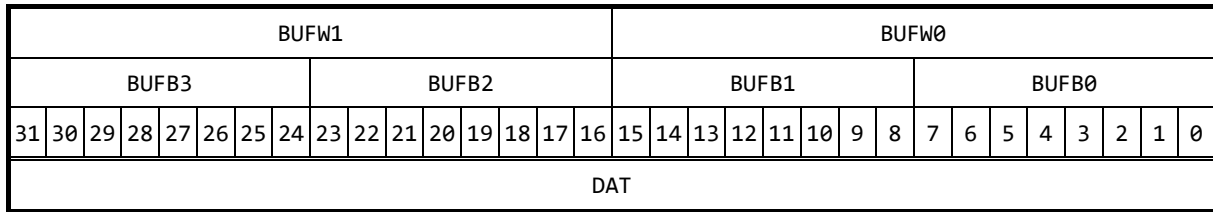


図 5.1-8 レジスタ書き込みアドレス詳細

BUFW1 (BUFB3, BUFB2): 上位データを書き込みます。

BUFW0 (BUFB1, BUFB0): 下位データを書き込みます。

Z80 通信では、BUFB3, BUFB2, BUFB1, BUFB0 アドレスにレジスタ書き込みデータを書き込みます。

その他の通信では、BUFW1, BUFW0 アドレスにレジスタ書き込みデータを書き込みます。

入出力バッファに書き込むデータは、任意の順番で書き込めます。

以前の書き込み、または読み出しデータが入出力バッファに残るため、必ず 32 bit 分のデータを書き込んでください。

入出力バッファに書き込んだデータは、「レジスタ書き込みコマンド」でレジスタに書き込めます。

「レジスタ書き込みコマンド」については「5.3.2.11 レジスタ制御コマンド」をご覧ください。

「コマンド書き込み」については「5.1.1.3 コマンド書き込み」をご覧ください。

コマンド書き込みするときに軸を指定すると、複数軸の同じレジスタに同時に書き込めます。

この場合、書き込みデータは、各軸の入出力バッファに設定してください。

書き込むデータごとに、WRQ 信号や IFB 信号を使うか、CLK 信号 2 周期の待機時間を確保してください。

その後、レジスタ書き込みコマンドを書き込むと、レジスタ書き込みデータを一括でレジスタに書き込みます。

レジスタ書き込みコマンドの書き込み後は、WRQ 信号や IFB 信号を使うか、CLK 信号 4 周期の待機時間を確保してください。

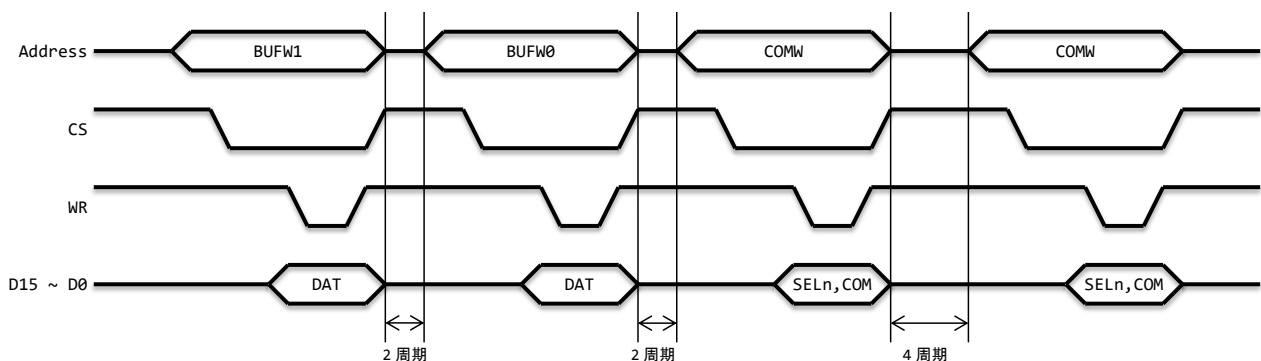


図 5.1-9 レジスタ書き込みのアクセスタイミング

C#ソフトウェア例（H8 系）：

```
// X 軸と Y 軸の PRMV レジスタに、同時にレジスタデータを書き込む処理
var Address = 0x0;                // アドレス : X 軸の BUFW1, BUFW0
var BufData = 0x00001234;         // 入出力バッファは 0000 1234h (4,660)
WriteIn32bit (Address, BufData) ; // BufData 書き込み
Address = 0x4;                    // アドレス : Y 軸の BUFW1, BUFW0
BufData = 0x4567 89AB;           // 入出力バッファは 4567 89ABh (1,164,413,355)
WriteIn32bit (Address, BufData) ; // BufData 書き込み
Address = 0x3;                    // アドレス : X 軸の COMW
var Command = 0x0380;             // 軸選択 : Y 軸と X 軸 (03h)
                                   // コマンド : WPRMV (80h)
WriteIn16bit (Address, Command) ; // Command 書き込み
```

5.1.1.5 レジスタ読み出しアクセス

レジスタ読み出しデータ（DAT）は、BUFW1 アドレスと BUFW0 アドレスを介してレジスタから読み出します。

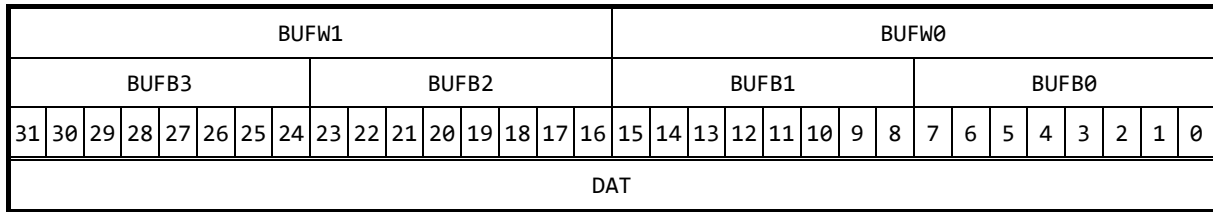


図 5.1-10 レジスタ読み出しアドレス詳細

BUFW1 (BUFB3, BUFB2): 上位データを読み出します。

BUFW0 (BUFB1, BUFB0): 下位データを読み出します。

入出力バッファに読み出すデータは、「レジスタ読み出しコマンド」でレジスタから読み出せます。

「レジスタ読み出しコマンド」については「5.3.2.11 レジスタ制御コマンド」をご覧ください。

「コマンド書き込み」については「5.1.1.3 コマンド書き込み」をご覧ください。

コマンド書き込みするときに軸を指定すると、複数軸の同じレジスタから同時に読み出せます。

指令位置カウンタなどを読み出しするときは、全軸で同じタイミングの値を読み出せます。

この場合、読み出しデータは、各軸の入出力バッファに設定されます。

Z80 通信では、BUFB3, BUFB2, BUFB1, BUFB0 アドレスにレジスタ読み出しデータが読み出されます。

その他の通信では、BUFW1, BUFW0 アドレスにレジスタ読み出しデータが読み出されます。

入出力バッファから読み出すデータは、任意の順番で読み出せます。

レジスタ読み出しコマンドを書き込むと、レジスタ読み出しデータが一括で入出力バッファに読み出されます。

レジスタ読み出しコマンドの書き込み後は、WRQ 信号や IFB 信号を使うか、CLK 信号 4 周期の待機時間を確保してください。

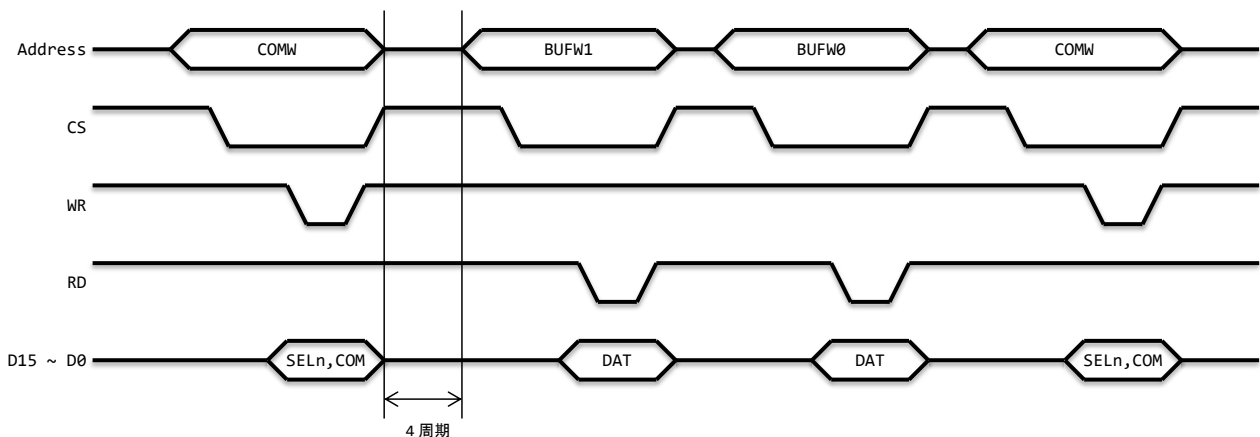


図 5.1-11 レジスタ読み出しのアクセスタイミング

C#ソフトウェア例（H8 系）：

```
// X 軸と Y 軸の PRMV レジスタから、同時にレジスタデータを読み出す処理
var Address = 0x3 ;                // アドレス : X 軸の COMW
var Command = 0x03C0 ;            // 軸選択 : Y 軸と X 軸 (03h)
                                   // コマンド : RPRMV (C0h)
WriteIn16bit (Address, Command) ; // Command 書き込み
Address = 0x0 ;                   // アドレス : X 軸の BUFW1, BUFW0
var BufDatX ;                    // X 軸の入出力バッファのデータ
ReadOut32bit (Address, BufDatX) ; // BufDatX 読み出し
Address = 0x4 ;                   // アドレス : Y 軸の BUFW1, BUFW0
var BufDatY ;                    // Y 軸の入出力バッファのデータ
ReadOut32bit (Address, BufDatY) ; // BufDatY 読み出し
```

5.1.1.6 メインステータス読み出しアクセス

メインステータス（MSTS）は、MSTSW アドレスから読み出します。

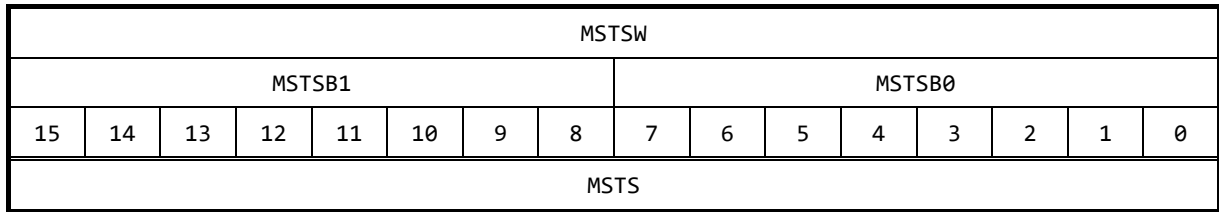


図 5.1-12 メインステータス読み出しアドレス詳細

MSTSW（MSTSB1, MSTSB0）: メインステータスを読み出します。

メインステータスは、RD（LDS）=H レベルの間に CLK 信号 1 周期以上を入力すると更新されます。

重 要

MSTS の読み出し間隔が CLK 信号 1 周期よりも短い場合は、MSTS が更新されない場合があります。

Z80 通信では、MSTSB1, MSTSB0 アドレスからメインステータスを読み出します。

その他の通信では、MSTSW アドレスからメインステータスを読み出します。

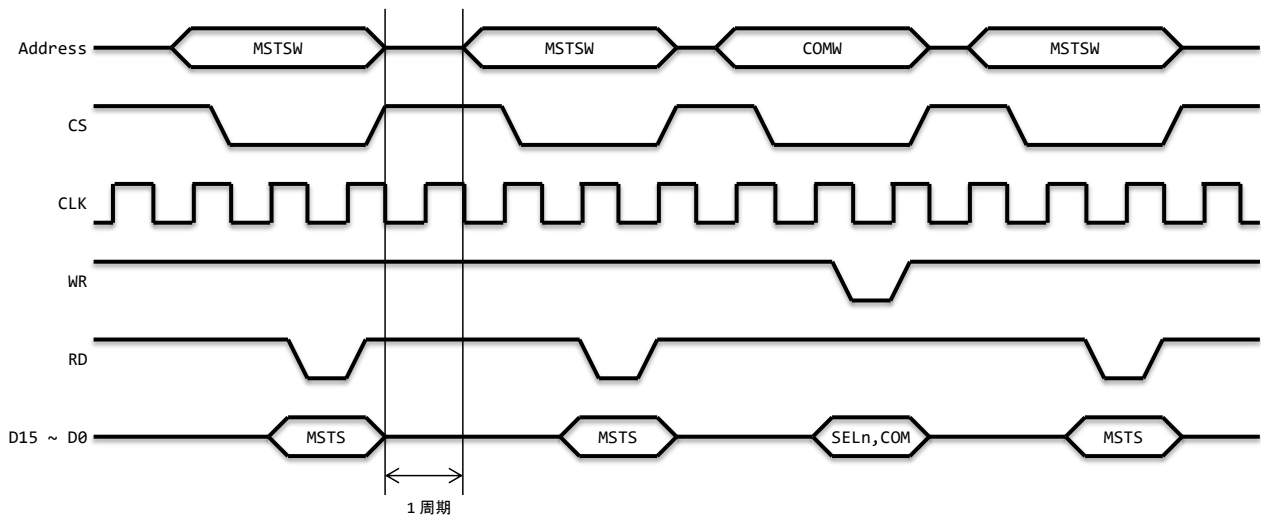


図 5.1-13 メインステータス読み出しのアクセスタイミング

「メインステータス」については「5.2.1 メインステータス（MSTS）」をご覧ください。

C#ソフトウェア例（H8 系）:

```
// X 軸から、メインステータスを読み出す処理
var Address = 0x3;           // アドレス : X 軸の MSTSW
var Msts_x;                  // X 軸のメインステータス
ReadOut16bit (Address, Msts_x); // MSTSW_X を読み出し
```

5.1.1.7 汎用出力ポート書き込みアクセス

汎用出力ポート（OTP）の状態は、OTPW アドレスに書き込みます。

OTPW															
-								OTPB							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	OTP7	OTP6	OTP5	OTP4	OTP3	OTP2	OTP1	OTP0

図 5.1-14 汎用出力ポート書き込みアドレス詳細

OTPW（OTPB）： 汎用出力ポートの状態を書き込みます。

OTP7～OTP0 ビットは、GPI7n/GP07n～GPI0n/GP00n 端子に対応します。

汎用出力ポートに 1 を書き込むと汎用ポートの入出力端子から H レベルを出力します。

汎用入力ポートに設定された汎用ポートの入出力端子からは、何も出力されません。

汎用入力ポートから汎用出力ポートに設定を変更すると、書き込んだ状態が出力されます。

「汎用ポートの入出力端子」については「5.4.3.3 RENV2：環境設定 2」をご覧ください。

Z80 通信では、OTPB アドレスに汎用出力ポートの出力状態を書き込みます。

その他の通信では、OTPW アドレスに汎用出力ポートの出力状態を書き込みます。

OTPW アドレスの上位 8 bit には、0 を書き込んでください。

汎用出力ポートの書き込み後は、WRQ 信号や IFB 信号を使うか、CLK 信号 4 周期の待機時間を確保してください。

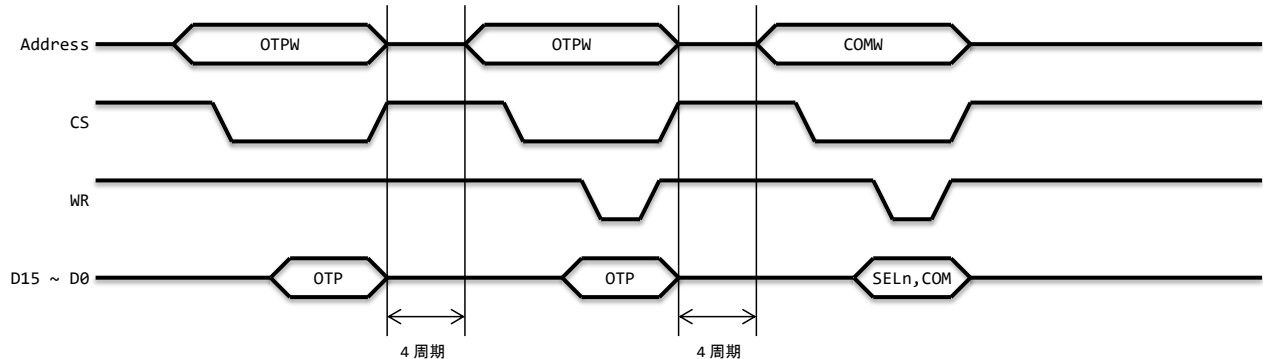


図 5.1-15 汎用出力ポート書き込みのアクセスタイミング

「汎用出力ポート」については「5.2.2 サブステータス（SSTS）＆汎用ポート（IOP）」をご覧ください。

C#ソフトウェア例（H8 系）：

```
// X 軸の汎用出力ポートに、出力データを書き込む処理
var Address = 0x2;           // アドレス：X 軸の OTPW
var Output_x = 0x00FF;       // 出力データ：全端子 High (FFh)
WriteIn16bit (Address, Output_x); // 汎用出力ポートに出力データを書き込み
```

5.1.1.8 サブステータス&汎用ポート読み出しアクセス

サブステータス（SSTS）と汎用ポート（IOP）の状態は、SSTSW アドレスから読み出します。

SSTSW															
SSTSB (SSTS)								IOPB (IOP)							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

図 5.1-16 サブステータス&汎用ポート読み出しアドレス詳細

SSTSW.SSTSB: サブステータスを読み出します。

SSTSW.IOPB: 汎用ポートの状態を読み出します。

サブステータスは、RD (LDS) =H レベルの間に CLK 信号 1 周期以上を入力すると更新されます。

汎用ポートの状態も、RD (LDS) =H レベルの間に CLK 信号 1 周期以上を入力すると更新されます。

重 要

SSTS と IOP の読み出し間隔が CLK 信号 1 周期よりも短い場合は、SSTS と IOP が更新されない場合があります。

Z80 通信では、SSTSB アドレスからサブステータス、IOPB アドレスから汎用ポートの状態を読み出します。

その他の通信では、SSTSW アドレスからサブステータスおよび汎用ポートの状態を読み出します。

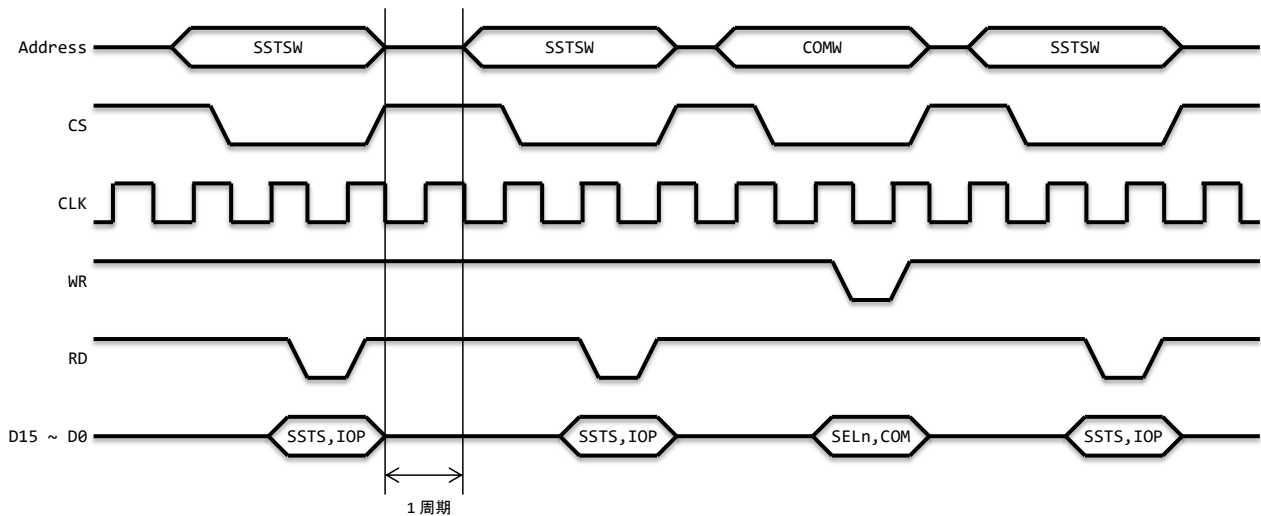


図 5.1-17 サブステータス&汎用ポート読み出しのアクセスタイミング

「サブステータス」と「汎用ポート」については「5.2.2 サブステータス（SSTS）&汎用ポート（IOP）」をご覧ください。

C#ソフトウェア例（H8 系）:

```
// X 軸から、サブステータスと汎用ポートを読み出す処理
var Address = 0x2;           // アドレス : X 軸の SSTSW
var Ssts_x;                  // X 軸のサブステータスと汎用ポート
ReadOut16bit (Address, Ssts_x); // SSTSW_X を読み出し
```

5.1.2 シリアル通信

1回の通信は、SS信号の立ち下がりエッジから立ち上がりエッジまでです。

5.1.2.1 通信オーダー

通信ビットオーダーは、MSBit First（最上位ビットを最初に送信）です。

通信バイトオーダーは、LSByte First（リトルエンディアン、最下位バイトを最初に送信）です。

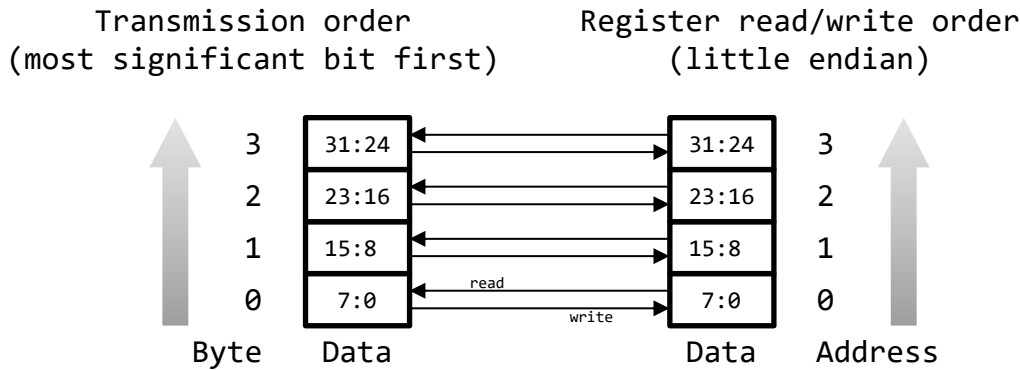


図 5.1-18 通信データのスタック順序

5.1.2.2 通信フォーマット

通信フォーマットは、以下の3エリアで構成します。

MOSI :	SEL	COM	DATx	DATy	DATz	DATu
MISO :	Hi-z		DATx	DATy	DATz	DATu

図 5.1-19 通信フォーマット

軸選択エリア (SEL) : ビット長は 8 bit です。

サブノード番号 (SN) と通信フォーマットのタイプ選択 (TS)、軸選択 (SELn) を設定します。

コマンドエリア (COM) : ビット長は 8 bit です。

動作コマンドや制御コマンドを設定します。

通信フォーマットのタイプによっては使用しません。

データエリア (DATn) : ビット長は 1 軸あたり最長 32 bit です。

最大 4 軸なので、合計ビット長は最長 128 bit です。

レジスタ値や汎用出力ポートの状態などを設定または取得します。

通信フォーマットのタイプによっては使用しません。

重 要

通信フォーマットどおりのビット長を書き込まずに制御を中断すると、予期せぬデータが書き込まれる可能性があります。書き込み途中で SS 信号を立ち上げないでください。
通信フォーマットどおりのビット長を読み出さずに制御を中断すると、予期せぬデータが読み出される可能性があります。読み出し途中で SS 信号を立ち上げないでください。

5.1.2.2.1 軸選択エリア (SEL)

軸選択エリアは、サブノード番号 (SN) とタイプ選択 (TS)、軸選択 (SELn) の 3 ブロックで構成します。

SEL							
S7	S6	S5	S4	S3	S2	S1	S0
SN		TS		SELn			

図 5.1-20 軸選択エリア

サブノード番号 (SN) : ビット長は 2 bit です。

通信対象のサブノード番号を指定します。

サブノード番号は、SN1 端子と SN0 端子で構成します。

#	SN		SN	
	SEL.S7	SEL.S6	SN1	SN0
0	0	0	L	L
1	0	1	L	H
2	1	0	H	L
3	1	1	H	H

図 5.1-21 サブノード番号ブロック

タイプ選択 (TS) : ビット長は 2 bit です。

通信フォーマットのタイプを指定します。

タイプ	TS	
	SEL.S5	SEL.S4
コマンド書き込み、レジスタ書き込み、レジスタ読み出し	0	0
メインステータス読み出し	0	1
汎用出力ポート書き込み	1	0
サブステータス & 汎用ポート読み出し	1	1

図 5.1-22 タイプ選択ブロック

軸選択 (SELn) : ビット長は 4 bit です。

対象の軸 (SELx, SELy, SELz, SELu) を指定します。

SELx から SELu のうち、1 を書き込んだ軸にアクセスします。

全ての SELn に 1 を設定すると、全ての軸に、同時アクセスします。

全ての SELn に 0 を設定すると、SELx のみを選んだとみなします。

LSI	SELn			
	SEL.S3	SEL.S2	SEL.S1	SEL.S0
PCL6115	0	0	0	SELx
PCL6125	0	0	SELy	SELx
PCL6145	SELu	SELz	SELy	SELx

図 5.1-23 軸選択ブロック

5.1.2.2.2 コマンドエリア (COM)

コマンドエリアは、コマンドブロック (COM) のみで構成します。



図 5.1-24 コマンドエリア

「コマンド」については「5.3 コマンド」をご覧ください。

5.1.2.2.3 データエリア (DATn)

データエリアは、軸選択で指定した軸のデータブロック (DATn) を X, Y, Z, U の順番で並べます。

(以下は一例)

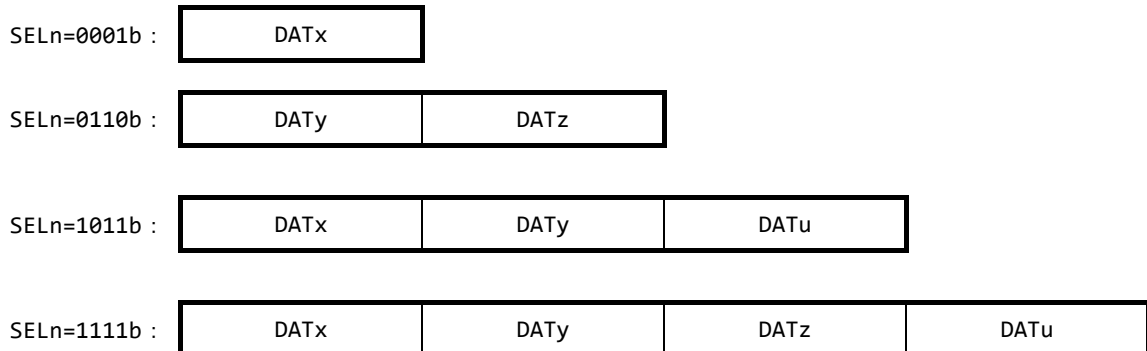


図 5.1-25 データエリア

データ長は、通信フォーマットのタイプによって変わります。

タイプ	データ長 [byte]	DATn			
		D[7:0]	D[15:8]	D[23:16]	D[31:24]
コマンド書き込み	0	-	-	-	-
レジスタ書き込み	4	BUFB0	BUFB1	BUFB2	BUFB3
レジスタ読み出し	4	BUFB0	BUFB1	BUFB2	BUFB3
メインステータス 読み出し	2	MSTSB0	MSTSB1	-	-
汎用出力ポート 書き込み	1	OTPB	-	-	-
サブステータス & 汎用ポート 読み出し	2	SSTSB	IOPB	-	-

図 5.1-26 データ長

5.1.2.3 コマンド書き込みフォーマット

軸選択エリア (SEL) とコマンドエリア (COM) で構成されます。

SEL.TS ビット (S5, S4) は 00b です。

SEL.SELn ビット (S3, S2, S1, S0) で選択した軸に、コマンドエリアの「コマンド」を同時に書き込みます。

コマンドエリアの「コマンド」は、「レジスタ制御コマンド」を除く、「動作コマンド」と「制御コマンド」を書き込みます。

「コマンド」については「5.3 コマンド」をご覧ください。

MOSI	SEL								COM							
	S7	S6	S5	S4	S3	S2	S1	S0	C7	C6	C5	C4	C3	C2	C1	C0
	SN		0	0	SELn				COM							

図 5.1-27 コマンド書き込みフォーマット詳細

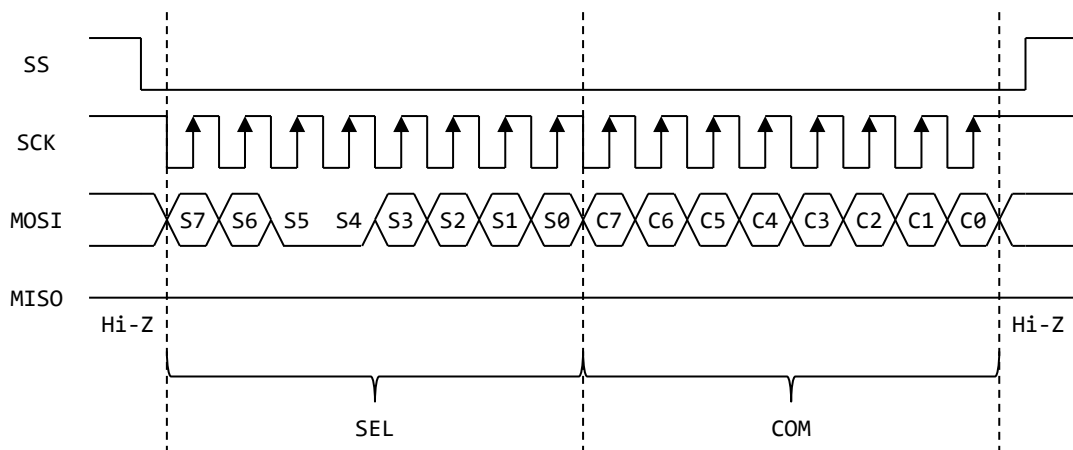


図 5.1-28 コマンド書き込みのタイミング

備 考

シリアル通信の Arduino ソフトウェア例で使っているプログラム構成 (void loop()以外) は、以下のとおりです。

```
#include <Arduino.h>
#include <SPI.h>
SPIClass hSPI(HSPI);
void setup()
{
  hSPI.begin(14, 12, 13, 15); // HSPI_SCK, HSPI_MISO, HSPI_MOSI, HSPI_SS
  hSPI.setHwCs(true);        // Hardware Chip Select (auto Sub-node Select) enabled
  hSPI.setFrequency(10000000); // 10MHz
  hSPI.setBitOrder(MSBFIRST); // [7:0]
  hSPI.setDataMode(SPI_MODE3); // CPOL=1, CPHA=1.
}
```


Arduino ソフトウェア例 (ESP32) :

```
// X 軸へ STAFL (50h) コマンドを書き込む処理
byte writeIn[] = {0b00000000, 0x50};           // サブノード番号 : 0 番 (00b)
                                                // タイプ選択 : コマンド書き込み (00b)
                                                // 軸選択 : X 軸 (0000b または 0001b)
                                                // コマンド : STAFL (50h)
hSPI.writeBytes(writeIn, sizeof(writeIn));      // コマンド書き込み
```

5.1.2.4 レジスタ書き込みフォーマット

軸選択エリア (SEL) とコマンドエリア (COM)、データエリア (DATn) で構成されます。

SEL.TS ビット (S5, S4) は 00b です。

SEL.SELn ビット (S3, S2, S1, S0) で選択した軸の数だけ、データエリア (DATn) が必要です。

コマンドエリアの「コマンド」は、レジスタ書き込みとプリレジスタ書き込みの「レジスタ制御コマンド」を書き込みます。

「レジスタ書き込みコマンド」については「5.3.2.11 レジスタ制御コマンド」をご覧ください。

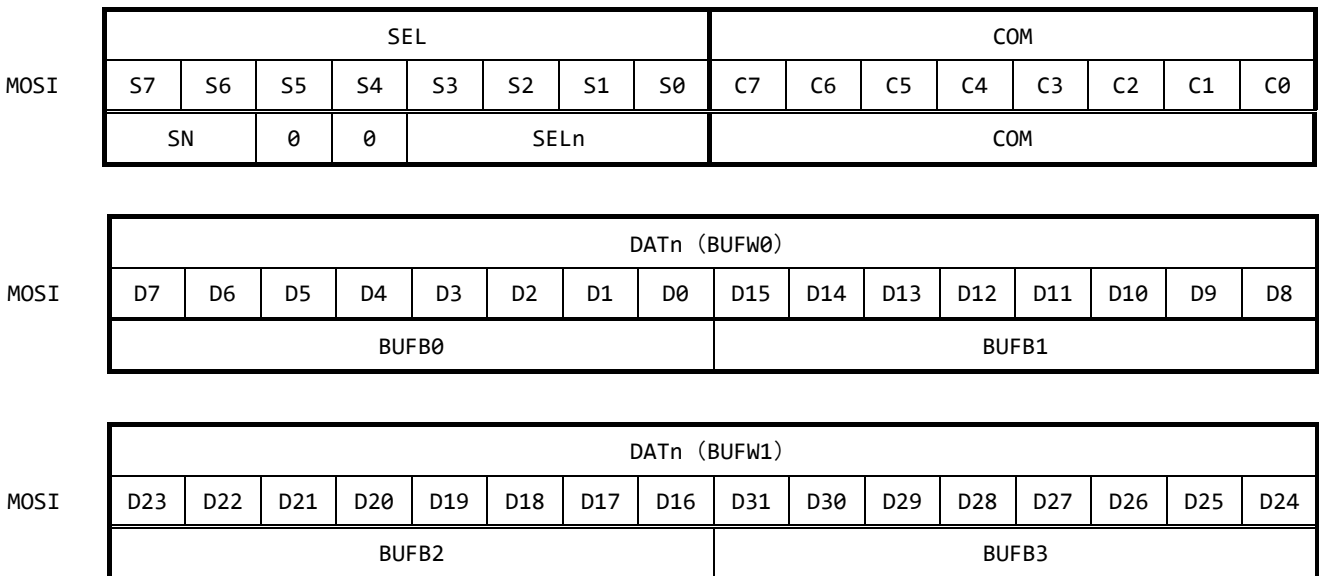


図 5.1-29 レジスタ書き込みフォーマット詳細

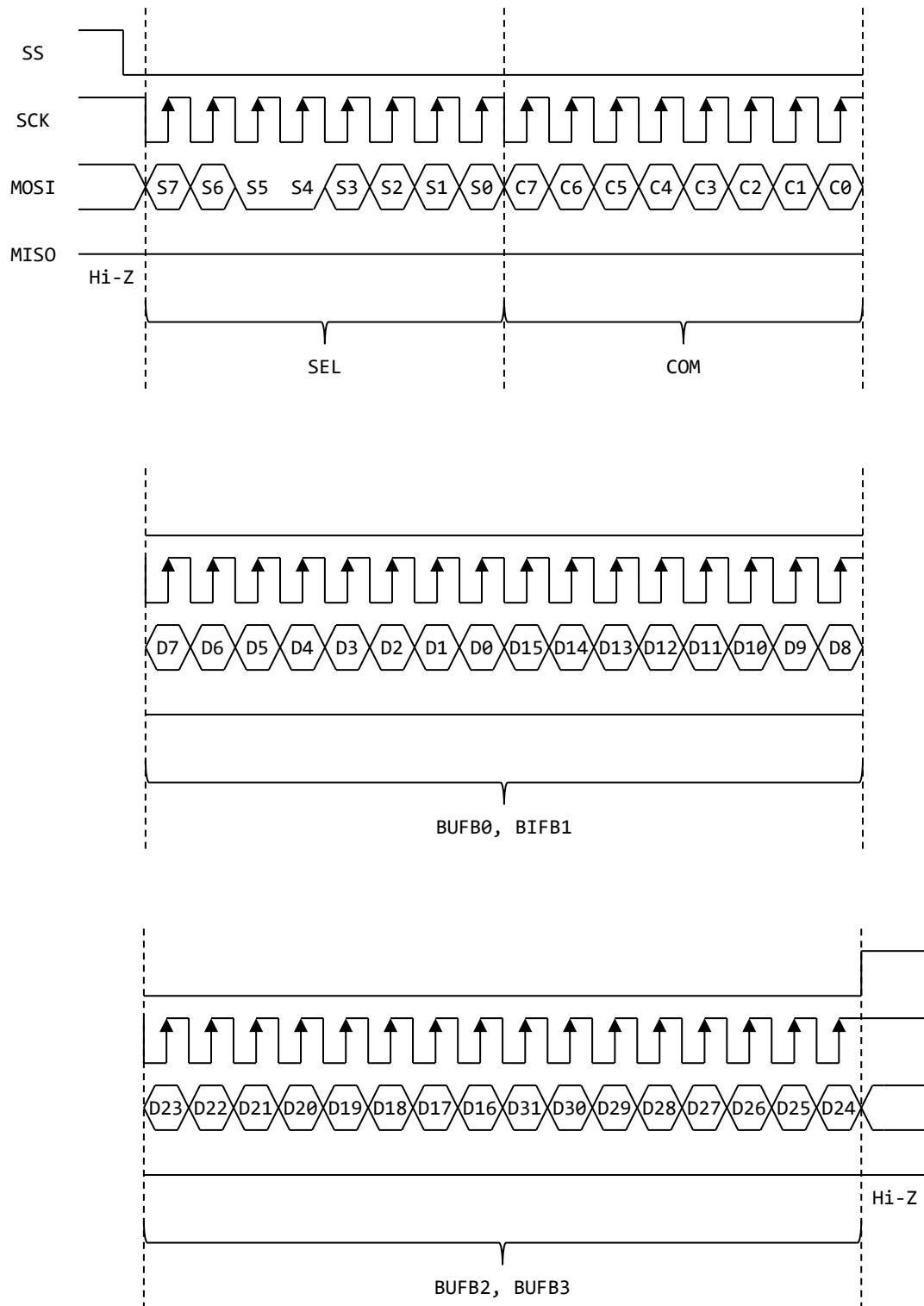


図 5.1-30 レジスタ書き込みのタイミング

Arduino ソフトウェア例 (ESP32) :

```
// Y 軸と Z 軸、U 軸の PRMV レジスタへ同時に書き込む処理
byte writeIn[] = {0b01001110,           // サブノード番号 : 1 番 (01b)
                  // タイプ選択 : コマンド書き込み (00b)
                  // 軸選択 : U 軸と Z 軸、Y 軸 (1110b)
                  0x80,                   // コマンド : WPRMV (80h)
                  0x00, 0x12, 0x34, 0x56, // Y 軸のレジスタ書き込みデータ : 00123456h
                  0x00, 0x78, 0x9A, 0xBC}; // Z 軸のレジスタ書き込みデータ : 00789ABCh
                  0x00, 0xDE, 0xF0, 0x12}; // U 軸のレジスタ書き込みデータ : 00DEF012h
hSPI.writeBytes(writeIn, sizeof(writeIn)); // レジスタ書き込み
```

5.1.2.5 レジスタ読み出しフォーマット

軸選択エリア (SEL) とコマンドエリア (COM)、データエリア (DATn) で構成されます。

SEL.TS ビット (S5, S4) は 00b です。

SEL.SELn ビット (S3, S2, S1, S0) で選択した軸の数だけ、データエリア (DATn) が必要です。

コマンドエリアの「コマンド」は、レジスタ読み出しとプリレジスタ読み出しの「レジスタ制御コマンド」を書き込みます。

「レジスタ読み出しコマンド」については「5.3.2.11 レジスタ制御コマンド」をご覧ください。

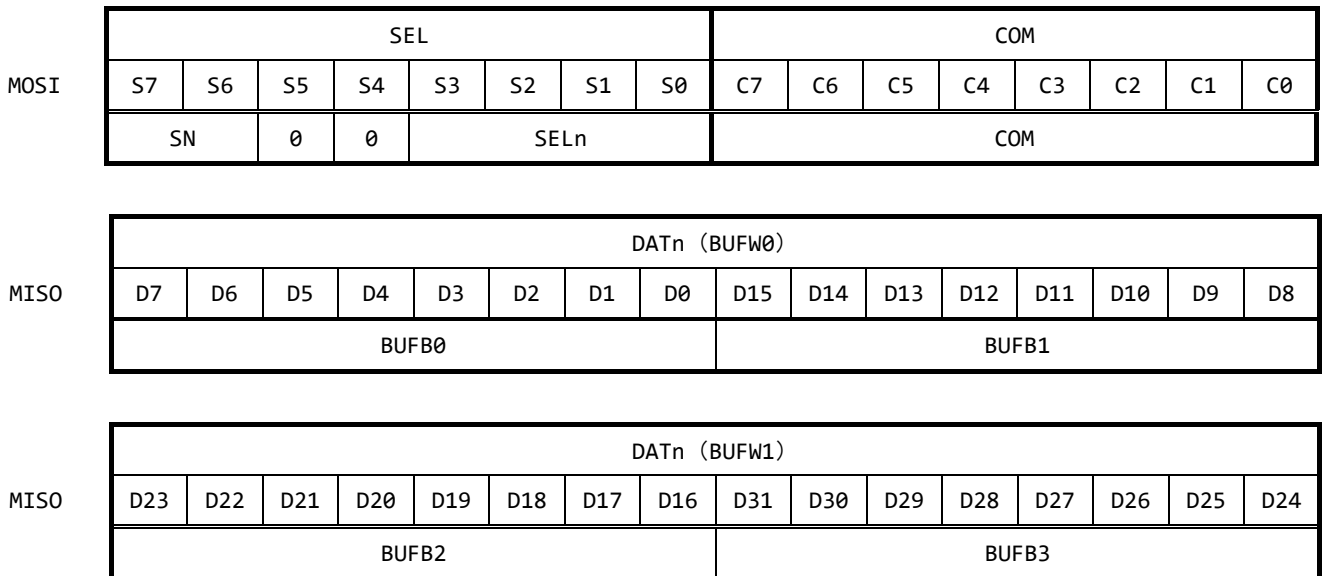


図 5.1-31 レジスタ読み出しフォーマット詳細

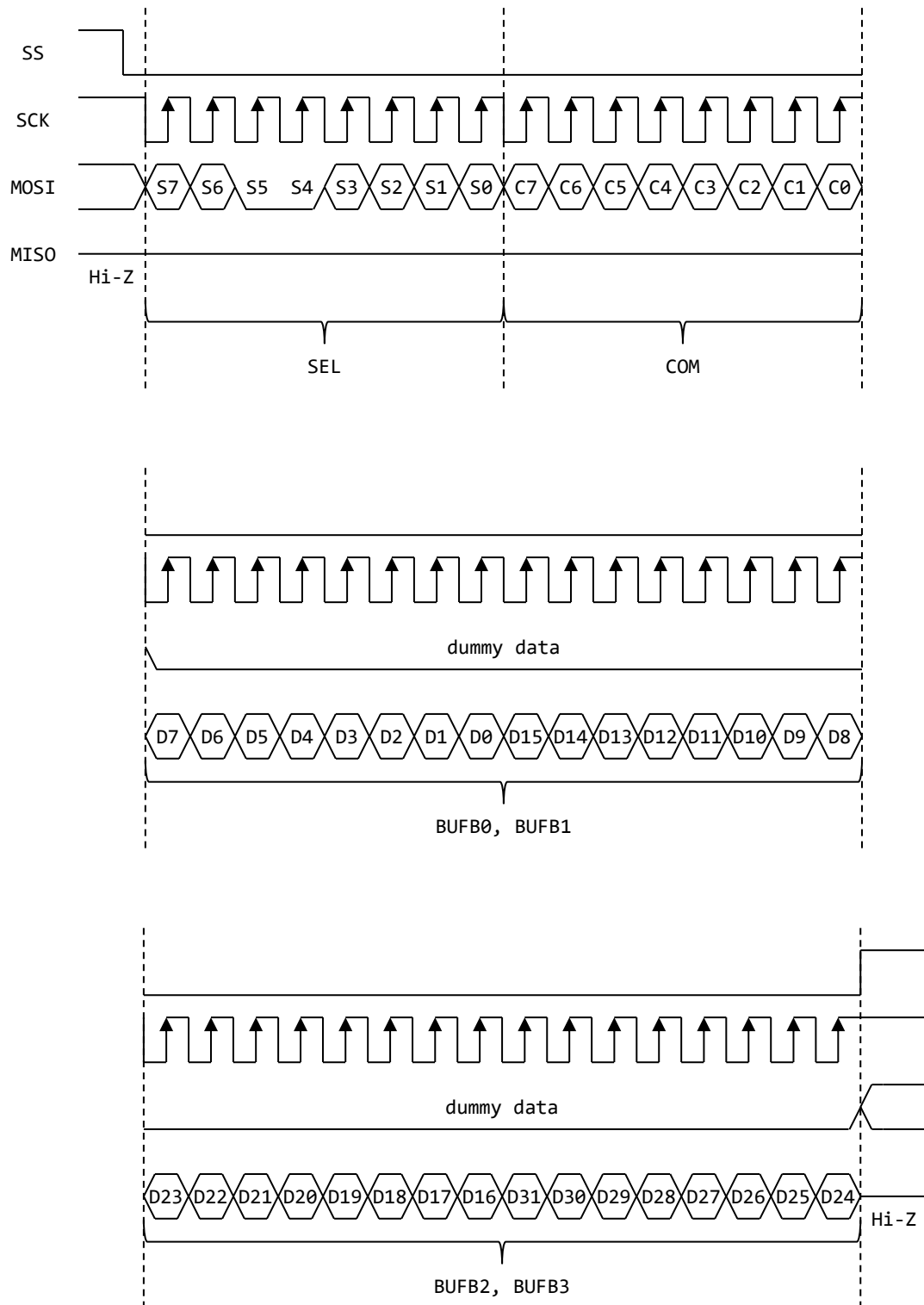


図 5.1-32 レジスタ読み出しのタイミング

Arduino ソフトウェア例 (ESP32) :

```
// X 軸と Y 軸、Z 軸の PRMV レジスタを同時に読み出す処理
byte writeIn[] = {0b10000111, // サブノード番号 : 2 番 (10b)
                  // タイプ選択 : コマンド書き込み (00b)
                  // 軸選択 : Z 軸と Y 軸、X 軸 (0111b)
                  0x80, // コマンド : WPRMV (80h)
                  0x00, 0x00, 0x00, 0x00, // X 軸のダミーデータ : 32 bit (00000000h)
                  0x00, 0x00, 0x00, 0x00, // Y 軸のダミーデータ : 32 bit (00000000h)
                  0x00, 0x00, 0x00, 0x00}; // Z 軸のダミーデータ : 32 bit (00000000h)
byte readOut[14]; // 読み出しデータ : 14 byte (SEL と COM 含む)
hSPI.transferBytes(writeIn, readOut, sizeof(readOut)); // レジスタデータの読み出し
// Byte 0 が SEL、Byte 1 が COM

unsigned long BUFDWx =
    readOut[5] << 24 | readOut[4] << 16 |
    readOut[3] << 8 | readOut[2];
// 読み出しデータから X 軸のデータを抽出

unsigned long BUFDWy =
    readOut[9] << 24 | readOut[8] << 16 |
    readOut[7] << 8 | readOut[6];
// 読み出しデータから Y 軸のデータを抽出

unsigned long BUFDWz =
    readOut[13] << 24 | readOut[12] << 16 |
    readOut[11] << 8 | readOut[10];
// 読み出しデータから Z 軸のデータを抽出
```

5.1.2.6 メインステータス読み出しフォーマット

軸選択エリア (SEL) とデータエリア (DATn) で構成されます。

SEL.TS ビット (S5, S4) は 01b です。

SEL.SELn ビット (S3, S2, S1, S0) で選択した軸の数だけ、データエリア (DATn) が必要です。

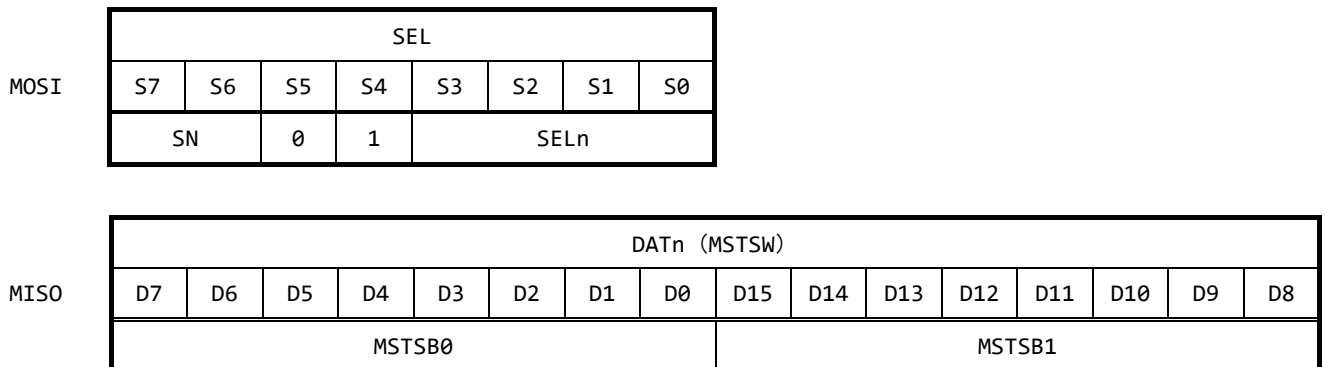


図 5.1-33 メインステータス読み出しフォーマット詳細

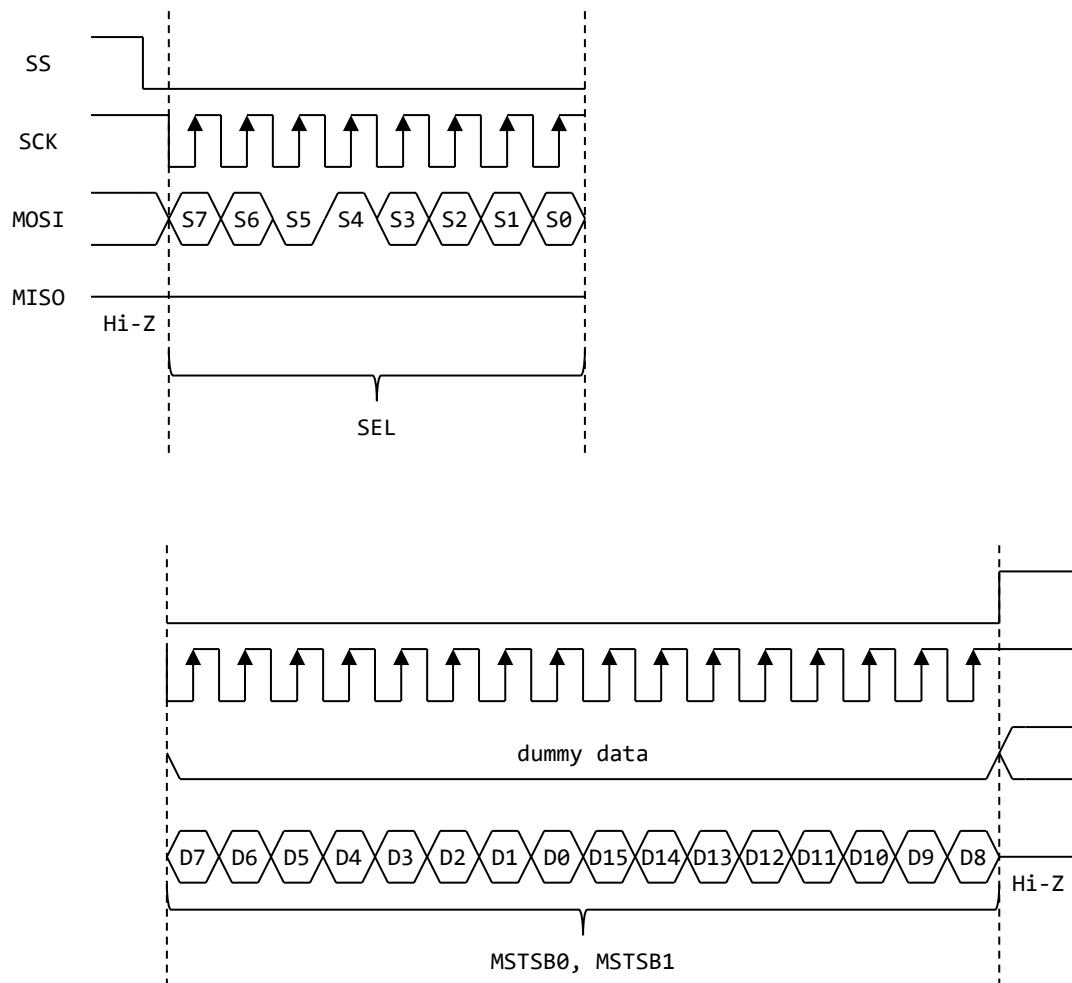


図 5.1-34 メインステータス読み出しのタイミング

Arduino ソフトウェア例 (ESP32) :

```
// Y 軸と U 軸のメインステータスを同時に読み出す処理
byte writeIn[] = {0b11011010,                // サブノード番号 : 3 番 (11b)
                  // タイプ選択:メインステータス読み出し(01b)
                  // 軸選択 : U 軸と Y 軸 (1010b)
                  0x00, 0x00,                // Y 軸のダミーデータ : 16 bit (0000h)
                  0x00, 0x00};              // U 軸のダミーデータ : 16 bit (0000h)
byte readOut[5];                             // 読み出しデータ : 5 byte (SEL 含む)
hSPI.transferBytes(writeIn, readOut, sizeof(readOut)); // メインステータスの読み出し
                                                // Byte 0 が SEL

unsigned int MSTSwy =   readOut[2] << 8 | readOut[1];
                        // 読み出しデータから Y 軸のデータを抽出
unsigned int MSTSwu =   readOut[4] << 8 | readOut[3];
                        // 読み出しデータから U 軸のデータを抽出
```

5.1.2.7 汎用出力ポート書き込みフォーマット

軸選択エリア (SEL) とデータエリア (DATn) で構成されます。

SEL.TS ビット (S5, S4) は 10b です。

SEL.SELn ビット (S3, S2, S1, S0) で選択した軸の数だけ、データエリア (DATn) が必要です。

MOSI	SEL								DATn (OTPB)							
	S7	S6	S5	S4	S3	S2	S1	S0	D7	D6	D5	D4	D3	D2	D1	D0
	SN		1	0	SELn				OTP7	OTP6	OTP5	OTP4	OTP3	OTP2	OTP1	OTP0

図 5.1-35 汎用出力ポート書き込みフォーマット詳細

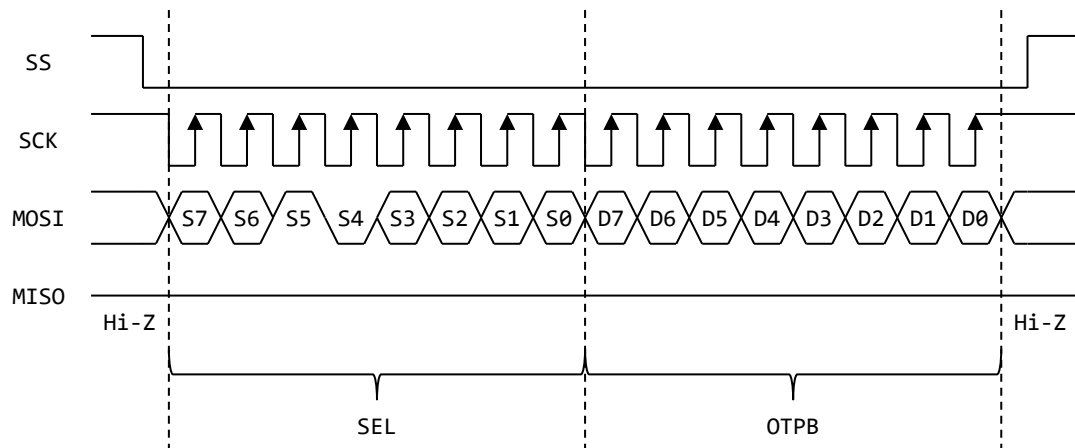


図 5.1-36 汎用出力ポート書き込みのタイミング

Arduino ソフトウェア例 (ESP32) :

```
// X 軸と Z 軸、U 軸の汎用出力ポートへ Bit0 のみ High を書き込む処理
byte writeIn[] = {0b00101101,           // サブノード番号 : 0 番 (00b)
                  // タイプ選択 : 汎用出力ポート書き込み (10b)
                  // 軸選択 : U 軸と Z 軸、X 軸 (1101b)
                  0x01,                   // X 軸の汎用出力 : Bit0 を High (01h)
                  0x01,                   // Z 軸の汎用出力 : Bit0 を High (01h)
                  0x01};                  // U 軸の汎用出力 : Bit0 を High (01h)
hSPI.writeBytes(writeIn, sizeof(writeIn)); // 汎用出力ポート書き込み
```

5.1.2.8 サブステータス&汎用ポート読み出しフォーマット

軸選択エリア (SEL) とデータエリア (DATn) で構成されます。

SEL.TS ビット (S5, S4) は 11b です。

SEL.SELn ビット (S3, S2, S1, S0) で選択した軸の数だけ、データエリア (DATn) が必要です。

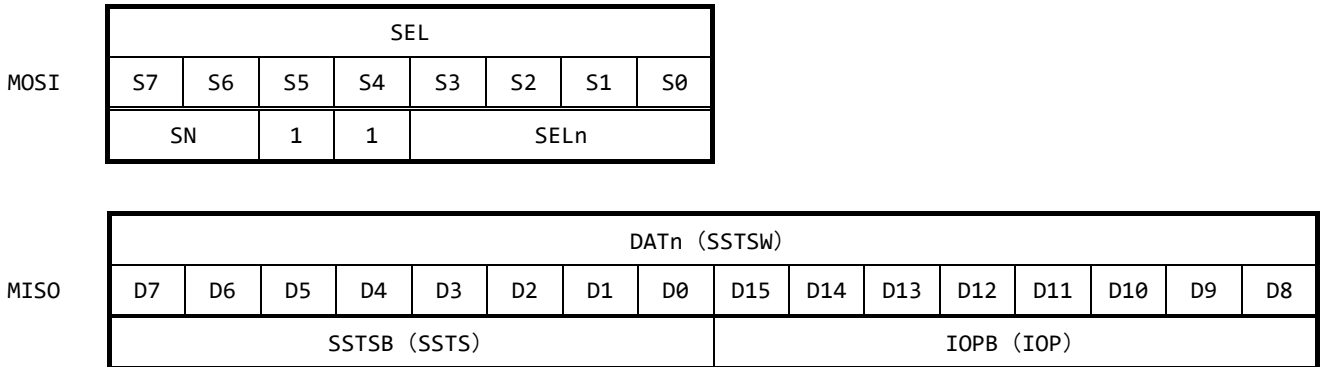


図 5.1-37 サブステータス&汎用ポート読み出しフォーマット詳細

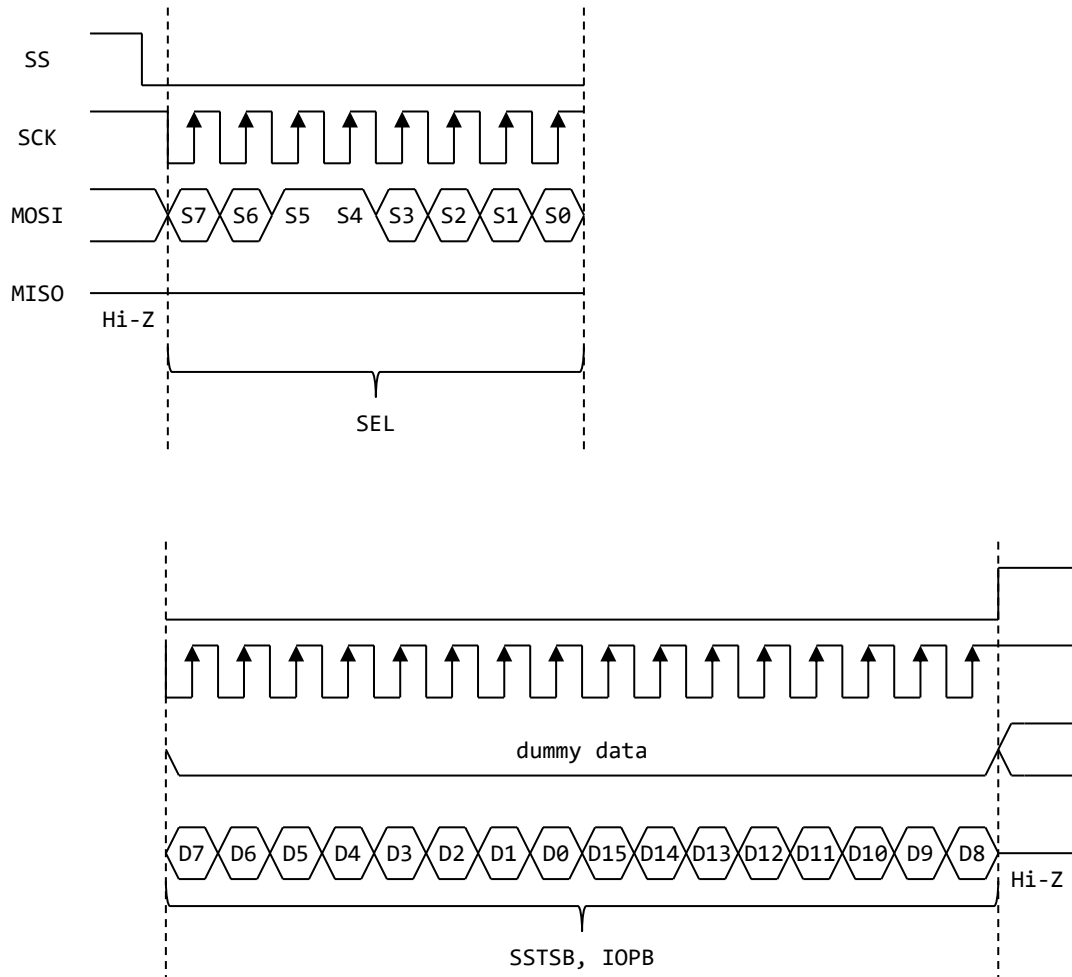


図 5.1-38 サブステータス&汎用ポート読み出しタイミング

Arduino ソフトウェア例 (ESP32) :

```
// 全軸のサブステータス & 汎用ポートを同時に読み出す処理
byte writeIn[] = {0b11111111,          // サブノード番号 : 3 番 (11b)
                  // タイプ選択 : サブステータス &
                  // 汎用ポート読み出し (11b)
                  // 軸選択 : 全軸 (1111b)
                  0x00, 0x00,          // X 軸のダミーデータ : 16 bit (0000h)
                  0x00, 0x00,          // Y 軸のダミーデータ : 16 bit (0000h)
                  0x00, 0x00,          // Z 軸のダミーデータ : 16 bit (0000h)
                  0x00, 0x00};         // U 軸のダミーデータ : 16 bit (0000h)

byte readOut[9];                      // 読み出しデータ : 9 byte (SEL 含む)
hSPI.transferBytes(writeIn, readOut, sizeof(readOut)); // メインステータスの読み出し
                                                // Byte 0 が SEL

unsigned int SSTSwx = readOut[2] << 8 | readOut[1];
                                                // 読み出しデータから X 軸のデータを抽出
unsigned int SSTSwy = readOut[4] << 8 | readOut[3];
                                                // 読み出しデータから Y 軸のデータを抽出
unsigned int SSTSwz = readOut[6] << 8 | readOut[5];
                                                // 読み出しデータから Z 軸のデータを抽出
unsigned int SSTSwu = readOut[8] << 8 | readOut[7];
                                                // 読み出しデータから U 軸のデータを抽出
```

5.2 ステータス&汎用ポート

ステータスには、以下の3つがあります。

- メインステータス (MSTS)
- サブステータス (SSTS)
- 拡張ステータス (RSTS)

汎用ポート (IOP) の状態は、サブステータスと合わせて説明します。

5.2.1 メインステータス (MSTS)

動作状態、割り込みの有無状態、コンパレーターの成立状態、プリレジスタの確定状態などを読み出せます。

MSTSW (MSTS)															
MSTSB1								MSTSB0							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	SPRF	SEOR	0	SCP4	SCP3	SCP2	SCP1	SSC		SINT	SERR	SEND	SENI	SRUN	SSCM

図 5.2-1 メインステータス詳細

表 5.2-1 メインステータス説明

Bit	名称	説明
0	SSCM	スタートコマンドの書き込み状態です。 0: 動作停止。 または、リセット後に一度もスタートコマンドを書き込んでいません。 1: スタートコマンドを書き込み済みです。
1	SRUN	動作状態です。 0: 停止中です。BSYn 端子から H レベルを出力します。 1: 動作中です。BSYn 端子から L レベルを出力します。 スタートコマンド書き込みから BSY 信号 ON までは、遅延時間が最長 CLK 信号 5 周期あります。
2	SENI	動作停止割り込みの発生状態です。 0: 動作停止割り込みは発生していません。または RENV2.IEND=0 を選択しています。 「RENV2.IEND ビット」については「5.4.3.3 RENV2: 環境設定 2」をご覧ください。 1: 動作停止割り込みが発生しました。INT 端子から L レベルを出力できます。 RENV2.MRST=0 の場合は、メインステータス読み出し後、CLK 信号 3 周期以内で 0 に戻ります。 RENV2.MRST=1 の場合は、SENIR(2Dh)コマンド書き込み後、CLK 信号 3 周期以内で 0 に戻ります。 「RENV2.MRST ビット」については「5.4.3.3 RENV2: 環境設定 2」をご覧ください。 「動作停止割り込み」については「6.15.3 動作停止割り込み」をご覧ください。
3	SEND	停止状態です。 0: スタートコマンドを書き込み済みです。 または、リセット後に一度もスタートコマンドを書き込んでいません。 1: 動作停止。MSTS.SRUN=1 から MSTS.SRUN=0 に変化しました。

Bit	名称	説明
4	SERR	<p>エラー割り込みの発生状態です。</p> <p>0：エラー割り込みは発生していません。</p> <p>1：エラー割り込みが発生しました。INT 端子から L レベルを出力できます。</p> <p>REST レジスタで 1 になっているビットが全て 0 になると MST.SERR=0 に戻ります。</p> <p>「エラー割り込み」については「6.15.1 エラー割り込み」をご覧ください。</p>
5	SINT	<p>イベント割り込みの発生状態です。</p> <p>0：イベント割り込みは発生していません。</p> <p>1：イベント割り込みが発生しました。INT 端子から L レベルを出力できます。</p> <p>RIST レジスタで 1 になっているビットが全て 0 になると MST.SINT=0 に戻ります。</p> <p>「イベント割り込み」については「6.15.2 イベント割り込み」をご覧ください。</p>
7, 6	SSC	<p>動作中または停止時のシーケンス番号（RMD.MSN）です。</p> <p>ユーザープログラムを作成する際に、動作中のブロックを管理できます。</p> <p>シーケンス番号は、動作に影響しません。</p> <p>「RMD.MSN ビット」については「6.2 プリレジスタ」をご覧ください。</p>
8	SCP1	<p>コンパレータ1 の比較結果です。</p> <p>0：コンパレータ1 の比較条件が成立していません。</p> <p>1：コンパレータ1 の比較条件が成立しました。</p> <p>「コンパレータ」については「6.13 コンパレータ」をご覧ください。</p>
9	SCP2	<p>コンパレータ2 の比較結果です。</p> <p>0：コンパレータ2 の比較条件が成立していません。</p> <p>1：コンパレータ2 の比較条件が成立しました。</p> <p>「コンパレータ」については「6.13 コンパレータ」をご覧ください。</p>
10	SCP3	<p>+側ソフトウェアリミットの比較結果です。</p> <p>0：+側ソフトウェアリミット（PSL）は成立していません。</p> <p>1：+側ソフトウェアリミット（PSL）が成立しました。</p> <p>「ソフトウェアリミット」については「6.13.3 ソフトウェアリミット」をご覧ください。</p>
11	SCP4	<p>-側ソフトウェアリミットの比較結果です。</p> <p>0：-側ソフトウェアリミット（MSL）は成立していません。</p> <p>1：-側ソフトウェアリミット（MSL）が成立しました。</p> <p>「ソフトウェアリミット」については「6.13.3 ソフトウェアリミット」をご覧ください。</p>
12	0	0 固定です。

Bit	名称	説明
13	SEOR	<p>目標位置オーバーライドの試行結果です。</p> <p>WRMV (90h) コマンドを書き込みしたときに、変化場合があります。</p> <p>0 : 動作中に RMV レジスタに書き込み、目標位置オーバーライドが間に合って動作しました。</p> <p>または、目標位置オーバーライドを試行していません。</p> <p>1 : 停止中に RMV レジスタに書き込み、目標位置オーバーライドが間に合わずに停止しました。</p> <p>RENV2.MRST=0 の場合は、メインステータス読み出し後、CLK 信号 3 周期以内で 0 に戻ります。</p> <p>RENV2.MRST=1 の場合は、SEORR(2Eh)コマンド書き込み後、CLK 信号 3 周期以内で 0 に戻ります。</p> <p>「RENV2.MRST ビット」については「5.4.3.3 RENV2 : 環境設定 2」をご覧ください。</p> <p>「目標位置オーバーライド」については「6.4.2 目標位置オーバーライド 1 (RMV)」をご覧ください。</p>
14	SPRF	<p>継続動作データ用プリレジスタの確定状態です。</p> <p>0 : プリレジスタが未確定状態です。</p> <p>1 : プリレジスタが確定状態です。</p> <p>「継続動作」については「6.2 プリレジスタ」をご覧ください。</p>
15	0	0 固定です。

パラレル通信での読み出しは「5.1.1.6 メインステータス読み出しアクセス」をご覧ください。

シリアル通信での読み出しは「5.1.2.6 メインステータス読み出しフォーマット」をご覧ください。

ステータスのビット変化タイミングについて、共通パルスモードの場合を以下に図示します。

ビット変化タイミングの図にある MSTS.SEND ビットの破線は、リセット直後の初期状態です。

MSTS.SENI ビットを使用するために、RENV2.IEND=1 を選択しています。

MSTS.SENI=1 は、MSTS.SRUN=0 から CLK 信号 1 周期遅れで変化します。

「その他の信号が変化する時間」については「7.5 動作タイミング」をご覧ください。

1. コマンド制御の連続移動 (RMD.MOD=00h)

MSTS.SRUN ビット ON は、最長で MSTS.SSCM ビットから BSY 信号 ON 遅延時間 (T_{CMDBSY}) 分の遅れが生じます。

「BSY 信号 ON 遅延時間 (T_{CMDBSY})」については「7.5 動作タイミング」をご覧ください。

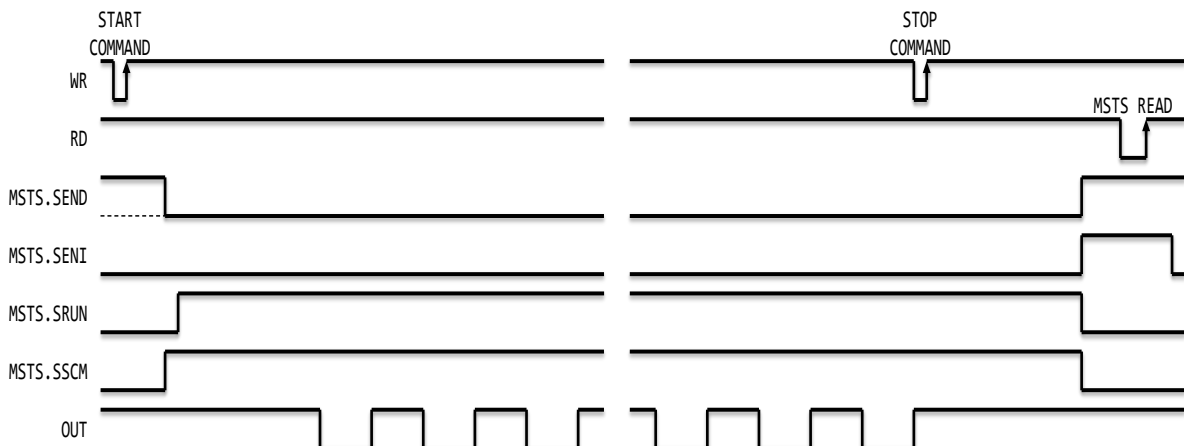


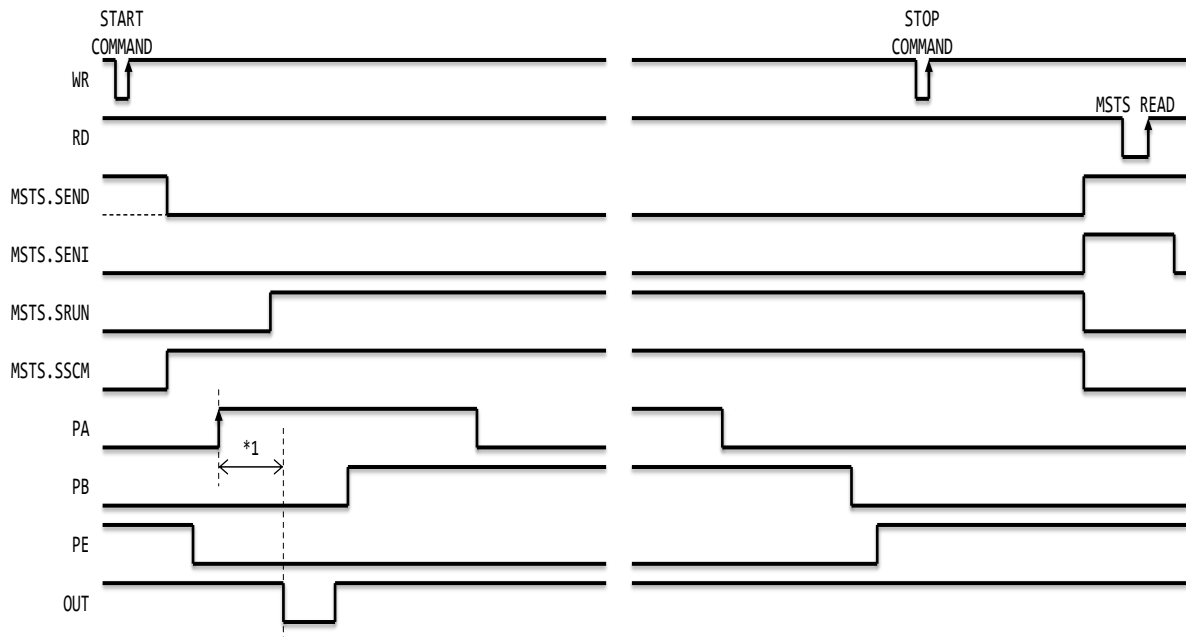
図 5.2-2 コマンド制御のスタートおよび停止タイミング例

2. パルサー制御の連続移動 (RMD.MOD=01h)

MSTS.SRUN=1 は、最長でパルサー信号 ON から BSY 信号 ON 遅延時間 (T_{CMDBSY}) 分の遅れが生じます。

パルサー信号 ON は PA 信号と PB 信号の入力仕様で異なりますので、「5.5.3 パルサー制御」をご覧ください。

「BSY 信号 ON 遅延時間 (T_{CMDBSY})」については「7.5 動作タイミング」をご覧ください。

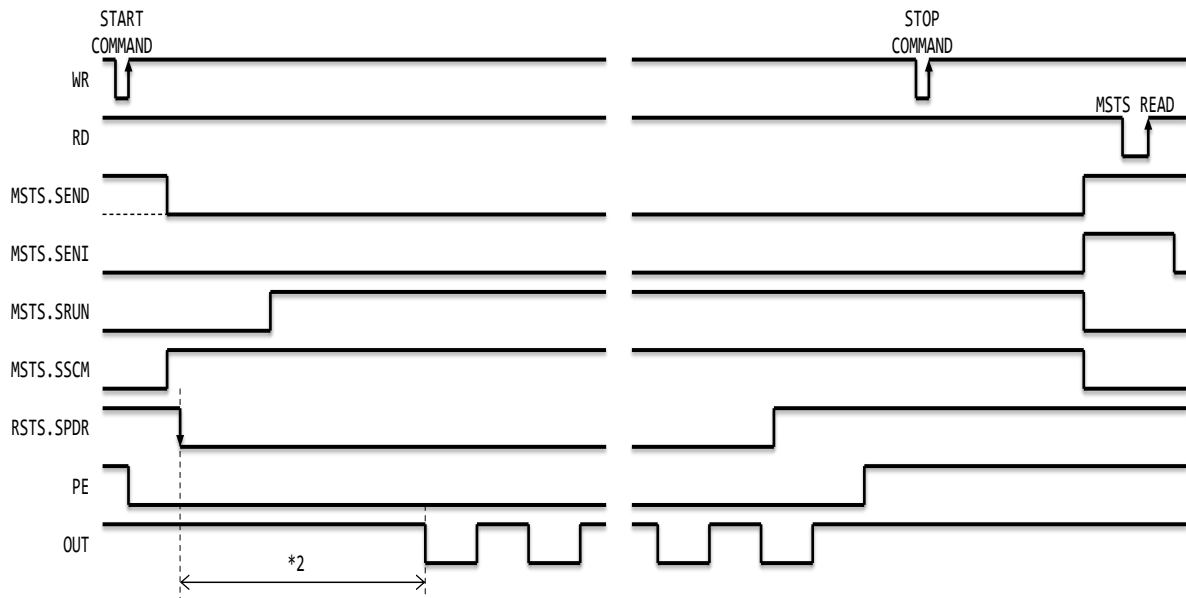


*1 OUT 信号の出力は、最長でパルサー信号 ON から FH 速度の周期分の遅れが生じます。

図 5.2-3 パルサー制御のスタートおよび停止タイミング例

3. スイッチ制御の連続移動 (RMD.MOD=02h)

MSTS.SRUN=1 は、最長で RSTS.SPDR=1 および RSTS.SMDR=1 から BSY 信号 ON 遅延時間 (T_{CMDBSY}) 分の遅れが生じます。「BSY 信号 ON 遅延時間 (T_{CMDBSY})」については「7.5 動作タイミング」をご覧ください。



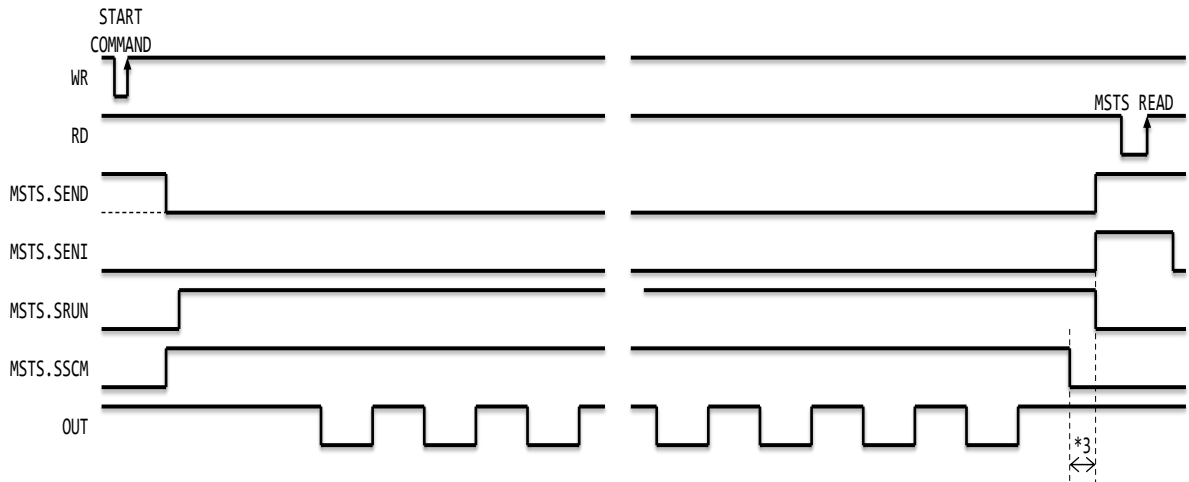
*2 OUT 信号の出力は、最長で RSTS.SPDR=1 および RSTS.SMDR=1 からスタート遅延時間 (T_{CMDPLS}) 分の遅れが生じます。

図 5.2-4 スイッチ制御のスタートおよび停止タイミング例

4. 位置決め制御の相対移動 (RMD.MOD=41h)

MSTS.SRUN=1 は、最長で MSTS.SSCM=0 から BSY 信号 ON 遅延時間 (T_{CMDBSY}) 分の遅れが生じます。

「BSY 信号 ON 遅延時間 (T_{CMDBSY})」については「7.5 動作タイミング」をご覧ください。



*3 MSTS.SRUN ビット OFF は、MSTS.SSCM ビット OFF から CLK 信号 1 周期遅れで変化します。

図 5.2-5 位置決め制御のスタートおよび停止タイミング例

5.2.2 サブステータス（SSTS）＆汎用ポート（IOP）

入力端子の信号状態、動作中の速度状態、汎用ポートの入出力端子の信号状態などを読み出せます。

SSTS															
SSTSB（SSTS）								IOPB（IOP）							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSD	SORG	SMEL	SPEL	SALM	SFC	SFD	SFU	IOP7	IOP6	IOP5	IOP4	IOP3	IOP2	IOP1	IOP0

図 5.2-6 サブステータス＆汎用ポート詳細

表 5.2-2 サブステータス＆汎用ポート説明

Bit	名称	説明
7:0	IOP0 IOP7	汎用入力ポート GPI0n～GPI7n 端子と汎用出力ポート GP00n～GP07n 端子の入出力状態です。 0：L レベル。 1：H レベル。
8	SFU	加速中（FUP）の状態です。 0：加速中ではありません。 1：加速中です。
9	SFD	減速中（FDW）の状態です。 0：減速中ではありません。 1：減速中です。
10	SFC	定速中（MVC）の状態です 0：定速中ではありません。 1：定速中です。
11	SALM	ALM 信号の入力状態です。 この信号の入力状態は、入力ノイズフィルターを通過して、入力論理が適用された状態です。 0：OFF。 1：ON。 入力論理は、RENV1.ALML ビットで変更できます。
12	SPEL	PEL 信号の入力状態です。 この信号の入力状態は、入力ノイズフィルターを通過して、入力論理が適用された状態です。 0：OFF。 1：ON。 入力論理は、ELLn 端子で変更できます。
13	SMEL	MEL 信号の入力状態です。 この信号の入力状態は、入力ノイズフィルターを通過して、入力論理が適用された状態です。 0：OFF。 1：ON。 入力論理は、ELLn 端子で変更できます。

Bit	名称	説明
14	SORG	<p>ORG 信号の入力状態です。</p> <p>この信号の入力状態は、入力ノイズフィルタを通過して、入力論理が適用された状態です。</p> <p>0 : OFF。</p> <p>1 : ON。</p> <p>入力論理は、RENV1.ORG_L ビットで変更できます。</p>
15	SSD	<p>SD 信号のラッチ状態です。</p> <p>0 : OFF。</p> <p>1 : ON。</p> <p>入力論理は、RENV1.SDL ビットで変更できます。</p> <p>SD 信号の入力状態は、RSTS.SDIN ビットから読み出せます。</p> <p>SD 信号をラッチしない (RENV1.SDLT=0) 場合は、RSTS.SDIN ビットと同じ値になります。</p>

動作中を確認するときは、メインステータス (MSTS.SRUN=1) を読み出してください。

なお、汎用出力ポートのビット配置は、以下のとおりです。

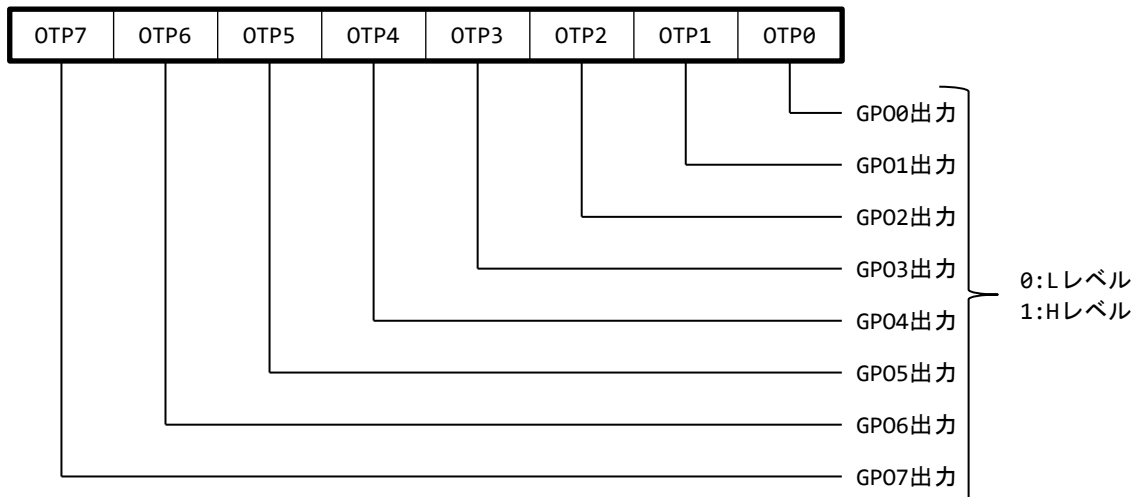


図 5.2-7 汎用出力ビット詳細

例えば、RENV2.P0M=01b の場合、OTPB.OTP0 ビットが GP00n 端子に出力されます。

このとき、GP00n 端子の出力結果は、IOPB.IOP0 ビットから読み出せます。

パラレル通信での読み出しは「5.1.1.8 サブステータス&汎用ポート読み出しアクセス」をご覧ください。

シリアル通信での読み出しは「5.1.2.8 サブステータス&汎用ポート読み出しフォーマット」をご覧ください。

5.2.3 拡張ステータス (RSTS)

入出力端子の信号状態や動作状態、動作方向を読み出せます。

「拡張ステータス」については「5.4.8.1 RSTS : 拡張ステータス」をご覧ください。

5.3 コマンド

コマンドには、動作コマンドと制御コマンドがあります。

5.3.1 動作コマンド

動作のスタートや停止などを実行します。

5.3.1.1 スタートコマンド

停止中に書き込むと、動作をスタートします。

動作中に書き込むと、継続動作データのプリレジスタを確定させて、継続動作スタートコマンドになります。

表 5.3-1 スタートコマンド説明

COM	記号	説明
50h	STAFL	速度パターンを FL 定速に設定します。 動作をスタートします。
51h	STAFH	速度パターンを FH 定速に設定します。 動作をスタートします。
52h	STAD	速度パターンを高速 1（FH 定速スタートして FL 減速停止）に設定します。 動作をスタートします。
53h	STAUD	速度パターンを高速 2（FL 加速スタートして FL 減速停止）に設定します。 動作をスタートします。

「速度パターン」については「6.3.1 速度パターン」をご覧ください。

「継続動作」については「6.2 プリレジスタ」をご覧ください。

5.3.1.2 残量スタートコマンド

以下の動作モードの動作を途中停止させたときに、当初の移動量に足りていない残量パルスを出力するために使います。

RMD.MOD=41h, 47h。

途中停止後にスタートコマンドを書き込むと、残量パルス（RPLS）は移動量（RMV）に更新されてしまいます。

代わりに残量スタートコマンドを書き込むと、残量パルスが移動量で更新せず、前回の情報が残ります。

表 5.3-2 残量スタートコマンド説明

COM	記号	説明
54h	CNTFL	スタートするときに RPLS レジスタを更新しません。その他は STAFL（50h）コマンドと同じです。
55h	CNTFH	スタートするときに RPLS レジスタを更新しません。その他は STAFH（51h）コマンドと同じです。
56h	CNTD	スタートするときに RPLS レジスタを更新しません。その他は STAD（52h）コマンドと同じです。
57h	CNTUD	スタートするときに RPLS レジスタを更新しません。その他は STAUD（53h）コマンドと同じです。

「速度パターン」については「6.3.1 速度パターン」をご覧ください。

動作中は残量スタートコマンドを書き込まないでください。

5.3.1.3 同時スタートコマンド

CSTA, OSTA 信号の入力待ち (RSTS.CND=0010b) である軸をスタートできます。

表 5.3-3 同時スタートコマンド説明

COM	記号	説明
06h	CMSTA	CSTA 端子から CSTA 信号 (負論理のワンショットパルス) を出力します。 CSTA, OSTA 信号の入力待ち (RSTS.CND=0010b) である複数の軸で、動作をスタートできます。
2Ah	SPSTA	CSTA, OSTA 信号の入力待ち (RSTS.CND=0010b) である任意の軸で、動作をスタートできます。 CSTA 端子から CSTA 信号は出力しません。

「CSTA 信号」については「6.8.1 同時スタート (CSTA)」をご覧ください。

「OSTA 信号」については「6.8.2 自軸スタート (OSTA)」をご覧ください。

5.3.1.4 速度変更コマンド

以下の動作モードで、目標速度と速度パターンを変更するために使います。

RMD.MOD=00h, 08h, 41h。

動作中に書き込むと、目標速度と速度パターンを変更します。

停止中に書き込むと、無視されます。

表 5.3-4 速度変更コマンド説明

COM	記号	説明
40h	FCHGL	瞬時に FL 速度へ変更します。 速度パターンも FL 定速に変更して、SD 信号などで加速および減速しません。
41h	FCHGH	瞬時に FH 速度へ変更します。 速度パターンも FH 定速に変更して、SD 信号などで加速および減速しません。
42h	FSCHL	減速して FL 速度へ変更します。 速度パターンも高速 1 に変更して、SD 信号などで加速および減速できます。
43h	FSCHH	加速して FH 速度へ変更します。 速度パターンも高速 2 に変更して、SD 信号などで加速および減速できます。

「速度パターン」については「6.3.1 速度パターン」をご覧ください。

5.3.1.5 停止コマンド

動作中に書き込むと、動作を停止します。

動作の完了タイミングについては「6.5.3 動作完了タイミング」をご覧ください。

CSTA, OSTA 信号の入力待ちやプリレジスタによる継続動作もキャンセルします。

表 5.3-5 停止コマンド説明

COM	記号	説明
49h	STOP	即停止して、動作を完了します。
4Ah	SDSTP	減速停止して、動作を完了します。FL 定速中に書き込むと、即停止します。

「CSTA, OSTA 信号の入力待ち」については「6.8 外部スタート/同時スタート」をご覧ください。

「継続動作」については「6.2 プリレジスタ」をご覧ください。

5.3.1.6 同時停止コマンド

CSTP 信号入力 (RMD.MSPE=1) が選択されている軸を停止できます。

CSTA, STA 信号の入力待ちやプリレジスタによる継続動作もキャンセルします。

表 5.3-6 同時停止コマンド説明

COM	記号	説明
07h	CMSTP	CSTP 端子から CSTP 信号 (負論理のワンショットパルス) を出力します。 CSTP 信号入力がある複数の軸が、動作を完了できます。 RENV1.STPM=1 を選択すると、減速停止して、動作を完了します。

「CSTP 信号」については「6.10.1 同時停止 (CSTP)」をご覧ください。

5.3.1.7 非常停止コマンド

動作中に書き込むと、非常停止します。

CSTA, OSTA 信号の入力待ちやプリレジスタによる継続動作もキャンセルします。

表 5.3-7 非常停止コマンド説明

COM	記号	説明
05h	CMEMG	非常停止します。動作を中止します。

「非常停止」については「6.11 非常停止」をご覧ください。

「CSTA, OSTA 信号の入力待ち」については「6.8 外部スタート/同時スタート」をご覧ください。

「継続動作」については「6.2 プリレジスタ」をご覧ください。

5.3.2 制御コマンド

汎用出力ビットやレジスタ、カウンタなどを制御します。

5.3.2.1 NOP コマンド

動作や制御には影響しません。

表 5.3-8 NOP コマンド説明

COM	記号	説明
00h	NOP	何もしないコマンドです。 コマンドの書き込み処理は行います。

5.3.2.2 汎用出力ビット制御コマンド

汎用出力ポート（OTP）を 1 bit ずつ制御できます。

汎用入力ポートへの制御コマンドは無視します。

表 5.3-9 汎用出力リセット制御コマンド説明

COM	記号	説明
10h	P0RST	OTP0 ビットに 0 を書き込んで、GP00n 端子を L レベルにリセットします。
11h	P1RST	OTP1 ビットに 0 を書き込んで、GP01n 端子を L レベルにリセットします。
12h	P2RST	OTP2 ビットに 0 を書き込んで、GP02n 端子を L レベルにリセットします。
13h	P3RST	OTP3 ビットに 0 を書き込んで、GP03n 端子を L レベルにリセットします。
14h	P4RST	OTP4 ビットに 0 を書き込んで、GP04n 端子を L レベルにリセットします。
15h	P5RST	OTP5 ビットに 0 を書き込んで、GP05n 端子を L レベルにリセットします。
16h	P6RST	OTP6 ビットに 0 を書き込んで、GP06n 端子を L レベルにリセットします。
17h	P7RST	OTP7 ビットに 0 を書き込んで、GP07n 端子を L レベルにリセットします。

表 5.3-10 汎用出力セット制御コマンド説明

COM	記号	説明
18h	P0SET	OTP0 ビットに 1 を書き込んで、GP00n 端子を H レベルにセットします。
19h	P1SET	OTP1 ビットに 1 を書き込んで、GP01n 端子を H レベルにセットします。
1Ah	P2SET	OTP2 ビットに 1 を書き込んで、GP02n 端子を H レベルにセットします。
1Bh	P3SET	OTP3 ビットに 1 を書き込んで、GP03n 端子を H レベルにセットします。
1Ch	P4SET	OTP4 ビットに 1 を書き込んで、GP04n 端子を H レベルにセットします。
1Dh	P5SET	OTP5 ビットに 1 を書き込んで、GP05n 端子を H レベルにセットします。
1Eh	P6SET	OTP6 ビットに 1 を書き込んで、GP06n 端子を H レベルにセットします。
1Fh	P7SET	OTP7 ビットに 1 を書き込んで、GP07n 端子を H レベルにセットします。

複数ビットを一括で制御する場合は、汎用出力ポートに書き込みます。

パラレル通信の場合は「5.1.1.7 汎用出力ポート書き込みアクセス」をご覧ください。

シリアル通信の場合は「5.1.2.7 汎用出力ポート書き込みフォーマット」をご覧ください。

5.3.2.3 リセット制御コマンド

ハードウェアリセット後、再びリセットを行いたい場合に、ソフトウェアリセットが使えます。

表 5.3-11 リセット制御コマンド説明

COM	記号	説明
04h	SRST	本製品をソフトウェアでリセットします。 このコマンドを書き込み後は、CLK 信号 12 周期以上経過してから、CPU アクセスを再開してください。

「リセット」については「6.1 リセット」をご覧ください。

5.3.2.4 カウンター制御コマンド

カウンターのカウント値を 0 にクリアできます。

表 5.3-12 カウンター制御コマンド説明

COM	記号	説明
20h	CUN1R	カウンター1 のカウント値 (RCUN1) を 0 にクリアします。
21h	CUN2R	カウンター2 のカウント値 (RCUN2) を 0 にクリアします。

「カウンター」については「6.12 カウンター」をご覧ください。

5.3.2.5 ERC 制御コマンド

サーボモータードライバ用制御信号の 1 つである ERC 信号の出力を制御できます。

表 5.3-13 ERC 信号制御コマンド説明

COM	記号	説明
24h	ERCOUT	ERCn 端子から ERC 信号を出力します。
25h	ERCRST	ERC 信号の ON 幅および OFF 後スタート遅延時間の完了待ち (RSTS.CND=0101b) を終了します。 ERC 信号の出力をリセットします。 ERC 信号の ON 幅が ∞ (レベル信号) の場合に、ERC 信号の出力を OFF できます。

「ERC 信号」については「6.7.2 偏差カウンタークリア (ERC)」をご覧ください。

5.3.2.6 プリレジスタ制御コマンド

プリレジスタを制御できます。

表 5.3-14 プリレジスタ制御コマンド説明

COM	記号	説明
26h	PRECAN	プリレジスタの確定状態をキャンセルします。

「プリレジスタ」については「6.2 プリレジスタ」をご覧ください。

5.3.2.7 PCS 制御コマンド

PCS 信号の入力を制御できます。

表 5.3-15 PCS 制御コマンド説明

COM	記号	説明
28h	STAON	目標位置オーバーライド 2 で使えます。 PCSn 端子に PCS 信号を入力する代わりに、位置決め制御をスタートできます。

「PCS 信号」については「6.4.3 目標位置オーバーライド 2 (PCS)」をご覧ください。

5.3.2.8 カウンターラッチ制御コマンド

カウンタラッチを制御できます。

表 5.3-16 カウンターラッチ制御コマンド説明

COM	記号	説明
29h	LTCH	RCUN1 レジスタ値を RLTC1 レジスタに、RCUN2 レジスタ値を RLTC2 レジスタにラッチできます。
3Ch	LTC3E	RLTC3 レジスタ用ラッチトリガー信号の監視を開始します。
3Dh	LTC4E	RLTC4 レジスタ用ラッチトリガー信号の監視を開始します。
3Eh	LTC3D	RLTC3 レジスタ用ラッチトリガー信号の監視を終了します。
3Fh	LTC4D	RLTC4 レジスタ用ラッチトリガー信号の監視を終了します。

「カウンタラッチ」については「6.12.3 カウンターのラッチ」をご覧ください。

5.3.2.9 割り込み制御コマンド

メインステータスの割り込みビットをクリアできます。

表 5.3-17 割り込み制御コマンド説明

COM	記号	説明
2Dh	SENIR	MSTS.SENI ビットを 0 にクリアします。
2Eh	SEORR	MSTS.SEOR ビットを 0 にクリアします。

「割り込み制御」については「6.15 割り込み要求 (INT)」をご覧ください。

5.3.2.10 ID コード確認コマンド

ID コードを確認することで、PCL6115、PCL6125、PCL6145 または旧製品を区別できます。

ID コード確認コマンドはパラレル通信専用です。

表 5.3-18 カウンターラッチ制御コマンド説明

COM	記号	説明
03h	IDMON	ID コードを RMG レジスタの上位 16 bit にセットします。 セットした ID コードは RRMG (D5h) コマンドで読み出せます。 IDMON (03h) コマンド以外を書き込むと、RMG レジスタの上位 16 bit を 0 でリセットします。 RRMG (D5h) コマンドで ID コードを読み出した直後も、同様に 0 でリセットします。

「ID コード」については「6.16 ID モニター」をご覧ください。

5.3.2.11 レジスタ制御コマンド

レジスタやプリレジスタの読み書きには、レジスタ制御コマンドを使います。

表 5.3-19 レジスタ制御コマンド一覧

#	説明	レジスタ						プリレジスタ					
		名称	読み出し コマンド		書き込み コマンド		名称	読み出し コマンド		書き込み コマンド		COMB0	記号
			COMB0	記号	COMB0	記号		COMB0	記号	COMB0	記号		
1	移動量	RMV	D0h	RRMV	90h	WRMV	PRMV	C0h	RPRMV	80h	WPRMV		
2	FL 速度ステップ	RFL	D1h	RRFL	91h	WRFL	PRFL	C1h	RPRFL	81h	WPRFL		
3	FH 速度ステップ	RFH	D2h	RRFH	92h	WRFH	PRFH	C2h	RPRFH	82h	WPRFH		
4	加速レート	RUR	D3h	RRUR	93h	WRUR	PRUR	C3h	RPRUR	83h	WPRUR		
5	減速レート	RDR	D4h	RRDR	94h	WRDR	PRDR	C4h	RPRDR	84h	WPRDR		
6	速度倍率	RMG	D5h	RRMG	95h	WRMG	PRMG	C5h	RPRMG	85h	WPRMG		
7	スローダウンポイント設定値	RDP	D6h	RRDP	96h	WRDP	PRDP	C6h	RPRDP	86h	WPRDP		
8	動作モード	RMD	D7h	RRMD	97h	WRMD	PRMD	C7h	RPRMD	87h	WPRMD		
9	直線補間の主軸移動量	RIP	D8h	RRIP	98h	WRIP	PRIP	C8h	RPRIP	88h	WPRIP		
10	加速 S 字区間	RUS	D9h	RRUS	99h	WRUS	PRUS	C9h	RPRUS	89h	WPRUS		
11	減速 S 字区間	RDS	DAh	RRDS	9Ah	WRDS	PRDS	CAh	RPRDS	8Ah	WPRDS		
12	環境設定 1	RENV1	DCh	RRENV1	9Ch	WRENV1	-	-	-	-	-		
13	環境設定 2	RENV2	DDh	RRENV2	9Dh	WRENV2	-	-	-	-	-		
14	環境設定 3	RENV3	DEh	RRENV3	9Eh	WRENV3	-	-	-	-	-		
15	環境設定 4	RENV4	DFh	RRENV4	9Fh	WRENV4	-	-	-	-	-		
16	カウンタ 1	RCUN1	E3h	RRCUN1	A3h	WRCUN1	-	-	-	-	-		
17	カウンタ 2	RCUN2	E4h	RRCUN2	A4h	WRCUN2	-	-	-	-	-		
18	コンパレータ 1 比較値	RCMP1	E7h	RRCMP1	A7h	WRCMP1	-	-	-	-	-		
19	コンパレータ 2 比較値	RCMP2	E8h	RRCMP2	A8h	WRCMP2	-	-	-	-	-		
20	コンパレータ 3 比較値	RCMP3	E9h	RRCMP3	A9h	WRCMP3	-	-	-	-	-		
21	コンパレータ 4 比較値	RCMP4	EAh	RRCMP4	AAh	WRCMP4	-	-	-	-	-		
22	イベント割り込み要求	RIRQ	ECh	RRIRQ	ACh	WRIRQ	-	-	-	-	-		
23	ラッチデータ 1	RLTC1	EDh	RRLTC1	-	-	-	-	-	-	-		
24	ラッチデータ 2	RLTC2	EEh	RRLTC2	-	-	-	-	-	-	-		
25	ラッチデータ 3	RLTC3	EFh	RRLTC3	-	-	-	-	-	-	-		
26	ラッチデータ 4	RLTC4	F0h	RRLTC4	-	-	-	-	-	-	-		
27	拡張ステータス	RSTS	F1h	RRSTS	-	-	-	-	-	-	-		
28	エラー割り込み要因	REST	F2h	RREST	B2h	WREST	-	-	-	-	-		
29	イベント割り込み要因	RIST	F3h	RRIST	B3h	WRIST	-	-	-	-	-		
30	残量パルス	RPLS	F4h	RRPLS	-	-	-	-	-	-	-		
31	現在速度ステップ	RSPD	F5h	RRSPD	-	-	-	-	-	-	-		
32	スローダウンポイント計算値	RSDC	F6h	RRSDC	-	-	-	-	-	-	-		

通常、プリレジスタがあるレジスタへの書き込みは、プリレジスタを介して行います。

「レジスタ」の内容について、詳しくは「5.4 レジスタ」をご覧ください。

「プリレジスタ」については「6.2 プリレジスタ」をご覧ください。

以下は、シリアル通信専用の共用レジスタです。

全ての軸から同一の共用レジスタにアクセスできます。

表 5.3-20 共用レジスタ制御コマンド一覧

#	説明	レジスタ						プリレジスタ					
		名称	読み出し コマンド		書き込み コマンド		名称	読み出し コマンド		書き込み コマンド		COMB0	記号
			COMB0	記号	COMB0	記号		COMB0	記号	COMB0	記号		
1	共用ポート管理	RSMG	FAh	RRSMG	BAh	WRSMG	-	-	-	-	-	-	-
2	共用ポート情報	RSDT	FBh	RRSDT	BBh	WRSDT	-	-	-	-	-	-	-

5.4 レジスタ

大別して 9 種類、34 レジスタがあります。

「プリレジスタ」については「6.2 プリレジスタ」をご覧ください。

表 5.4-1 レジスタ一覧

#	名称	説明	範囲	属性	プリレジスタ	種類
1	RMV	移動量（目標位置）	-2,147,483,648～ +2,147,483,647	R/W	PRMV	位置制御
2	RFL	FL 速度ステップ	1～16,383	R/W	PRFL	速度制御
3	RFH	FH 速度ステップ	1～16,383	R/W	PRFH	速度制御
4	RUR	加速レート	1～65,535	R/W	PRUR	速度制御
5	RDR	減速レート	0～65,535	R/W	PRDR	速度制御
6	RMG	速度倍率	1～4,095	R/W	PRMG	速度制御
7	RDP	スローダウンポイント補正值	-8,388,608～ +8,388,607	R/W	PRDP	位置制御
		スローダウンポイント指定値	0～16,777,215			
8	RMD	動作モード	(4 byte)	R/W	PRMD	環境設定
9	RIP	直線補間の主軸移動量	0～2,147,483,648	R/W	PRIP	位置制御
10	RUS	加速 S 字区間	0～8,191	R/W	PRUS	速度制御
11	RDS	減速 S 字区間	0～8,191	R/W	PRDS	速度制御
12	RENV1	環境設定 1	(4 byte)	R/W	-	環境設定
13	RENV2	環境設定 2	(4 byte)	R/W	-	環境設定
14	RENV3	環境設定 3	(4 byte)	R/W	-	環境設定
15	RENV4	環境設定 4	(4 byte)	R/W	-	環境設定
16	RCUN1	カウンター1 (主に指令位置)	-2,147,483,648～ +2,147,483,647	R/W	-	カウンター
17	RCUN2	カウンター2 (主に機械位置)	-2,147,483,648～ +2,147,483,647	R/W	-	カウンター
18	RCMP1	コンパレータ1 比較値	-2,147,483,648～ +2,147,483,647	R/W	-	コンパレータ
19	RCMP2	コンパレータ2 比較値	-2,147,483,648～ +2,147,483,647	R/W	-	コンパレータ
20	RCMP3	コンパレータ3 比較値 (ソフトウェアリミット専用)	-2,147,483,648～ +2,147,483,647	R/W	-	コンパレータ
21	RCMP4	コンパレータ4 比較値 (ソフトウェアリミット専用)	-2,147,483,648～ +2,147,483,647	R/W	-	コンパレータ
22	RIRQ	イベント割り込み要求	(4 byte)	R/W	-	割り込み制御
23	RLTC1	ラッチデータ 1 (カウンター1 専用)	-2,147,483,648～ +2,147,483,647	R	-	カウンターラッチ

#	名称	説明	範囲	属性	プリレジスタ	種類
24	RLTC2	ラッチデータ 2 (カウンタ 2 専用)	-2,147,483,648～ +2,147,483,647	R	-	カウンタラッチ
25	RLTC3	ラッチデータ 3	-2,147,483,648～ +2,147,483,647	R	-	カウンタラッチ
26	RLTC4	ラッチデータ 4	-2,147,483,648～ +2,147,483,647	R	-	カウンタラッチ
27	RSTS	拡張ステータス	(4 byte)	R	-	状態表示
28	REST	エラー割り込み要因	(4 byte)	R	-	割り込み制御
29	RIST	イベント割り込み要因	(4 byte)	R	-	割り込み制御
30	RPLS	残量パルス	0～+2,147,483,648	R	-	位置制御
31	RSPD	現在速度ステップ	0～16,383	R	-	速度制御
		EZ 信号カウント	0～15			
32	RSDC	スローダウンポイント計算値	-8,388,608～ +8,388,607	R	-	位置制御
		スローダウンポイント設定値	0～16,777,215			

注 意

プリレジスタが無いレジスタは、動作中にデータを書き込むと、意図しない挙動を発生する可能性があります。

表 5.4-2 共用レジスタ一覧

#	名称	説明	範囲	属性	種類
1	RSMG	共用ポート管理	(4 byte)	R/W	共用ポート制御
2	RSDT	共用ポート情報	(4 byte)	R/W	共用ポート制御

備 考

共用レジスタは軸単位ではなく LSI 単位に 1 つです。

軸選択エリアは、全ての SELn に 0 を設定してください。

5.4.1 速度制御レジスタ

速度制御用のレジスタです。

5.4.1.1 RFL(PRFL) : FL 速度ステップ

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RFL(PRFL)													

制御コマンド : RRFL(D1h), RPRFL(C1h), WRFL(91h), WPRFL(81h)

図 5.4-1 RFL (PRFL) レジスタ詳細

FL 速度（初速度、停止速度）を速度ステップ数で設定するレジスタです。

PRFL レジスタは RFL レジスタのプリレジスタです。

$$FL[pps] = RFL \times \frac{f_{CLK}[Hz]}{(RMG + 1) \times 16,384}$$

$$= RFL \times MG$$

$$RFL = FL[pps] \times \frac{(RMG + 1) \times 16,384}{f_{CLK}[Hz]}$$

$$= FL \div MG$$

FL : FL 速度, f_{CLK} : 基準クロック周波数（推奨周波数 : 19,660,800 Hz), MG : 速度倍率

速度倍率を 1 倍に設定した場合、FL 速度 [pps] は RFL レジスタの設定値と同じ値です。

設定範囲は、1~16,383 (3FFFh) です。

必ず 1 以上を設定してください。

5.4.1.2 RFH(PR FH) : FH 速度ステップ

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RFH(PR FH)													

制御コマンド : RRFH(D2h), RPRFH(C2h), WRFH(92h), WPRFH(82h)

図 5.4-2 RFH (PR FH) レジスタ詳細

FH 速度（動作速度、目標速度）を速度ステップ数で設定するレジスタです。

PRFH レジスタは RFH レジスタのプリレジスタです。

$$FH[pps] = RFH \times \frac{f_{CLK}[Hz]}{(RMG + 1) \times 16,384}$$

$$= RFH \times MG$$

$$RFH = FH[pps] \times \frac{(RMG + 1) \times 16,384}{f_{CLK}[Hz]}$$

$$= FH \div MG$$

FH : FH 速度, f_{CLK} : 基準クロック周波数（推奨周波数 : 19,660,800 Hz), MG : 速度倍率

速度倍率を 1 倍に設定した場合、FH 速度 [pps] は RFH レジスタの設定値と同じ値です。

設定範囲は、1~16,383 (3FFFh) です。

必ず 1 以上を設定してください。

5.4.1.3 RUR(PRUR) : 加速レート

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RUR(PRUR)															

制御コマンド : RRUR(D3h), RPRUR(C3h), WRUR(93h), WPRUR(83h)

図 5.4-3 RUR (PRUR) レジスタ詳細

加速レートを設定するレジスタです。

PRUR レジスタは RUR レジスタのプリレジスタです。

加速時間と RUR レジスタの関係は、RMD.MSMD ビットと RUS レジスタによって、以下のようになります。

1. 直線加速 (RMD.MSMD=0)

$$TU[s] = \frac{(RFH - RFL) \times (RUR + 1) \times 2}{f_{CLK}[Hz]}$$

$$RUR = \frac{f_{CLK}[Hz] \times TU[s]}{(RFH - RFL) \times 2} - 1$$

TU : 加速時間, f_{CLK} : 基準クロック周波数 (推奨周波数 : 19,660,800 Hz)

2. S 字加速かつ直線部分無し (RMD.MSMD=1 かつ RUS=0)

$$TU[s] = \frac{(RFH - RFL) \times (RUR + 1) \times 4}{f_{CLK}[Hz]}$$

$$RUR = \frac{f_{CLK}[Hz] \times TU[s]}{(RFH - RFL) \times 4} - 1$$

TU : 加速時間, f_{CLK} : 基準クロック周波数 (推奨周波数 : 19,660,800 Hz)

3. S 字加速かつ直線部分有り (RMD.MSMD=1 かつ RUS>0)

$$TU[s] = \frac{(RFH - RFL + 2 \times RUS) \times (RUR + 1) \times 2}{f_{CLK}[Hz]}$$

$$RUR = \frac{f_{CLK}[Hz] \times TU[s]}{(RFH - RFL + 2 \times RUS) \times 2} - 1$$

TU : 加速時間, f_{CLK} : 基準クロック周波数 (推奨周波数 : 19,660,800 Hz)

RUR レジスタの設定値が大きくなるほどに、加速時間が伸びて、緩やかな加速になります。

設定範囲は、1~65,535 (FFFFh) です。

必ず 1 以上を設定してください。

備 考

直線加速の加速度 [pps²] から加速レート [step⁻¹] を求める場合は、速度倍率 MG を決める必要があります。

まず、速度変化量と加速時間から加速度 AC を求める計算式は $AC = \frac{FH - FL}{TU}$ です。

ここで、速度倍率 MG を使うと、加速度 AC を求める計算式は $AC = \frac{(RFH - RFL) \times MG}{TU}$ です。

したがって、速度レジスタの設定値と加速度 AC の関係は $RFH - RFL = \frac{AC \times TU}{MG}$ です。

ゆえに、直線加速の加速度 AC から加速レートのレジスタ値を求める計算式は $RUR = \frac{f_{CLK}[Hz] \times MG}{AC \times 2} - 1$ です。

なお、S 字加速の最大加速度は、直線加速の加速度と等しくなります。

5.4.1.4 RDR(PRDR) : 減速レート

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RDR(PRDR)															

制御コマンド : RRDR(D4h), RPRDR(C4h), WRDR(94h), WPRDR(84h)

図 5.4-4 RDR (PRDR) レジスタ詳細

減速レートを設定するレジスタです。

PRDR レジスタは RDR レジスタのプリレジスタです。

減速時間と RDR レジスタの関係は、RMD.MSMD ビットと RDS レジスタによって、以下のようになります。

1. 直線減速 (RMD.MSMD=0)

$$TD[s] = \frac{(RFH - RFL) \times (RDR + 1) \times 2}{f_{CLK}[Hz]}$$

$$RDR = \frac{f_{CLK}[Hz] \times TD[s]}{(RFH - RFL) \times 2} - 1$$

TD : 減速時間, f_{CLK} : 基準クロック周波数 (推奨周波数 : 19,660,800 Hz)

2. S 字減速かつ直線部分無し (RMD.MSMD=1 かつ RDS=0)

$$TD[s] = \frac{(RFH - RFL) \times (RDR + 1) \times 4}{f_{CLK}[Hz]}$$

$$RDR = \frac{f_{CLK}[Hz] \times TD[s]}{(RFH - RFL) \times 4} - 1$$

TD : 減速時間, f_{CLK} : 基準クロック周波数 (推奨周波数 : 19,660,800 Hz)

3. S 字減速かつ直線部分有り (RMD.MSMD=1 かつ RDS>0)

$$TD[s] = \frac{(RFH - RFL + 2 \times RDS) \times (RDR + 1) \times 2}{f_{CLK}[Hz]}$$

$$RDR = \frac{f_{CLK}[Hz] \times TD[s]}{(RFH - RFL + 2 \times RDS) \times 2} - 1$$

TD : 減速時間, f_{CLK} : 基準クロック周波数 (推奨周波数 : 19,660,800 Hz)

RDR レジスタの設定値が大きくなるほどに、減速時間が伸びて、緩やかな減速になります。

設定範囲は、0~65,535 (FFFFh) です。

0 を設定すると、RUR レジスタの設定値を兼用します。

スローダウンポイント自動設定 (RMD.MSDP=0) を使う場合は、RDR=RUR または RDR=0 を設定してください。

5.4.1.6 RUS(PRUS) : 加速 S 字区間

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RUS(PRUS)												

制御コマンド : RRUS(D9h), RPRUS(C9h), WRUS(99h), WPRUS(89h)

図 5.4-6 RUS (PRUS) レジスタ詳細

S 字加速の S 字区間を設定するレジスタです。

PRUS レジスタは RUS レジスタのプリレジスタです。

S 字加減速 (RMD.MSMD=1) を設定すると有効になります。

$$S_{SU}[pps] = RUS \times \frac{f_{CLK}[Hz]}{(RMG + 1) \times 16,384}$$

$$= RUS \times MG$$

$$RUS = S_{SU}[pps] \times \frac{(RMG + 1) \times 16,384}{f_{CLK}[Hz]}$$

$$= S_{SU} \div MG$$

S_{SU} : 加速 S 字区間, f_{CLK} : 基準クロック周波数, MG : 速度倍率

FL 速度から FL 速度+ S_{SU} までと、FH 速度- S_{SU} から FH 速度までが、S 字で加速する区間になります。

FL 速度+ S_{SU} から FH 速度- S_{SU} までは、直線で加速する区間になります。

なお、直線区間の加速度は、直線加速の加速度と等しくなります。

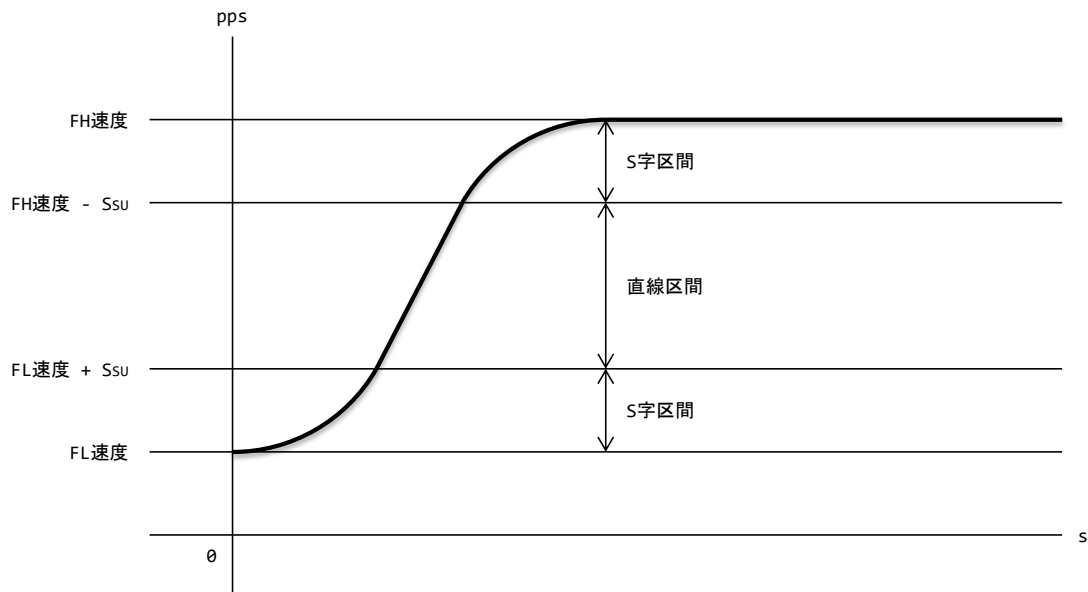


図 5.4-7 加速 S 字区間の範囲

RUS レジスタの設定値を小さくすると、S 字で加速する区間が縮み、直線加速に近づきます。

直線区間を伸ばすことで加速時間が縮み、滑らかな S 字加速と加速時間の短縮を調整できます。

設定範囲は、0~8,191 (1FFFh) です。

0 を設定すると $\frac{RFH-RFL}{2}$ を代用して、直線加速する区間がない完全 S 字加速になります。

$\frac{RFH-RFL}{2}$ 以上の値も設定できますが、RUR 値から算出した最大加速度には到達しなくなります。

5.4.1.7 RDS(PRDS) : 減速 S 字区間

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RDS (PRDS)												

制御コマンド : RRDS(DAh), RPRDS(CAh), WRDS(9Ah), WPRDS(8Ah)

図 5.4-8 RDS (PRDS) レジスタ詳細

S 字減速の S 字区間を設定するレジスタです。

PRDS レジスタは RDS レジスタのプリレジスタです。

S 字加減速 (RMD.MSMD=1) を設定すると有効になります。

$$S_{SD}[pps] = RDS \times \frac{f_{CLK}[Hz]}{(RMG + 1) \times 16,384}$$

$$= RDS \times MG$$

$$RDS = S_{SD}[pps] \times \frac{(RMG + 1) \times 16,384}{f_{CLK}[Hz]}$$

$$= S_{SD} \div MG$$

S_{SD} : 減速 S 字区間, f_{CLK} : 基準クロック周波数, MG : 速度倍率

FH 速度から FH 速度- S_{SD} までと、FL 速度+ S_{SD} から FL 速度までが、S 字で減速する区間になります。

FH 速度- S_{SD} から FL 速度+ S_{SD} までは、直線で減速する区間になります。

なお、直線区間の減速度は、直線減速の減速度と等しくなります。

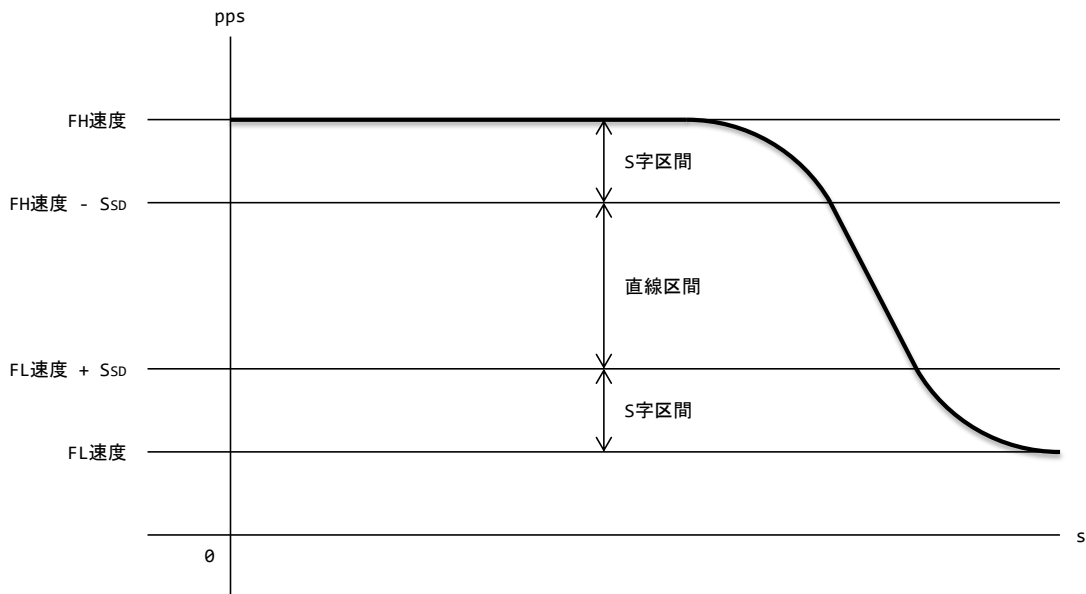


図 5.4-9 減速 S 字区間の範囲

RDS レジスタの設定値を小さくすると、S 字で減速する区間が縮み、直線減速に近づきます。

直線区間を伸ばすことで減速時間が縮み、滑らかな S 字減速と減速時間の短縮を調整できます。

設定範囲は、0~8,191 (1FFFh) です。

0 を設定すると $\frac{RFH-RFL}{2}$ を代用して、直線減速する区間がない完全 S 字減速になります。

$\frac{RFH-RFL}{2}$ 以上の値も設定できますが、RDR 値から算出した最大減速度には到達しなくなります。

スローダウンポイント自動設定 (RMD.MSDP=0) を使う場合は、RDS=RUS を設定してください。

5.4.1.8 RSPD : 現在速度ステップ

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	AS													
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	EZC			

制御コマンド : RRSPD(F5h)

図 5.4-10 RSPD レジスタ詳細

現在速度ステップ、EZ 信号カウンタ値を取得するレジスタです。

EZ 信号については「6.6.3 原点 (ORG)、エンコーダーZ 相 (EZ)」をご覧ください。

表 5.4-5 RSPD レジスタ説明

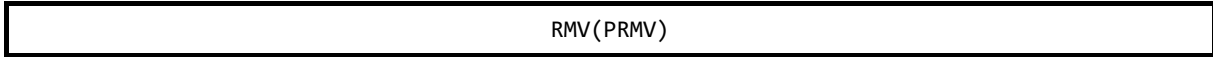
Bit	名称	説明
13:0	AS	現在速度をステップ数 (RFL レジスタや RFH レジスタと同一の単位) で読み出せます。 停止しているときは 0 になります。 パルサー制御のときは、設定速度のステップ数 (RFH レジスタ) になります。 直線補間制御のときは、主軸速度のステップ数になります。
15,14	0	常に 0 が取得されます。
19:16	EZC	原点復帰制御で使う EZ 信号の入力カウンタ値を読み出せます。 ダウンカウンタです。 初期値は RENV2.EZD ビットの値になります。
31:20	0	常に 0 が取得されます。

5.4.2 位置制御レジスタ

位置制御用のレジスタです。

5.4.2.1 RMV(PRMV) : 移動量 (目標位置)

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRMV(D0h), RPRMV(C0h), WRMV(90h), WPRMV(80h)

図 5.4-11 RMV (PRMV) レジスタ詳細

移動量 (目標位置) を設定するレジスタです。

PRMV レジスタは RMV レジスタのプリレジスタです。

設定範囲は、-2,147,483,648 (80000000h) ~ +2,147,483,647 (7FFFFFFFh) です。

5.4.2.2 RDP(PRDP) : スローダウンポイント設定値

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRD(PD6h), RPRDP(C6h), WRDP(96h), WPRDP(86h)

図 5.4-12 RDP (PRDP) レジスタ詳細

スローダウンポイント (減速開始位置) を設定するレジスタです。

PRDP レジスタは RDP レジスタのプリレジスタです。

RMD.MSDP ビットの選択によって、内容が異なります。

<スローダウンポイントを自動設定する場合 (RMD.MSDP=0)>

自動設定されるスローダウンポイントの補正値を設定します。

RPLS レジスタの値が RSDC レジスタの値以下になると減速を開始します。

条件として、RUR=RDR と RUS=RDS を満たし、自動設定値の計算結果が符号付き 24 bit 以下であることが必要です。

RDP レジスタの値が正数の場合は減速開始が早まり、減速終了後に FL 速度で動作してから停止します。

RDP レジスタの値が負数の場合は減速開始が遅れて、FL 速度へ到達前に停止します。

補正が不要の場合は 0 を設定します。

設定範囲は、-8,388,608 (8000000h) ~ 8,388,607 (7FFFFFFFh) です。

ビット 31~24 の#は、符号拡張なので、ビット 23 と同じ値です。

レジスタ設定値が正数で +8,388,607 の場合は、007FFFFFFFh が読み出せます。

レジスタ設定値が負数で -8,388,608 の場合は、FF800000h が読み出せます。

符号拡張の書き込みは無視されます。

例えば、書き込む値が 00800000h の場合でも、FF800000h の場合でも、FF800000h が設定されます。

<スローダウンポイントを手動設定する場合 (RMD.MSDP=1) >

手動設定するスローダウンポイントの指定値を設定します。

RPLS レジスタの値が RDP レジスタの値以下になると減速を開始します。

FH 補正機能は、ON (RMD.MADJ=0) を設定しても、OFF として動作します。

スローダウンポイント手動設定の最適値を求めるには、FL 速度と FH 速度の値が必要です。

RDP レジスタの最適値は、RMD.MSMD ビットと RDS レジスタの値によって、以下のようになります。

1. 直線減速 (RMD.MSMD=0)

$$RDP[pulse] = \frac{(RFH^2 - RFL^2) \times (RDR + 1)}{(RMG + 1) \times 16,384}$$

2. S 字減速かつ直線部分無し (RMD.MSMD=1 かつ RDS=0)

$$RDP[pulse] = \frac{(RFH^2 - RFL^2) \times (RDR + 1)}{(RMG + 1) \times 16,384} \times 2$$

3. S 字減速かつ直線部分有り (RMD.MSMD=1 かつ RDS>0)

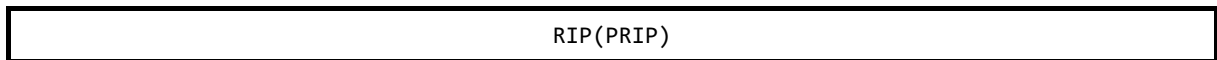
$$RDP[pulse] = \frac{(RFH + RFL) \times (RFH - RFL + 2 \times RDS) \times (RDR + 1)}{(RMG + 1) \times 16,384}$$

設定範囲は、0~16,777,215 (00FFFFFFh) です。

ビット 31~24 の#は、0 を設定してください

5.4.2.3 RIP(PRIP) : 直線補間の主軸移動量

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRIP(D8h), RPRIP(C8h), WRIP(98h), WPRIP(88h)

図 5.4-13 RIP (PRIP) レジスタ詳細

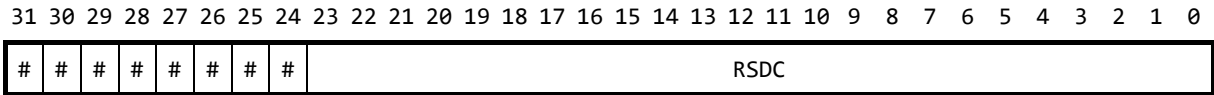
直線補間の主軸移動量 (最大移動量の軸の RMV) の絶対値を設定するレジスタです。

PRIP レジスタは RIP レジスタのプリレジスタです。

設定範囲は、0~2,147,483,648 (80000000h) です。

直線補間については「5.5.6 直線補間制御」をご覧ください。

5.4.2.4 RSDC : スローダウンポイント計算値



制御コマンド : RRSDC(F6h)

図 5.4-14 RSDC レジスタ詳細

スローダウンポイントの計算値を取得するレジスタです。

スローダウンポイントの自動設定 (RMD.MSDP=0) を選択した場合は、自動計算されるスローダウンポイントに RDP レジスタの設定値を加算した計算値が読み出せます。

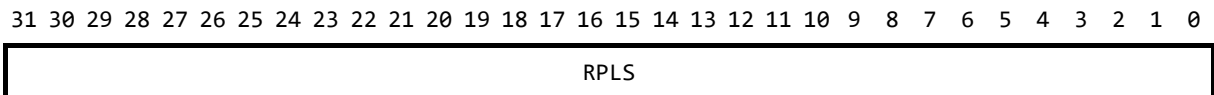
スローダウンポイントの手動設定 (RMD.MSDP=1) を選択した場合は、手動計算したスローダウンポイントである RDP レジスタの設定値が読み出せます。

RPLS レジスタの値が RSDC レジスタの値より小さい場合、減速します。

スローダウンポイントの自動設定 (RMD.MSDP=0) を選択すると、RDP<0 を設定した場合に、RSDC レジスタの値は負数になる場合があります。

例えば、RSDC レジスタの値が-8,388,608 の場合は、FF800000h が読み出されます。

5.4.2.5 RPLS : 残量パルス



制御コマンド : RRPLS(F4h)

目標位置までの残量パルスを取得するレジスタです。

RMV レジスタに書き込みを行うと、RPLS=0 に更新します。

動作をスタートするときに、RPLS = |RMV| に更新します。

残量パルスはパルス出力ごとに、ダウンカウントします。

位置決め制御のときは、RPLS=0 で動作を完了します。

5.4.3 環境設定レジスタ

環境設定用のレジスタです。

5.4.3.1 RMD(PRMD) : 動作モード

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	MPCS	MSDP	METM	MCCE	MSMD	MINP	MSDE	0	MOD						
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	MCDO	MCDE	0	MADJ	MSPO	MSPE	MAX				MSY	MSN		

制御コマンド : RRMD(D7h), RPRMD(C7h), WRMD(97h), WPRMD(87h)

図 5.4-15 RMD (PRMD) レジスタ詳細

動作モードを選択するレジスタです。

PRMD レジスタは RMD レジスタのプリレジスタです。

表 5.4-6 RMD (PRMD) レジスタ説明

Bit	名称	説明
6:0	MOD	<p>動作モードを選びます。</p> <p>000 0000 (00h) : コマンド制御による＋方向に連続移動の動作モード。 000 1000 (08h) : コマンド制御による－方向に連続移動の動作モード。 000 0001 (01h) : パルサー制御による連続移動の動作モード。 000 0010 (02h) : スイッチ制御による連続移動の動作モード。</p> <p>001 0000 (10h) : 原点復帰制御による＋方向に原点復帰の動作モード。 001 1000 (18h) : 原点復帰制御による－方向に原点復帰の動作モード。</p> <p>100 0001 (41h) : 位置決め制御による相対移動の動作モード。 100 0111 (47h) : 位置決め制御によるタイマーの動作モード。</p> <p>101 0001 (51h) : パルサー制御による相対移動の動作モード。 101 0110 (56h) : スイッチ制御による相対移動の動作モード。</p> <p>110 0010 (62h) : 直線補間制御による連続移動の動作モード。 110 0011 (63h) : 直線補間制御による相対移動の動作モード。</p> <p>その他の値は、設定しないでください。 「動作モード」については「5.5 動作モード」をご覧ください。</p>
7	0	常に0を設定してください。

Bit	名称	説明
8	MSDE	SDn 端子の入力機能を選びます。 0 : 汎用入力。 1 : SD 信号入力。SD 信号 ON で、減速または減速停止します。 SDn 端子に入力される信号の状態は RSTS.SDIN ビットから取得します。 「SD 信号」については「6.6.2 スローダウン (SD)」をご覧ください。
9	MINP	INPn 端子の入力機能を選びます。 0 : 汎用入力。 1 : INP 信号入力。INP 信号 ON まで、動作の完了を遅らせます。 INPn 端子に入力される信号の状態は RSTS.SINP ビットから取得します。 「INP 信号」については「6.7.1 位置決め完了 (INP)」をご覧ください。
10	MSMD	加減速特性を選びます。 0 : 直線加減速。 1 : S 字加減速。*1 直線加速と S 字減速、または S 字加速と直線減速の組み合わせは、RMD.MSMD=1 を選択してください。 S 字区間に小さい値 (RUS=1, RDS=1) を設定すると、直線加速や直線減速と、ほぼ同じ特性になります。 「加速 S 字区間」については「5.4.1.6 RUS (PRUS) : 加速 S 字区間」をご覧ください。 「減速 S 字区間」については「5.4.1.7 RDS (PRDS) : 減速 S 字区間」をご覧ください。
11	MCCE	指令パルスのカウント機能を選びます。 0 : カウントします。 1 : カウントしません。指令パルスのカウントを停止したまま、パルス出力できます。 「カウント停止」については「6.12.4 カウンターのカウント停止と入力停止」をご覧ください。
12	METM	動作完了タイミングを選びます。 0 : 最終パルス周期完了。 1 : 最終パルス ON 幅完了。動作完了タイミングが最終パルスの OFF 周期だけ早まります。 プリレジスタによる継続動作を使うときは、最終パルス周期完了 (RMD.METM=0) を選択してください。 「動作完了タイミング」については「6.5.3 動作完了タイミング」をご覧ください。
13	MSDP	スローダウンポイントの設定方法を選びます。 0 : 自動設定。加減速を対称形 (RUR=RDR かつ RUS=RDS) に設定してください。 1 : 手動設定。 「スローダウンポイント」については「5.4.2.2 RDP (PRDP) : スローダウンポイント」をご覧ください。
14	MPCS	PCSn 端子の入力機能を選びます。 RENV1.PCSM=1 を選択している場合は、自軸スタート用 OSTA 信号の入力機能になります。 0 : 汎用入力。 1 : PCS 信号入力。PCS 信号 ON まで RPLS レジスタのダウンカウントを止めます。 PCSn 端子に入力される信号の状態は RSTS.SPCS ビットから取得します。 「PCS 信号」については「6.4.3 目標位置オーバーライド 2 (PCS)」をご覧ください。
15	0	常に 0 を設定してください。

Bit	名称	説明
17,16	MSN	<p>2 bit のシーケンス番号を設定します。</p> <p>現在動作中のシーケンス番号は、MSTS.SSC ビットから取得します。</p> <p>シーケンス番号は、動作に影響しません。</p> <p>制御ソフトウェアを作成する際に、動作ブロックの管理に使えます。</p> <p>「動作ブロックの管理」については「6.2 プリレジスタ」をご覧ください。</p>
19,18	MSY	<p>スタートコマンド書き込み後のスタートタイミングを選びます。</p> <p>00b: 即スタートします。</p> <p>01b: CSTA 信号 ON、OSTA 信号 ON、または SPSTA (2Ah) コマンドでスタートします。</p> <p>10b: 内部同期信号 (RENV3.SYI) でスタートします。</p> <p>11b: 指定軸の停止 (RMD.MAX) でスタートします。</p> <p>CSTA 信号は、CSTA 端子から入力できます。CMSTA (06h) コマンドでも入力できます。</p> <p>OSTA 信号は、PCSn 端子から入力できます。</p> <p>「CSTA 信号」については「6.8.1 同時スタート (CSTA)」をご覧ください。</p> <p>「OSTA 信号」については「6.8.2 自軸スタート (OSTA)」をご覧ください。</p> <p>「内部同期信号」については「6.14.2 内部同期信号によるスタート」をご覧ください。</p> <p>「指定軸の停止」については「6.14.1 指定軸の停止によるスタート」をご覧ください。</p>
23:20	MAX	<p>RMD.MSY=11b のときに停止確認する軸を選びます。</p> <p>例: 0001b: X 軸が停止でスタートします。</p> <p>0010b: Y 軸が停止でスタートします。PCL6115 の場合は、指定を無視します。</p> <p>0100b: Z 軸が停止でスタートします。PCL6115 と PCL6125 の場合は、指定を無視します。</p> <p>1000b: U 軸が停止でスタートします。PCL6115 と PCL6125 の場合は、指定を無視します。</p> <p>0101b: X 軸と Z 軸が共に停止でスタートします。</p> <p>1111b: 全軸が停止でスタートします。</p> <p>「指定軸の停止」については「6.14.1 指定軸の停止によるスタート」をご覧ください。</p>
24	MSPE	<p>CSTP 端子の入力機能を選びます。</p> <p>0: 汎用入力。</p> <p>1: CSTP 信号入力。CSTP 信号 ON で、動作を同時停止します。</p> <p>CSTP 端子に入力される信号の状態は RSTS.SSTP ビットで取得します。</p> <p>「CSTP 信号」については「6.10.1 同時停止 (CSTP)」をご覧ください。</p>
25	MSPO	<p>CSTP 端子の出力機能を選びます。</p> <p>0: 汎用出力。</p> <p>CMSTP (07h) コマンドで負論理の CSTP 信号を出力できます。</p> <p>1: 自軸の異常停止時に負論理の CSTP 信号を出力します。</p> <p>「CSTP 信号」については「6.10.1 同時停止 (CSTP)」をご覧ください。</p>

Bit	名称	説明
26	MADJ	<p>FH 補正機能を選びます。</p> <p>0 : 自動補正 (自動的に三角駆動を回避する)。</p> <p>1 : 手動補正 (自動的には三角駆動を回避しない)。</p> <p>以下の設定を組み合わせる場合は、自動補正 (RMD.MADJ=0) を選択してください。</p> <ul style="list-style-type: none"> • S 字加減速を選択 (RMD.MSMD=1) • スローダウンポイント自動設定を選択 (RMD.MSDP=0) <p>動作時間を正確に求める場合は、手動補正 (RMD.MADJ=1) を選択してください。</p> <p>「手動補正する FH 速度」については「6.3.3 目標速度の手動補正計算」をご覧ください。</p>
27	0	常に 0 を設定してください。
28	MCDE	<p>CSD 端子の入力機能を選びます。</p> <p>0 : 汎用入力。</p> <p>1 : CSD 信号入力。CSD 信号 ON で、減速を開始します。</p> <p>CSD 端子に入力される信号の状態は RSTS.SCSD ビットで取得します。</p> <p>「CSD 信号」については「6.9.1 同時減速 (CSD)」をご覧ください。</p>
29	MCD0	<p>CSD 端子の出力機能を選びます。</p> <p>0 : 出力しません。</p> <p>1 : CSD 信号を RSTS.CND=1101b (減速中) と RSTS.CND=1010b (FL 定速中) に出力します。</p> <p>CSD 端子から出力される信号の状態は RSTS.SCSD ビットで取得します。</p> <p>「CSD 信号」については「6.9.1 同時減速 (CSD)」をご覧ください。</p>
31,30	0	常に 0 を設定してください。

*1 S 字加減速 (RMD.MSMD = 1) を選択し、S 字減速時の S 字区間 (RDS > 0) を設定した場合、ALM 信号 ON など減速停止を試みても、出力パルスを停止しなくなるタイミングがあります。

このタイミングで減速停止を指示すると、動作状態が減速中 (RSTS.CND = 1101b) のまま、FL 速度を維持 (RSPD.AS = RFL) します。

・発生タイミング (全ての条件を満たす必要があります) :

S 字加減速 (RMD.MSMD = 1) を選択する。

S 字減速時の S 字区間 (RDS > 0) を設定する。

加速直後 (RSPD.AS = RFL の間) に、減速停止 (ALM 信号などを入力する、SDSTP (4Ah) コマンドを書き込むなど) を試みる。

・対処 (発生後) :

動作状態が減速中 (RSTS.CND = 1101b) のまま、FL 速度を維持 (RSPD.AS = RFL) しているとき、STOP (49h) コマンドを書き込んで即停止する。

・対策 (発生前) :

以下のいずれか 1 つで対策してください。

1. 直線加減速 (RMD.MSMD = 0) を選択する。

S 字加減速 (RMD.MSMD = 1) を選択できません。

2. 直線減速部分がない完全 S 字減速 ($RDS = 0$) を設定する。

S 字減速時の S 字区間 ($RDS > 0$) を設定できません。

3. ALM 信号などの入力処理に減速停止を使用しない。

S 字加減速 ($RMD.MSMD = 1$) を選択できます。

S 字減速時の S 字区間 ($RDS > 0$) も設定できます。

ただし、この場合、加速直後 ($RSPD.AS = RFL$ の間) に、SDSTP (4Ah) コマンドを使用しないでください。

加速直後 ($RSPD.AS = RFL$) である時間 Ta は、次式で計算できます。

$$RUS > 0 \text{ の場合 : } Ta[s] = \frac{(RUR + 1) \times 4 \times \sqrt{RUS}}{f_{CLK}}$$

$$RUS = 0 \text{ の場合 : } Ta[s] = \frac{(RUR + 1) \times 4 \times \sqrt{\frac{RFH - RFL}{2}}}{f_{CLK}}$$

5.4.3.2 RENV1 : 環境設定 1

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ERCL	EPW			EROR	EROE	ALML	ALMM	ORGL	SDL	SDLT	SDM	ELM	PMD		
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PMSK	PCSM	INTM	DTMF	DRF	FLTR	DRL	PCSL	LTCL	INPL	FTM		STPM	STAM	ETW	

制御コマンド : RRENV1(DCh), WRENV1(9Ch)

図 5.4-16 RENV1 レジスタ詳細

入出力端子の仕様を設定するレジスタです。

表 5.4-7 RENV1 レジスタ説明

Bit	名称	説明																																																	
2:0	PMD	出力パルスモードを選びます。																																																	
		<table><tr><th rowspan="2">PMD</th><th colspan="2">+方向</th><th colspan="2">-方向</th></tr><tr><th>OUT (PLS)</th><th>DIR (MNS)</th><th>OUT (PLS)</th><th>DIR (MNS)</th></tr><tr><td>000</td><td></td><td>High</td><td></td><td>Low</td></tr><tr><td>001</td><td></td><td>High</td><td></td><td>Low</td></tr><tr><td>010</td><td></td><td>Low</td><td></td><td>High</td></tr><tr><td>011</td><td></td><td>Low</td><td></td><td>High</td></tr><tr><td>100</td><td></td><td>High</td><td>High</td><td></td></tr><tr><td>101</td><td colspan="2"></td><td colspan="2"></td></tr><tr><td>110</td><td colspan="2"></td><td colspan="2"></td></tr><tr><td>111</td><td></td><td>Low</td><td>Low</td><td></td></tr></table>	PMD	+方向		-方向		OUT (PLS)	DIR (MNS)	OUT (PLS)	DIR (MNS)	000		High		Low	001		High		Low	010		Low		High	011		Low		High	100		High	High		101					110					111		Low	Low	
		PMD		+方向		-方向																																													
			OUT (PLS)	DIR (MNS)	OUT (PLS)	DIR (MNS)																																													
		000		High		Low																																													
		001		High		Low																																													
		010		Low		High																																													
		011		Low		High																																													
		100		High	High																																														
		101																																																	
110																																																			
111		Low	Low																																																
※ 101b と 110b の 90 度位相差信号 (PHA, PHB) は、両エッジが有効です。																																																			
PHA 信号と PHB 信号それぞれの出力周波数が動作速度の 1/4 に下がります (A 相と B 相による 4 通倍)。																																																			
「出力パルスモード」については「6.5.1 出力パルスモード」をご覧ください。																																																			

Bit	名称	説明
3	ELM	動作方向の EL 信号の入力処理を選びます。 0 : 即停止。 1 : 減速停止。 「EL 信号」については「6.6.1 エンドリミット (PEL, MEL)」をご覧ください。
4	SDM	SD 信号の入力処理を選びます。 0 : 減速。 1 : 減速停止。 「SD 信号」については「6.6.2 スローダウン (SD)」をご覧ください。
5	SDLT	SD 信号の入力ラッチ機能を選びます。 SD 信号の信号幅が狭いときに使います。 0 : SD 信号をラッチしません。 SD 信号の入力状態は RSTS.SDIN ビットから取得します。 1 : SD 信号をラッチします。 SD 信号のラッチ状態は SSTS.SSD ビットから取得します。 スタートするとき、SSTS.SSD ビットは RSTS.SDIN の値になります。 RENV1.SDLT=0 を選択したときも、SSTS.SSD ビットは RSTS.SDIN の値になります。 「SD 信号」については「6.6.2 スローダウン (SD)」をご覧ください。
6	SDL	SD 信号の入力論理を選びます。 0 : 負論理。 1 : 正論理。 「SD 信号」については「6.6.2 スローダウン (SD)」をご覧ください。
7	ORGL	ORG 信号の入力論理を選びます。 0 : 負論理。 1 : 正論理。 「ORG 信号」については「6.6.3 原点 (ORG)、エンコーダーZ 相 (EZ)」をご覧ください。
8	ALMM	ALM 信号の入力処理を選びます。 0 : 即停止。 1 : 減速停止。 「ALM 信号」については「6.7.3 アラーム (ALM)」をご覧ください。
9	ALML	ALM 信号の入力論理を選びます。 0 : 負論理。 1 : 正論理。 「ALM 信号」については「6.7.3 アラーム (ALM)」をご覧ください。

Bit	名称	説明
10	EROE	<p>異常停止要因による即停止時の ERCn 端子の出力機能を選びます。</p> <p>PELn、MELn、ALMn、CEMG 信号と CEMG (05h) コマンドによる即停止時に ERC 信号を出力できます。</p> <p>0 : ERC 信号を出力しません。</p> <p>1 : ERC 信号を出力します。</p> <p>「ERC 信号」については「6.7.2 偏差カウンタークリア (ERC)」をご覧ください。</p>
11	EROR	<p>原点復帰要因による停止時の ERCn 端子の出力機能を選びます。</p> <p>0 : ERC 信号を出力しません。</p> <p>1 : ERC 信号を出力します。</p> <p>「ERC 信号」については「6.7.2 偏差カウンタークリア (ERC)」をご覧ください。</p>
14:12	EPW	<p>ERC 信号の ON 幅を選びます。</p> <p>000b : 11~13 μs。 001b : 91~98 μs。 010b : 364~391 μs。 011b : 1.4~1.6 ms。</p> <p>100b : 11~13 ms。 101b : 46~50 ms。 110b : 93~100 ms。 111b : ∞。</p> <p>RENV1.EPW=111b を選択すると、パルス信号ではなく ON 幅が∞のレベル信号を出力します。</p> <p>このときに出力したレベル信号は、ERCRST (25h) コマンドで OFF に戻します。</p> <p>「ERC 信号」については「6.7.2 偏差カウンタークリア (ERC)」をご覧ください。</p>
15	ERCL	<p>ERC 信号の出力論理を選びます。</p> <p>0 : 負論理。</p> <p>1 : 正論理。</p> <p>「ERC 信号」については「6.7.2 偏差カウンタークリア (ERC)」をご覧ください。</p>
17,16	ETW	<p>ERC 信号 OFF 後のスタート遅延時間を選択します。</p> <p>00b : 0 μs。 01b : 11~13 μs。 10b : 1.4~1.6 ms。 11b : 93~100 ms。</p> <p>「ERC 信号」については「6.7.2 偏差カウンタークリア (ERC)」をご覧ください。</p>
18	STAM	<p>CSTA 信号の入力仕様を選びます。</p> <p>0 : レベルトリガー。</p> <p>1 : エッジトリガー (立ち下がリエッジ)。</p> <p>「CSTA 信号」については「6.8.1 同時スタート (CSTA)」をご覧ください。</p>
19	STPM	<p>CSTP 信号の入力処理を選びます。</p> <p>0 : 即停止。</p> <p>1 : 減速停止。</p> <p>「CSTP 信号」については「6.10.1 同時停止 (CSTP)」をご覧ください。</p>
21,20	FTM	<p>RENV1.FLTR=1 の入力ノイズフィルタ (最短応答信号幅) を選びます。</p> <p>00b : 1.63~3.26 μs。</p> <p>01b : 13.03~26.05 μs。</p> <p>10b : 104.17~208.34 μs</p> <p>11b : 0.84~1.67 ms。</p>

Bit	名称	説明
22	INPL	INPn 端子の入力論理を選びます。 0: 負論理。 1: 正論理。 「INP 信号」については「6.7.1 位置決め完了 (INP)」をご覧ください。
23	LTCL	LTC 信号の入力論理を選びます。 0: 負論理。 1: 正論理。 「LTC 信号」については「6.12.3 カウンターのラッチ」をご覧ください。
24	PCSL	PCS 信号の入力論理を選びます。 RENV1.PCSM=1 を設定している場合は、PCSn 端子に入力する OSTA 信号の入力論理を兼ねます。 0: 負論理。 1: 正論理。 「PCS 信号」については「6.4.3 目標位置オーバーライド 2 (PCS)」をご覧ください。 「OSTA 信号」については「6.8.2 自軸スタート (OSTA)」をご覧ください。
25	DRL	PDR 信号と MDR 信号の入力論理を選びます。 0: 負論理。 1: 正論理。 「DR 信号」については「5.5.4 スイッチ制御」をご覧ください。
26	FLTR	PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルタ (最短応答信号幅) を選びます。 0: 51~102 ns。 1: RENV1.FTM ビットで選択します。 「入力ノイズフィルタ」については「7.5 動作タイミング」をご覧ください。
27	DRF	PDR, MDR, PE 信号の入力ノイズフィルタ (最短応答信号幅) を選びます。 0: 51~102 ns。 1: 27~54 ms。 「入力ノイズフィルタ」については「7.5 動作タイミング」をご覧ください。
28	DTMF	RENV1.PMD=000b~011b の場合に、方向変化後、パルス出力を待機します。 この方向変化タイマー時間を選びます。 0: 0.2 ms。 1: 0.5 μ s。 「方向変化タイマー」については「6.5.2 方向変化タイマー」をご覧ください。
29	INTM	INT 端子の出力機能を選びます。 0: 割り込み要因が発生すると、INT 端子から L レベルを出力します。 1: 割り込み要因が発生しても、INT 端子から H レベルを出力し続けます。 「INT」については「6.15 割り込み要求 (INT)」をご覧ください。

Bit	名称	説明																												
30	PCSM	<p>CSTA 端子および PCSn/OSTAn 端子の入力機能を選びます。</p> <p>0 : CSTA 端子に同時スタート用 CSTA 信号を入力してスタートできます。</p> <p>PCSn 端子は、RMD.MPCS ビットの選択が反映されます。</p> <p>1 : CSTA 端子に同時スタート用 CSTA 信号を入力してもスタートできません。</p> <p>OSTAn 端子に自軸スタート用 OSTA 信号を入力してスタートできます。</p> <p>目標位置オーバーライド 2 は、機能しません。</p> <table><tr><th rowspan="2">信号</th><th rowspan="2">機能</th><th colspan="2">RENV1.PCSM=0</th><th colspan="2">RENV1.PCSM=1</th></tr><tr><th>RMD.MPCS=0</th><th>RMD.MPCS=1</th><th>RMD.MPCS=0</th><th>RMD.MPCS=1</th></tr><tr><td>CSTA</td><td>Common Start</td><td colspan="2">有効</td><td colspan="2">無効</td></tr><tr><td>OSTA</td><td>Own Start</td><td colspan="2">無効</td><td colspan="2">有効</td></tr><tr><td>PCS</td><td>Override 2</td><td>無効</td><td>有効</td><td>無効</td><td>無効</td></tr></table> <p>「CSTA 信号」と「OSTA 信号」については「6.8.1 同時スタート (CSTA)」をご覧ください。</p> <p>「OSTA 信号」については「6.8.2 自軸スタート (OSTA)」もご覧ください。</p> <p>「PCS 信号」については「6.4.3 目標位置オーバーライド 2 (PCS)」をご覧ください。</p>	信号	機能	RENV1.PCSM=0		RENV1.PCSM=1		RMD.MPCS=0	RMD.MPCS=1	RMD.MPCS=0	RMD.MPCS=1	CSTA	Common Start	有効		無効		OSTA	Own Start	無効		有効		PCS	Override 2	無効	有効	無効	無効
信号	機能	RENV1.PCSM=0			RENV1.PCSM=1																									
		RMD.MPCS=0	RMD.MPCS=1	RMD.MPCS=0	RMD.MPCS=1																									
CSTA	Common Start	有効		無効																										
OSTA	Own Start	無効		有効																										
PCS	Override 2	無効	有効	無効	無効																									
31	PMSK	<p>指令パルスの出力機能を選びます。</p> <p>0 : 指令パルスを出力します。</p> <p>1 : 指令パルスを出力しません。出力端子から指令パルスを出力せずに、カウントできます。</p>																												

5.4.3.3 RENV2 : 環境設定 2

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
POFF	EOFF	CSP0	P7M	P6M	P5M	P4M	P3M	P2M	P1M	P0M					
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MRST	IEND	ORM	EZL	EZD				PDIR	PINF	PIM	EDIR	EINF	EIM		

制御コマンド : RRENV2(DDh), WRENV2(9Dh)

図 5.4-17 RENV2 レジスタ詳細

汎用ポートの入出力端子、EA, EB, EZ 信号、PA, PB 信号、原点復帰動作の仕様を設定するレジスタです。

表 5.4-8 RENV2 レジスタ説明

Bit	名称	説明
1,0	P0M	<p>GPI0n/GPO0n/FUPn 端子の入出力機能を選びます。</p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : 加速中信号 (FUP) を負論理で出力します。</p> <p>11b : 加速中信号 (FUP) を正論理で出力します。</p> <p>「GPI/GPO/FUP 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p>
3,2	P1M	<p>GPI1n/GPO1n/FDWn 端子の入出力機能を選びます。</p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : 減速中信号 (FDW) を負論理で出力します。</p> <p>11b : 減速中信号 (FDW) を正論理で出力します。</p> <p>「GPI/GPO/FDW 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p>
5,4	P2M	<p>GPI2n/GPO2n/MVCn 端子の入出力機能を選びます。</p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : 定速中信号 (MVC) を負論理で出力します。</p> <p>11b : 定速中信号 (MVC) を正論理で出力します。</p> <p>「GPI/GPO/MVC 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p>
7,6	P3M	<p>GPI3n/GPO3n/CP1 端子の入出力機能を選びます。</p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : コンパレータ-1 信号 (CP1) を負論理で出力します。</p> <p>11b : コンパレータ-1 信号 (CP1) を正論理で出力します。</p> <p>「GPI/GPO 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p> <p>「CP1 信号」については「6.13.1.3 比較条件成立時の処理方法」をご覧ください。</p>

Bit	名称	説明
9,8	P4M	<p>GPI4n/GP04n/CP1 端子の入出力機能を選びます。</p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GP0) を正論理で出力します。</p> <p>10b : コンパレータ-2 信号 (CP2) を負論理で出力します。</p> <p>11b : コンパレータ-2 信号 (CP2) を正論理で出力します。</p> <p>「GPI/GP0 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p> <p>「CP2 信号」については「6.13.1.3 比較条件成立時の処理方法」をご覧ください。</p>
10	P5M	<p>GPI5n/GP05n 端子の入出力機能を選びます。</p> <p>0 : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>1 : 汎用出力信号 (GP0) を正論理で出力します。</p> <p>「GPI/GP0 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p>
11	P6M	<p>GPI6n/GP06n 端子の入出力機能を選びます。</p> <p>0 : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>1 : 汎用出力信号 (GP0) を正論理で出力します。</p> <p>「GPI/GP0 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p>
12	P7M	<p>GPI7n/GP07n 端子の入出力機能を選びます。</p> <p>0 : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>1 : 汎用出力信号 (GP0) を正論理で出力します。</p> <p>「GPI/GP0 信号」については「5.2.2 サブステータス (SSTS) & 汎用ポート (IOP)」をご覧ください。</p>
13	CSP0	<p>CSTP 端子の出力機能を選びます。</p> <p>0 : 停止コマンドの書き込みで、CSTP 端子から CSTP 信号を出力しません。</p> <p>1 : 停止コマンドの書き込みで、CSTP 端子から CSTP 信号を出力します。</p> <p>「CSTP 信号」については「6.10.1 同時停止 (CSTP)」をご覧ください。</p>
14	E0FF	<p>EA, EB 信号の入力機能を選びます。</p> <p>0 : エンコーダー信号をカウントします。</p> <p>1 : エンコーダー信号をカウントしません。入力エラーも検出しません。</p> <p>「EA, EB 信号」については「6.12.1.1 エンコーダー (EA, EB) 信号のカウント」をご覧ください。</p>
15	POFF	<p>PA, PB 信号の入力機能を選びます。</p> <p>0 : 手動パルサー信号をカウントします。</p> <p>1 : 手動パルサー信号をカウントしません。入力エラーも検出しません。</p> <p>「PA, PB 信号」については「5.5.3 パルサー制御」をご覧ください。</p>
17,16	EIM	<p>EA, EB 信号の入力仕様を選びます。</p> <p>00b : 90 度位相差モード 1 通倍。</p> <p>01b : 90 度位相差モード 2 通倍。</p> <p>10b : 90 度位相差モード 4 通倍。</p> <p>11b : 2 パルスモード。</p> <p>「EA, EB 信号」については「6.12.1.1 エンコーダー (EA, EB) 信号のカウント」をご覧ください。</p>

Bit	名称	説明
18	EINF	EA, EB, EZ 信号の入力ノイズフィルタ（最短応答信号幅）を選びます。 0 : 51~102 ns。 1 : 102~153 ns。 「入力ノイズフィルタ」については「7.5 動作タイミング」をご覧ください。
19	EDIR	EA, EB 信号のカウント方向を選びます。 0 : 90 度位相差モードでは、EA 信号の位相が進んでいるときにカウントアップ。 2 パルスモードでは、EA 信号の立ち上がり時にカウントアップ。 1 : 90 度位相差モードでは、EB 信号の位相が進んでいるときにカウントアップ。 2 パルスモードでは、EB 信号の立ち上がり時にカウントアップ。 「EA, EB 信号」については「6.12.1.1 エンコーダー（EA, EB）信号のカウント」をご覧ください。
21,20	PIM	PA, PB 信号の入力仕様を選びます。 00b : 90 度位相差モード 1 通倍。 01b : 90 度位相差モード 2 通倍。 10b : 90 度位相差モード 4 通倍。 11b : 2 パルスモード。 「PA, PB 信号」については「5.5.3 パルサー制御」をご覧ください。
22	PINF	PA, PB 信号の入力ノイズフィルタ（最短応答信号幅）を選びます。 0 : 51~102 ns。 1 : 102~153 ns。 「入力ノイズフィルタ」については「7.5 動作タイミング」をご覧ください。
23	PDIR	PA, PB 信号のカウント方向を選びます。 0 : 90 度位相差モードでは、PA 信号の位相が進んでいるときにカウントアップします。 2 パルスモードでは、PA 信号の立ち上がり時にカウントアップします。 1 : 90 度位相差モードでは、PB 信号の位相が進んでいるときにカウントアップします。 2 パルスモードでは、PB 信号の立ち上がり時にカウントアップします。 「PA, PB 信号」については「5.5.3 パルサー制御」をご覧ください。
27:24	EZD	原点復帰制御で使う EZ 信号の入力カウント初期値を設定します。 設定範囲は、0000b（1 回）～1111b（16 回）です。 「EZ 信号」については「6.6.3 原点（ORG）、エンコーダー Z 相（EZ）」をご覧ください。
28	EZL	EZ 信号の入力論理を選びます。 0 : 負論理。 1 : 正論理。 EZ 信号 OFF から ON で、RSPD.EZC ビットがダウンカウントします。 「EZ 信号」については「6.6.3 原点（ORG）、エンコーダー Z 相（EZ）」をご覧ください。
29	ORM	原点復帰方法を選びます。 0 : 原点復帰 0（ORG 信号、停止）。 1 : 原点復帰 1（ORG 信号、EZ 信号、停止）。 「原点復帰方法」については「5.5.5.1.1 原点復帰 0」以降をご覧ください。

Bit	名称	説明
30	IEND	<p>動作停止割り込み (MSTS.SENI) の機能仕様を選びます。</p> <p>0 : 無効。動作停止で MSTS.SENI=0 を維持します。</p> <p>1 : 有効。動作停止で MSTS.SENI=1 に変化できます。</p> <p>「動作停止割り込み」については「6.15.3 動作停止割り込み」をご覧ください。</p>
31	MRST	<p>MSTS.SENI ビット、MSTS.SEOR ビット、REST レジスタ、RIST レジスタのクリア方法を選びます。</p> <p>0 : メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアできます。</p> <p>それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアできます。</p> <p>1 : メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアしません。</p> <p>それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアしません。</p> <p>いずれの場合も、それぞれの制御コマンドを書き込むことで 0 にクリアできます。</p> <p>MSTS.SENI ビットは、SENIR (2Dh) コマンドを書き込みます。</p> <p>MSTS.SEOR ビットは、SEORR (2Eh) コマンドを書き込みます。</p> <p>REST レジスタは、WREST (B2h) コマンドでクリアするビットに 1 を書き込みます。</p> <p>RIST レジスタは、WRIST (B3h) コマンドでクリアするビットに 1 を書き込みます。</p>

5.4.3.4 RENV3：環境設定 3

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
C2S	C1S	C2RM	CU2R	LOF2	CU2L	C1RM	CU1R	LOF1	CU1L	CU2H	CU1H	CIS2	CIS1		
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	SLCU	SLM	SYI				SYO		

制御コマンド：RRENV3(DEh), WRENV3(9Eh)

図 5.4-18 RENV3 レジスタ詳細

カウンターとコンパレーターの機能を設定するレジスタです。

表 5.4-9 RENV3 レジスタ説明

Bit	名称	説明
0	CIS1	カウンター1 のカウント対象を選びます。 0：指令位置（指令パルス信号）。 1：機械位置（エンコーダー信号）。 「カウンターの種類」については「6.12.1 カウンターの種類と入力仕様」をご覧ください。
1	CIS2	カウンター2 のカウント対象を選びます。 0：機械位置（エンコーダー信号）。 1：指令位置（指令パルス信号）。 「カウンターの種類」については「6.12.1 カウンターの種類と入力仕様」をご覧ください。
2	CU1H	カウンター1 がカウント対象をカウントしない機能を選びます。 0：カウンター1 がカウント対象をカウントします。 1：カウンター1 がカウント対象をカウントしません。 「カウント停止」については「6.12.4 カウンターのカウント停止と入力停止」をご覧ください。
3	CU2H	カウンター2 がカウント対象をカウントしない機能を選びます。 0：カウンター2 がカウント対象をカウントします。 1：カウンター2 がカウント対象をカウントしません。 「カウント停止」については「6.12.4 カウンターのカウント停止と入力停止」をご覧ください。
4	CU1L	カウンター1（RCUN1）を RLTC1 レジスタにラッチしたときの機能を選びます。 0：カウンター1（RCUN1）を 0 にクリアしません。 1：カウンター1（RCUN1）を 0 にクリアします。 「カウンターのクリア」については「6.12.2 カウンターのクリア」をご覧ください。
5	LOF1	LTC 信号 OFF から ON したときの RLTC1 レジスタラッチ機能を選びます。 0：カウンター1（RCUN1）を RLTC1 レジスタにラッチします。 1：カウンター1（RCUN1）を RLTC1 レジスタにラッチしません。 「カウンターのラッチ」については「6.12.3 カウンターのラッチ」をご覧ください。
6	CU1R	原点復帰制御による原点到達でカウンター1 をラッチする機能を選びます。 0：カウンター1（RCUN1）を RLTC1 レジスタにラッチしません。 1：カウンター1（RCUN1）を RLTC1 レジスタにラッチします。 「カウンターのラッチ」については「6.12.3 カウンターのラッチ」をご覧ください。

Bit	名称	説明
7	C1RM	コンパレータ1の比較値を上限にして、カウンタ1をリングカウントできます。 0: 無効。通常のカウンタ。 1: 有効。リングカウント。 「リングカウント」については「6.13.2 リングカウント」をご覧ください。
8	CU2L	カウンタ2 (RCUN2) を RLTC2 レジスタにラッチしたときの機能を選びます。 0: カウンタ2 (RCUN2) を 0 にクリアしません。 1: カウンタ2 (RCUN2) を 0 にクリアします。 「カウンタのクリア」については「6.12.2 カウンタのクリア」をご覧ください。
9	LOF2	LTC 信号 OFF から ON したときの RLTC2 レジスタラッチ機能を選びます。 0: カウンタ2 (RCUN2) を RLTC2 レジスタにラッチします。 1: カウンタ2 (RCUN2) を RLTC2 レジスタにラッチしません。 「カウンタのラッチ」については「6.12.3 カウンタのラッチ」をご覧ください。
10	CU2R	原点復帰制御による原点到達でカウンタ2をラッチする機能を選びます。 0: カウンタ2 (RCUN2) を RLTC2 レジスタにラッチしません。 1: カウンタ2 (RCUN2) を RLTC2 レジスタにラッチします。 「カウンタのラッチ」については「6.12.3 カウンタのラッチ」をご覧ください。
11	C2RM	コンパレータ2の比較値を上限にして、カウンタ2をリングカウントできます。 0: 無効。通常のカウンタ。 1: 有効。リングカウント。 「リングカウント」については「6.13.2 リングカウント」をご覧ください。
13,12	C1S	コンパレータ1の比較条件を選びます。 00b: 常に比較条件不成立。 01b: RCUN1 = RCMP1。 10b: RCUN1 < RCMP1。 11b: RCUN1 > RCMP1。 「コンパレータの比較条件」については「6.13.1.2 比較対象との比較条件」をご覧ください。
15,14	C2S	コンパレータ2の比較条件を選びます。 00b: 常に比較条件不成立。 01b: RCUN2 = RCMP2。 10b: RCUN2 < RCMP2。 11b: RCUN2 > RCMP2。 「コンパレータの比較条件」については「6.13.1.2 比較対象との比較条件」をご覧ください。
19:16	SYO	内部同期信号の発生タイミングを選びます。 0001b: コンパレータ1 比較条件成立時。 0010b: コンパレータ2 比較条件成立時。 1000b: 加速開始時。 1001b: 加速終了時。 1010b: 減速開始時。 1011b: 減速終了時。 その他: 内部同期信号を発生しません。 「内部同期信号」については「6.14.2 内部同期信号によるスタート」をご覧ください。

Bit	名称	説明
21,20	SYI	<p>内部同期信号の入力対象を選びます。</p> <p>00b : X 軸の内部同期信号。 01b : Y 軸の内部同期信号。 10b : Z 軸の内部同期信号。 11b : U 軸の内部同期信号。</p> <p>「内部同期信号」については「6.14.2 内部同期信号によるスタート」をご覧ください。</p>
23,22	SLM	<p>ソフトウェアリミットの機能を選びます。</p> <p>00b : ソフトウェアリミット位置で停止せず、割り込みも発生しません。 01b : ソフトウェアリミット位置で停止せず、イベント割り込み要因が発生します。 10b : ソフトウェアリミット位置で即停止して、エラー割り込み要因が発生します。 11b : ソフトウェアリミット位置で減速停止して、エラー割り込み要因が発生します。</p> <p>「ソフトウェアリミット」については「6.13.3 ソフトウェアリミット」をご覧ください。</p>
24	SLCU	<p>ソフトウェアリミットのカウンタ対象を選びます。</p> <p>0 : カウンター1 (RCUN1)。 1 : カウンター2 (RCUN2)。</p> <p>「ソフトウェアリミット」については「6.13.3 ソフトウェアリミット」をご覧ください。</p>
31:25	0	常に 0 を設定してください。

5.4.3.5 RENV4 : 環境設定 4

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
L4F	L4MD	L4DT	L4TL	L4T				L3F	L3MD	L3DT	L3TL	L3T			
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

制御コマンド : RRENV4(DFh), WRENV4(9Fh)

図 5.4-19 RENV4 レジスタ詳細

任意カウンターのラッチ機能を設定するレジスタです。

「カウンターのラッチ」については「6.12.3 カウンターのラッチ」をご覧ください。

表 5.4-10 RENV4 レジスタ説明

Bit	名称	説明
2:0	L3T	ラッチデータ 3 のトリガー信号を入力する端子を選びます。 000b : トリガー無効。 001b : LTCn 端子。 010b : ORGn 端子。 011b : EZn 端子。 100b : GPI4n 端子。 101b : GPI5n 端子。 110b : GPI6n 端子。 111b : GPI7n 端子。
3	L3TL	ラッチデータ 3 のトリガー信号の入力仕様を選びます。 0 : 立ち下がりエッジ。 1 : 立ち上がりエッジ。
4	L3DT	ラッチデータ 3 にラッチするカウンターを選びます。 0 : カウンター1 (RCUN1)。 1 : カウンター2 (RCUN2)。
5	L3MD	ラッチデータ 3 にラッチするモードを選びます。 0 : 初回のトリガー信号だけでラッチ。 1 : 毎回のトリガー信号ごとにラッチ。
7,6	L3F	ラッチデータ 3 のトリガー信号の入力ノイズフィルタ (最短応答信号幅) を選びます。 00b : 51~102 ns。 01b : 1.63~3.26 μs。 00b : 13.03~26.05 μs。 01b : 104.17~208.34 μs。 RENV1.FLTR ビットや RENV2.EINF ビットの選択は影響しません。
10:8	L4T	ラッチデータ 4 のトリガー信号を入力する端子を選びます。 000b : トリガー無効。 001b : LTCn 端子。 010b : ORGn 端子。 011b : EZn 端子。 100b : GPI4n 端子。 101b : GPI5n 端子。 110b : GPI6n 端子。 111b : GPI7n 端子。
11	L4TL	ラッチデータ 4 のトリガー信号の入力仕様を選びます。 0 : 立ち下がりエッジ。 1 : 立ち上がりエッジ。
12	L4DT	ラッチデータ 4 にラッチするカウンターを選びます。 0 : カウンター1 (RCUN1)。 1 : カウンター2 (RCUN2)。

Bit	名称	説明
13	L4MD	ラッチデータ 4 にラッチするモードを選びます。 0 : 初回のトリガー信号だけでラッチ。 1 : 毎回のトリガー信号ごとにラッチ。
15, 14	L4F	ラッチデータ 4 のトリガー信号の入力ノイズフィルター（最短応答信号幅）を選びます。 00b : 51~102 ns。 01b : 1.63~3.26 μ s。 00b : 13.03~26.05 μ s。 01b : 104.17~208.34 μ s。 RENV1.FLTR ビットや RENV2.EINF ビットの選択は影響しません。
31:16	0	常に 0 を設定してください。

重 要

ラッチデータ 3 (RLTC3) がトリガー有効 (RENV4.L3T \neq 000b) な場合に、トリガー信号の入力仕様 (RENV4.L3TL) を変更したら、必ず入力ノイズフィルター (RENV4.L3F) の設定時間を待機してください。

RENV4.L3F ビットの設定時間が経過する前に LTC3E (3Ch) コマンドを書き込むと、余分なラッチが発生します。

RENV4.L3TL ビットを変更する前に、トリガー無効 (RENV4.L3T=000b) を設定すれば、待機が不要になります。

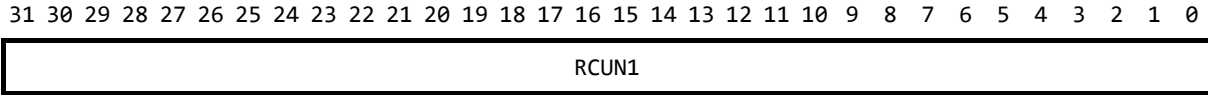
これは、ラッチデータ 4 (RLTC4) についても同様です。

5.4.4 カウンターレジスタ

カウンター用のレジスタです。

「カウンター」については「6.12 カウンター」をご覧ください。

5.4.4.1 RCUN1 : カウンター1



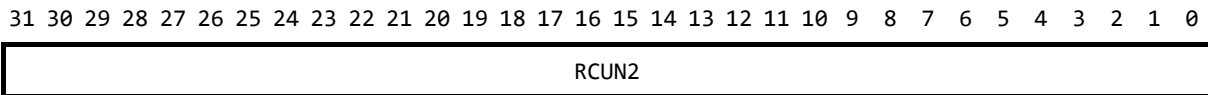
制御コマンド : RRCUN1(E3h), WRCUN1(A3h)

図 5.4-20 RCUN1 レジスタ詳細

主に指令位置をカウントするカウンター1 のカウント値を取得するレジスタです。

設定範囲は、-2,147,483,648～+2,147,483,647 です。

5.4.4.2 RCUN2 : カウンター2



制御コマンド : RRCUN2(E4h), WRCUN2(A4h)

図 5.4-21 RCUN2 レジスタ詳細

主に機械位置をカウントするカウンター2 のカウント値を取得するレジスタです。

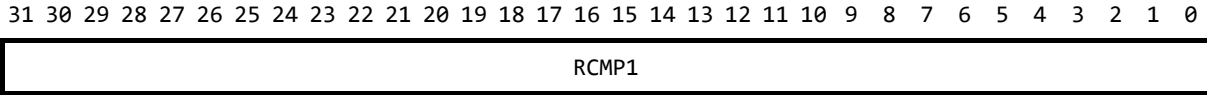
設定範囲は、-2,147,483,648～+2,147,483,647 です。

5.4.5 コンパレータレジスタ

コンパレータ用のレジスタです。

「コンパレータ」については「6.13 コンパレータ」をご覧ください。

5.4.5.1 RCMP1 : コンパレータ1 比較値



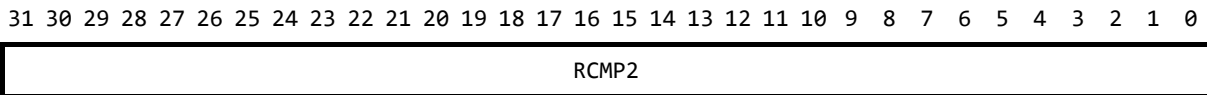
制御コマンド : RRCMP1(E7h), WRCMP1(A7h)

図 5.4-22 RCMP1 レジスタ詳細

コンパレータ1 比較値を設定するレジスタです。

設定範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.5.2 RCMP2 : コンパレータ2 比較値



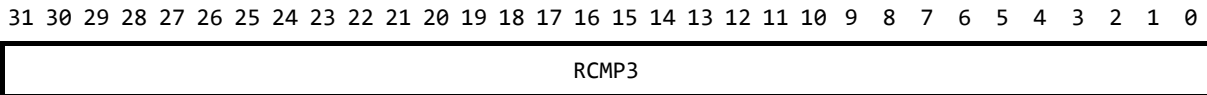
制御コマンド : RRCMP2(E8h), WRCMP2(A8h)

図 5.4-23 RCMP2 レジスタ詳細

コンパレータ2 比較値を設定するレジスタです。

設定範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.5.3 RCMP3 : コンパレータ3 比較値



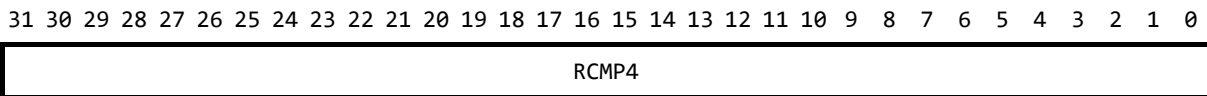
制御コマンド : RRCMP3(E9h), WRCMP3(A9h)

図 5.4-24 RCMP3 レジスタ詳細

ソフトウェアリミット機能専用のコンパレータ3 比較値を設定するレジスタです。

設定範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.5.4 RCMP4 : コンパレータ4 比較値



制御コマンド : RRCMP4(EAh), WRCMP4(AAh)

図 5.4-25 RCMP4 レジスタ詳細

ソフトウェアリミット機能専用のコンパレータ4 比較値を設定するレジスタです。

設定範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.6 カウンターラッチレジスタ

カウンターラッチ用のレジスタです。

LTC 信号 ON や ORG 信号 ON、LTCH (29h) コマンドの書き込みで、対応するカウンターのカウント値をラッチできます。

「カウンターラッチ」については「6.12.3 カウンターのラッチ」をご覧ください。

5.4.6.1 RLTC1 : ラッチデータ 1

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRLTC1(EDh)

図 5.4-26 RLTC1 レジスタ詳細

カウンター1 専用のラッチデータ 1 を取得するレジスタです。

データ範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.6.2 RLTC2 : ラッチデータ 2

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRLTC2(Eeh)

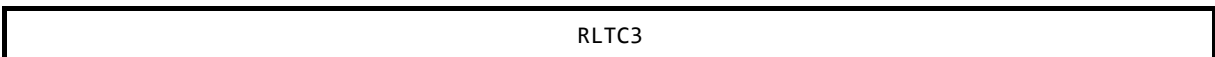
図 5.4-27 RLTC2 レジスタ詳細

カウンター2 専用のラッチデータ 2 を取得するレジスタです。

データ範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.6.3 RLTC3 : ラッチデータ 3

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRLTC3(EFh)

図 5.4-28 RLTC3 レジスタ詳細

ラッチデータ 3 を取得するレジスタです。

データ範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.6.4 RLTC4 : ラッチデータ 4

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0



制御コマンド : RRLTC4(F0h)

図 5.4-29 RLTC4 レジスタ詳細

ラッチデータ 4 を取得するレジスタです。

データ範囲は、-2,147,483,648~+2,147,483,647 です。

5.4.7 割り込みレジスタ

割り込み制御用のレジスタです。

「割り込み」については「6.15 割り込み要求」をご覧ください。

5.4.7.1 RIRQ : イベント割り込み要求

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	IRBY	IREZ	IRSA	IRDR	IRSD	IROL	IRLT	IRC2	IRC1	IRDE	IRDS	IRUE	IRUS	IRNM	IREN
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	IRL4	IRL3

制御コマンド : RRIRQ(ECh), WRIRQ(ACh)

図 5.4-30 RIRQ レジスタ詳細

イベント割り込み要求を設定するレジスタです。

RIRQ レジスタで1を設定したイベント割り込み要因が発生した場合、RIST レジスタの関連するビットに1が設定されます。

表 5.4-11 RIRQ レジスタ説明

Bit	名称	説明
0	IREN	1 : 動作が正常に停止したとき、割り込みを生成します。
1	IRNM	1 : プリレジスタが書き込み可能に変化したとき、割り込みを生成します。 (MSTS.SPRF ビットが1から0に変化する)
2	IRUS	1 : 加速を開始したとき、割り込みを生成します。 (SSTS.SFU ビットが0から1に変化する)
3	IRUE	1 : 加速を終了したとき、割り込みを生成します。 (SSTS.SFU ビットが1から0に変化する)
4	IRDS	1 : 減速を開始したとき、割り込みを生成します。 (SSTS.SFD ビットが0から1に変化する)
5	IRDE	1 : 減速を終了したとき、割り込みを生成します。 (SSTS.SFD ビットが1から0に変化する)
6	IRC1	1 : コンパレータ1の比較条件が成立したとき、割り込みを生成します。 (MSTS.SCP1 ビットが0から1に変化する)
7	IRC2	1 : コンパレータ2の比較条件が成立したとき、割り込みを生成します。 (MSTS.SCP2 ビットが0から1に変化する)
8	IRLT	1 : LTC 信号でカウント値をラッチする設定で LTC 信号が ON したとき、割り込みを生成します。 設定対象はラッチデータ 1 またはラッチデータ 2 です。 (RENV3.LOF1=1 かつ RENV3.LOF2=1 を選択すれば割り込みを生成しない)
9	IROL	1 : 原点復帰制御でカウント値をラッチする設定で ORG 信号が ON したとき、割り込みを生成します。 設定対象はラッチデータ 1 またはラッチデータ 2 です。 (RENV3.CU1R=0 かつ RENV3.CUR2=0 を選択すれば割り込みを生成しない) この割り込みは原点復帰制御以外の動作モードでラッチが行われなくても発生します。

Bit	名称	説明
10	IRSD	1 : SD 信号が ON したとき、割り込みを生成します。 (RSTS.SDIN ビットが 0 から 1 に変化する) この割り込みは SDn 端子に汎用入力 (RMD.MSDE=0) を選択していても発生します。
11	IRDR	1 : PDR 信号か MDR 信号が変化したとき、割り込みを生成します。 PEn=H レベルのときは、割り込みを生成しません。 この割り込みはスイッチ制御以外の動作モードでも発生します。
12	IRSA	1 : CSTA 信号が ON したとき、割り込みを生成します。 (RSTS.OSTA ビットが 0 から 1 に変化する)
13	IREZ	1 : 原点復帰 1 (RENV2.ORM=1) の動作モードが減速中に停止したとき、割り込みを生成します。 (RSTS.CND=1101b のまま RSPD.EZC=0 になって急停止する)
14	IRBY	1 : 動作がスタートしたとき、割り込みを生成します。 (MSTS.SRUN ビットが 0 から 1 に変化する)
15	0	常に 0 を設定してください。
16	IRL3	1 : RENV4.L3DT ビットで選択したカウンタをラッチしたとき、割り込みを生成します。
17	IRL4	1 : RENV4.L4DT ビットで選択したカウンタをラッチしたとき、割り込みを生成します。
31:18	0	常に 0 を設定してください。

5.4.7.2 REST : エラー割り込み要因

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	ESMS	ESPS	ESPE	ESEE	ESPO	ESSD	ESEM	ESSP	ESAL	ESML	ESPL
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

制御コマンド : RREST(F2h), WREST(B2h)

図 5.4-31 REST レジスタ詳細

エラー割り込み要因を取得するレジスタです。

「エラー割り込み」については「6.15.1 エラー割り込み」をご覧ください。

表 5.4-12 REST レジスタ説明

Bit	名称	説明
0	ESPL	1 : PEL 信号 ON で異常停止 (スタート時または動作中)。
1	ESML	1 : MEL 信号 ON で異常停止 (スタート時または動作中)。
2	ESAL	1 : ALM 信号 ON で異常停止 (スタート時または動作中もしくは停止中)。
3	ESSP	1 : CSTP 信号 ON で異常停止。
4	ESEM	1 : CEMG 信号 ON で異常停止。
5	ESSD	1 : SD 信号 ON で異常停止。ただし、RENV1.SDM=1 を設定した場合。
6	ESPO	1 : PA, PB 信号の入力用バッファカウンタ (4 bit) がオーバーフローで異常停止。
7	ESEE	1 : EA, EB 信号の入力エラーが発生しました。動作は停止しません。 *1
8	ESPE	1 : PA, PB 信号の入力エラーが発生しました。動作は停止しません。 *2
9	ESPS	1 : コンパレータ 3 (PSL) の比較条件が成立による異常停止。 ただし、RENV3.SLM=10b または RENV3.SLM=11b を設定した場合。
10	ESMS	1 : コンパレータ 4 (MSL) の比較条件が成立による異常停止。 ただし、RENV3.SLM=10b または RENV3.SLM=11b を設定した場合。
31:11	0	常に 0 が取得されます。

*1 ESEE : EA, EB 信号が 90 度位相差モードで同時に変化しました。

または、2 パルスモードで同時に入力されました。

エンコーダなどの電源投入時やノイズ検出時に、発生します。

電源投入が原因ならば、対処は不要です。

ノイズ検出が原因ならば、発生頻度によって対処が必要です。

*2 ESPE : PA, PB 信号が 90 度位相差モードで同時に変化しました。

または、2 パルスモードで同時に入力されました。

手動パルサーなどの電源投入時やノイズ検出時に、発生します。

電源投入が原因ならば、対処は不要です。

ノイズ検出が原因ならば、発生頻度によって対処が必要です。

5.4.7.3 RIST : イベント割り込み要因

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ISMS	ISPS	ISSA	ISMD	ISPD	ISSD	ISOL	ISLT	ISC2	ISC1	ISDE	ISDS	ISUE	ISUS	ISNM	ISEN
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	ISL4	ISL3	ISBY	ISEZ

制御コマンド : RIST(F3h), WRIST(B3h)

図 5.4-32 RIST レジスタ詳細

イベント割り込み要因を取得するレジスタです。

「イベント割り込み」については「6.15.2 イベント割り込み」をご覧ください。

表 5.4-13 RIST レジスタ説明

Bit	名称	説明
0	ISEN	1 : 動作が正常に停止しました。
1	ISNM	1 : プリレジスタが書き込み可能に変化しました。 (MSTS.SPRF ビットが 1 から 0 に変化した)
2	ISUS	1 : 加速を開始しました。 (SSTS.SFU ビットが 0 から 1 に変化した)
3	ISUE	1 : 加速を終了しました。 (SSTS.SFU ビットが 1 から 0 に変化した)
4	ISDS	1 : 減速を開始しました。 (SSTS.SFD ビットが 0 から 1 に変化した)
5	ISDE	1 : 減速を終了しました。 (SSTS.SFD ビットが 1 から 0 に変化した)
6	ISC1	1 : コンパレータ 1 の比較条件が成立しました。 (MSTS.SCP1 ビットが 0 から 1 に変化した)
7	ISC2	1 : コンパレータ 2 の比較条件が成立しました。 (MSTS.SCP2 ビットが 0 から 1 に変化した)
8	ISLT	1 : LTC 信号でカウント値をラッチする設定で、LTC 信号が ON しました。
9	ISOL	1 : 原点復帰制御でカウント値をラッチする設定で、ORG 信号が ON しました。
10	ISSD	1 : SD 信号が ON しました。 (RSTS.SDIN ビットが 0 から 1 に変化した)
11	ISPD	1 : PDR 信号が変化しました。 (RSTS.SPDR ビットが 0 から 1、または 1 から 0 に変化した)
12	ISMD	1 : MDR 信号が変化しました。 (RSTS.SMDR ビットが 0 から 1、または 1 から 0 に変化した)
13	ISSA	1 : 外部スタート信号が ON しました。 (RSTS.OSTA ビットが 0 から 1 に変化した)
14	ISPS	1 : コンパレータ 3 の比較条件 (PSL) が成立しました。 (MSTS.SCP3 ビットが 0 から 1 に変化した)

Bit	名称	説明
15	ISMS	1 : コンパレータ4 の比較条件 (MSL) が成立しました。 (MSTS.SCP4 ビットが 0 から 1 に変化した)
16	ISEZ	1 : 原点復帰 1 (RENV2.ORM=1) の動作が減速中に停止した。
17	ISBY	1 : 動作がスタートしました。 (MSTS.SRUN ビットが 0 から 1 に変化した)
18	ISL3	1 : RENV4.L3DT ビットで選択したカウンタをラッチしました。
19	ISL4	1 : RENV4.L4DT ビットで選択したカウンタをラッチしました。
31:20	0	常に 0 が取得されます。

Bit	名称	説明
7	SEMG	CEMG 信号の入力状態を表します。 0 : OFF。 1 : ON。 CEMG 信号の入力論理は、負論理です。
8	SPCS	PCSn 端子に入力した PCS 信号および OSTA 信号の入力状態を表します。 0 : OFF。 1 : ON。 PCSn 端子に入力する PCS 信号および OSTA 信号の入力論理は、RENV1.PCSL ビットで選択できます。
9	SERC	ERC 信号の出力状態を表します。 0 : OFF。 1 : ON。 ERC 信号の出力論理は、RENV1.ERCL ビットで選択できます。
10	SEZ	EZ 信号の入力状態を表します。 0 : OFF。 1 : ON。 EZ 信号の入力論理は、RENV2.EZL ビットで選択できます。
11	SPDR	PDR 信号の入力状態を表します。 0 : OFF。 1 : ON。 PDR 信号の入力論理は、RENV1.DRL ビットで選択できます。 RENV1.DRL ビットは、MDR 信号と共通です。 PEn=H レベルのときも、RSTS.SPDR ビットは変化します。
12	SMDR	MDR 信号の入力状態を表します。 0 : OFF。 1 : ON。 MDR 信号の入力論理は、RENV1.DRL ビットで選択できます。 RENV1.DRL ビットは、PDR 信号と共通です。 PEn=H レベルのときも、RSTS.SMDR ビットは変化します。
13	SLTC	LTC 信号の入力状態を表します。 0 : OFF。 1 : ON。 LTC 信号の入力論理は、RENV1.LTCL ビットで選択できます。
14	SDIN	SD 信号の入力状態を表します。 0 : OFF。 1 : ON。 SD 信号の入力論理は、RENV1.SDL ビットで選択できます。

Bit	名称	説明
15	SINP	INP 信号の入力状態を表します。 0 : OFF。 1 : ON。 INP 信号の入力論理は、RENV1.INPL ビットで選択できます。
16	SDIR	動作方向を表します。 0 : +方向。 1 : -方向。
17	SL3E	ラッチデータ 3 用トリガー信号の監視状態を表します。 0 : 監視していません。 1 : 監視しています。 LTC3E (3Ch) コマンドでトリガー信号の監視を開始できます。
18	SL3C	ラッチデータ 3 のラッチ状態を表します。 0 : 1 度もラッチしていません。 1 : 1 度以上ラッチしています。 LTC3D (3Eh) コマンドで 0 にクリアし、トリガー信号の監視を終了できます。
19	SL3F	ラッチデータ 3 が変更されるたびに、0 と 1 をトグルします。 LTC3D (3Eh) コマンドで 0 にクリアし、トリガー信号の監視を終了できます。
20	SL4E	ラッチデータ 4 用トリガー信号の監視状態を表します。 0 : 監視していません。 1 : 監視しています。 LTC4E (3Dh) コマンドでトリガー信号の監視を開始できます。
21	SL4C	ラッチデータ 4 のラッチ状態を表します。 0 : 1 度もラッチしていません。 1 : 1 度以上ラッチしています。 LTC4D (3Fh) コマンドで 0 にクリアし、トリガー信号の監視を終了できます。
22	SL4F	ラッチデータ 4 が変更されるたびに、0 と 1 をトグルします。 LTC4D (3Fh) コマンドで 0 にクリアし、トリガー信号の監視を終了できます。
31:23	0	常に 0 が取得されます。

5.4.9 共用ポート制御レジスタ

共用ポート制御用のレジスタです。

5.4.9.1 RSMG : 共用ポート管理

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMG15	SMG14	SMG13	SMG12	SMG11	SMG10	SMG9	SMG8	SMG7	SMG6	SMG5	SMG4	SMG3	SMG2	SMG1	SMG0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

制御コマンド : RRSMG (FAh), WRSMG (BAh)

図 5.4-34 RSMG レジスタ詳細

共用ポートを管理するレジスタです。

シリアル通信の場合に使用できる共用ポートの機能仕様を選択できます。

パラレル通信の場合は無視されます。

表 5.4-15 RSMG レジスタ説明

Bit	名称	説明
15:0	SMG0 } SMG15	D0/SP0 から D15/SP15 端子の機能仕様を選びます。 0 : 正論理の共用入力ポート。 1 : 正論理の共用出力ポート。
31:16	0	常に 0 を設定してください。

5.4.9.2 RSDT : 共用ポート情報

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SDT15	SDT14	SDT13	SDT12	SDT11	SDT10	SDT9	SDT8	SDT7	SDT6	SDT5	SDT4	SDT3	SDT2	SDT1	SDT0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

制御コマンド : RRSDT (FBh), WRSMT (BBh)

図 5.4-35 RSDT レジスタ詳細

共用ポートの書き込みと読み出し用のレジスタです。

シリアル通信の場合に使用できる共用ポートの状態を読み出せ、共用出力ポートの状態を書き込みます。

パラレル通信の場合は無視されます。

表 5.4-16 RSDT レジスタ説明

Bit	名称	説明
15:0	SDT0 } SDT15	D0/SP0 から D15/SP15 端子の状態を読み出せ、共用出力ポートの状態を書き込みます。 0 : L レベル。 1 : H レベル。
31:16	0	常に 0 を設定してください。

5.5 動作モード

制御方法と移動方法の組み合わせによって、12 種類の動作モードを選択できます。

動作モードは、RMD.MOD ビットで選択できます。

表 5.5-1 動作モード一覧

名称と説明	対象
<p><動作モード選択></p> <p>000 0000 (00h) : コマンド制御による＋方向に連続移動の動作モード</p> <p>000 1000 (08h) : コマンド制御による－方向に連続移動の動作モード</p> <p>000 0001 (01h) : パルサー制御による連続移動の動作モード</p> <p>000 0010 (02h) : スイッチ制御による連続移動の動作モード</p> <p>001 0000 (10h) : 原点復帰制御による＋方向に原点復帰の動作モード</p> <p>001 1000 (18h) : 原点復帰制御による－方向に原点復帰の動作モード</p> <p>100 0001 (41h) : 位置決め制御による相対移動の動作モード</p> <p>100 0111 (47h) : 位置決め制御によるタイマーの動作モード</p> <p>101 0001 (51h) : パルサー制御による相対移動の動作モード</p> <p>101 0110 (56h) : スイッチ制御による相対移動の動作モード</p> <p>110 0010 (62h) : 直線補間制御による連続移動の動作モード</p> <p>110 0011 (63h) : 直線補間制御による相対移動の動作モード</p> <p>その他の値は、設定しないでください。</p>	RMD.MOD(6:0)

5.5.1 コマンド制御

停止コマンドで停止することを目的とした制御方法です。

5.5.1.1 +方向に連続移動 (00h)

スタートすると、+方向に指令パルスを出し始めます。

停止コマンドを書き込むと、指令パルスを停止します。

指令パルスが停止すると、動作を完了します。

目標速度オーバーライドや速度変更コマンドを使って、動作中でも柔軟に速度制御できます。

5.5.1.2 -方向に連続移動 (08h)

スタートすると、-方向に指令パルスを出し始めます。

停止コマンドを書き込むと、指令パルスを停止します。

指令パルスが停止すると、動作を完了します。

目標速度オーバーライドや速度変更コマンドを使って、動作中でも柔軟に速度制御できます。

5.5.2 位置決め制御

残量パルスが0（RPLS=0）で停止することを目的とした制御方法です。

RMV レジスタの値を変更するたび、残量パルス数を再計算して、RPLS レジスタの値を更新します。

RPLS レジスタは、指令パルスの出力ごとに、ダウンカウントします。

速度パターンが高速 1 または高速 2 の場合は、RPLS<RSDC になると減速を開始します。

RPLS=0 になると、指令パルスを停止します。

停止コマンドで、途中停止できます。

残量スタートコマンドで、再開できます。

5.5.2.1 相対移動（41h）

スタートしたとき、RPLS レジスタを RMV レジスタの絶対値で更新します。

スタートすると、RMV>0 ならば+方向、RMV<0 ならば-方向に指令パルスを出力し始めます。

指令パルスが停止すると、動作を完了します。

RMV=0（RPLS=0）でスタートを試みると、指令パルスを出力せずに、動作を完了します。

5.5.2.2 タイマー（47h）

スタートしたとき、RPLS レジスタを RMV レジスタで更新します。

スタートすると、RPLS=0 になるまで、指令パルスを出力せずに動作します。

速度パターンは、FL 定速または FH 定速を使ってください。

RPLS=0 になると、動作を完了します。

RMV レジスタは、1~2,147,483,647 を設定してください。

RMV=0（RPLS=0）でスタートを試みると、動作を完了します。

プリレジスタを使った継続動作で、動作と動作の間に任意の停止時間を設ける場合に使えます。

（例えば、1000 pps で 120 pulse を設定すると 120 ms だけ一時停止します）

PEL 信号 ON, MEL 信号 ON, SD 信号 ON, ALM 信号 ON およびソフトウェアリミットでは、停止しません。

CSTP 信号 ON, CEMG 信号 ON では、停止します。

方向変化タイマーの完了待ち（RSTS.CND=0110b）が発生しません。

指令パルスを出力しないので、カウントに指令パルスを選択したカウンターは動作しません。

RMD.MINP=1 でも、INP 信号による動作の完了遅延は発生しません。

内部動作時間の誤差を低減するため、RMD.METM=0 を選択してください。

この場合でも、BSY 信号は設定時間より最長 750 ns（CLK 信号 15 周期）まで長くなる可能性があります。

5.5.3 パルサー制御

PA 信号と PB 信号の入力に同期して、各動作を制御します。

PA, PB信号の入力端子が有効 (PE_n=L) かつPA, PB信号の入力機能が有効 (RENV2.POFF=0) な場合に使えます。

PE_n 端子を使うと、1 組の手動パルサー (PA_n, PB_n 端子) で複数の軸を切り替えられます。

PE_n 端子にはプルアップ抵抗が内蔵されているため、オープンときは PA 信号と PB 信号の入力が無効になります。

ノイズ耐性を向上するために、外部プルアップ抵抗 (5~10 kΩ) の追加を推奨します。

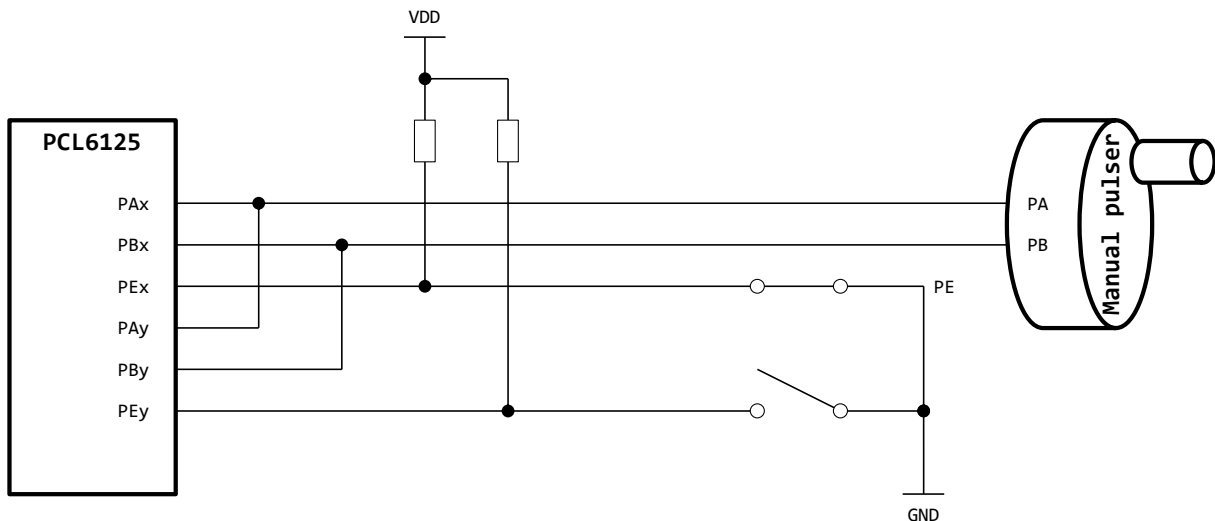


図 5.5-1 手動パルサー接続

「PE 信号の入力ノイズフィルター」は、RENV1.DRF ビットで、選択できます。

「PA, PB 信号の入力ノイズフィルター」は、RENV2.PINF ビットで、選択できます。

スタートすると、「PA, PB 信号の入力待ち」(RSTS.CND=1000b) になります。

その後、PA 信号と PB 信号の入力に同期して、指令パルスを出力します。

速度パターンは、FH 定速を推奨します。

減速を伴う速度パターンや減速停止コマンドを行うと、内部パルスの減速時間だけ停止が遅れます。

PA 信号と PB 信号の入力仕様は、RENV2.PIM ビットで 4 種類から選択できます。

- 90 度位相差モード 1 通倍
- 90 度位相差モード 2 通倍
- 90 度位相差モード 4 通倍
- 2 パルスモード

内部回路に入力されるカウント UP, DOWN 信号は、RENV2.PIM ビットの選択で、以下のように認識されます。

① 90 度位相差モード 1 通倍 (RENV2.PIM=00b)

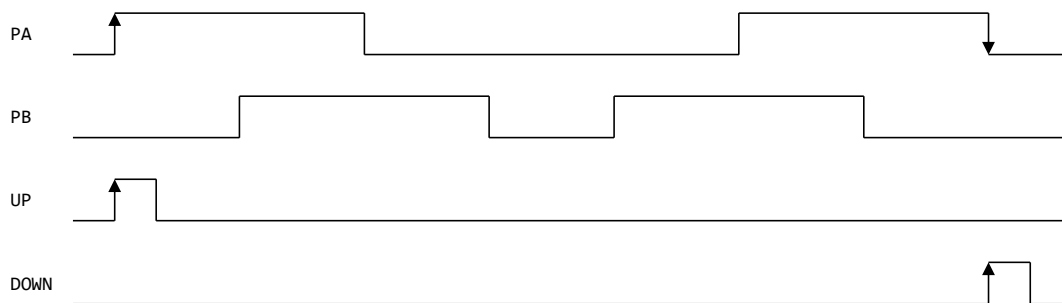


図 5.5-2 UP,DOWN (90 度位相差モード 1 通倍) タイミング

② 90 度位相差モード 2 通倍 (RENV2.PIM=01b)

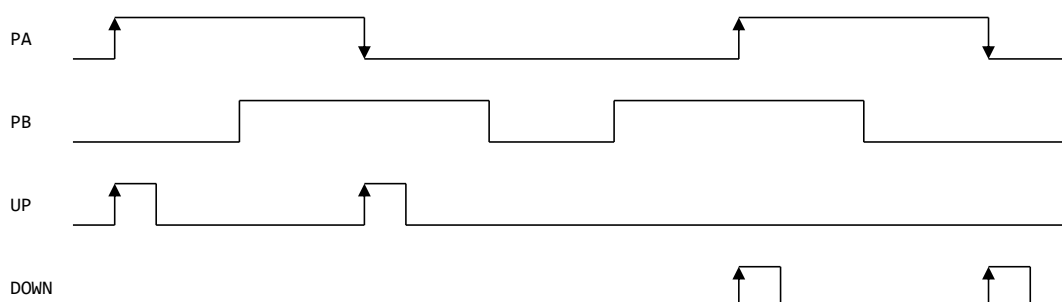


図 5.5-3 UP,DOWN (90 度位相差モード 2 通倍) タイミング

③ 90 度位相差モード 4 通倍 (RENV2.PIM=10b)

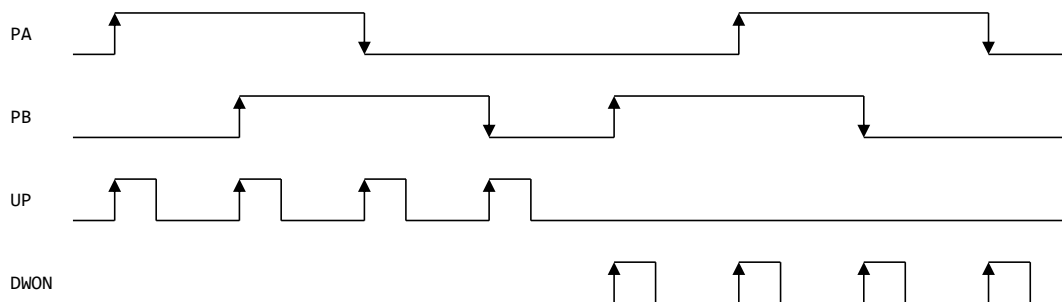


図 5.5-4 UP,DOWN (90 度位相差モード 4 通倍) タイミング

④ 2 パルスモード (RENV2.PIM=11b)

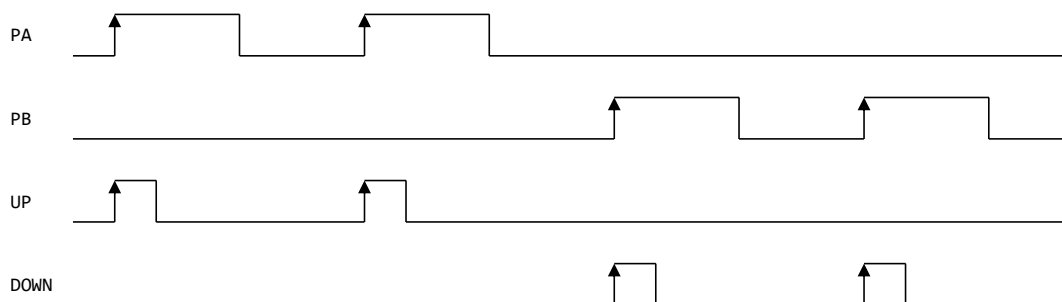


図 5.5-5 UP,DOWN (2 パルスモード) タイミング

UP, DOWN 信号に同期して、FH 速度の内部パルスを歯抜けに出力します。

このため、PA 信号と PB 信号の入力と指令パルスの出力タイミングは、最長で内部パルス周期分の誤差が発生します。

＜最高入力周波数（FP）の計算＞

パルサーは手動で回転させるため、PA 信号と PB 信号の入力周波数が一定ではありません。

最高入力周波数（FP）は、FH 速度と入力仕様によって制限されます。

FH 速度は必要としている FP 以上に高速な速度を設定してください。

FH 速度には、モータードライバの入力速度上限を設定できます。

FP を考慮して FH 速度を上げると、出力パルス幅は狭くなります。

入力周波数が FH 速度を超えると、入力用バッファカウンタ（符号付き 4 bit）にバッファリングされます。

入力用バッファカウンタがオーバーフローした場合は、REST.ESPO=1 のエラー割り込みを生成します。

PA 信号と PB 信号の入力が同時に変化したときは、REST.ESPE=1 のエラー割り込みを生成します。

このときは、パルサー信号の入力をカウントしません。

$$FP < FH \div PIMG$$

計算式にある PIMG は RENV2.PIM ビットの選択により、以下のとおりです。

表 5.5-2 入力インターフェース定数

RENV2.PIM	PIMG
00b（90 度位相差モード 1 通倍）	1
01b（90 度位相差モード 2 通倍）	2
10b（90 度位相差モード 4 通倍）	4
11b（2 パルスモード）	1

PA 信号と PB 信号の入力周波数が一定ではない場合は、最短周期の入力周波数が FP になります。

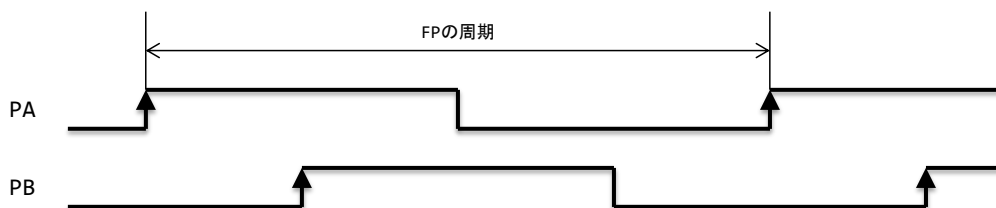


図 5.5-6 パルサー信号と FP 周期

例えば、90 度位相差 2 通倍入力で FH 速度=1000pps の場合、PA 信号と PB 信号の入力周波数は 500Hz 未満が目安です。

表 5.5-3 パルサー制御の関連情報

名称と説明	対象
<p><手動パルサー有効信号></p> <p>L : 有効。</p> <p>H : 無効。</p>	PEn 端子
<p><手動パルサーA 相信号></p> <p>パルサー制御 (RMD.MOD=01h, 51h) では PA 信号の入力端子です。</p>	PAn 端子
<p><手動パルサーB 相信号></p> <p>パルサー制御 (RMD.MOD=01h, 51h) では PB 信号の入力端子です。</p>	PBn 端子
<p><PE 信号の入力ノイズフィルタ (最短応答信号幅) ></p> <p>0 : 51~102 ns。</p> <p>1 : 26.67~53.34 μs。</p>	RENV1.DRF(27)
<p><PA, PB 信号の入力ノイズフィルタ (最短応答信号幅) ></p> <p>0 : 51~102 ns。</p> <p>1 : 102~153 ns。</p>	RENV2.PINF(22)
<p><PA 信号と PB 信号の入力仕様></p> <p>00b : 90 度位相差モード 1 逡倍。</p> <p>01b : 90 度位相差モード 2 逡倍。</p> <p>10b : 90 度位相差モード 4 逡倍。</p> <p>11b : 2 パルスモード。</p>	RENV2.PIM(21:20)
<p><PA 信号と PB 信号のカウント方向></p> <p>0 : PA 信号の入力位相が進んでいるときにカウントアップ。</p> <p>1 : PB 信号の入力位相が進んでいるときにカウントアップ。</p>	RENV2.PDIR(23)
<p><PA 信号と PB 信号の入力機能></p> <p>0 : 手動パルサー信号を入力します。</p> <p>1 : 手動パルサー信号を入力しません。入力エラーも検出しません。</p>	RENV2.POFF(15)
<p><エラー割り込み要因 (ESPO) ></p> <p>1 : PA, PB 信号の入力用バッファカウンタ (4 bit) がオーバーフローして、異常停止しました。</p>	REST.ESPO(6)
<p><エラー割り込み要因 (ESPE) ></p> <p>1 : PA, PB 信号の入力エラーが発生しました。動作は停止しません。</p>	REST.ESPE(8)
<p><動作状態></p> <p>1000b : PA, PB 信号の入力待ち。</p>	RSTS.CND(3:0)

5.5.3.1 連続移動 (01h)

PA 信号と PB 信号の入力に同期して、コマンド制御を行います。

PA, PB 信号の入力待ち (RSTS.CND=1000b) 状態で、PA 信号や PB 信号を入力すると、指令パルスを出し始めます。

カウント方向は、PA 信号と PB 信号、RENV2.PDIR ビットで決まります。

表 5.5-4 パルサー信号とカウント方向

RENV2.PIM	RENV2.PDIR	PA, PB 信号	カウント方向
00b, 01b, 10b : 90 度位相差モード	0	PA 信号の入力位相が進んでいる	＋方向
		PB 信号の入力位相が進んでいる	－方向
	1	PB 信号の入力位相が進んでいる	＋方向
		PA 信号の入力位相が進んでいる	－方向
11b : 2 パルスモード	0	PA 信号の立ち上がり	＋方向
		PB 信号の立ち上がり	－方向
	1	PB 信号の立ち上がり	＋方向
		PA 信号の立ち上がり	－方向

STOP (49h) コマンドを書き込むと、動作を完了します。

カウント方向が＋方向のとき、PEL 信号 ON で停止します。

カウント方向が－方向のとき、MEL 信号 ON で停止します。

動作方向の EL 信号 ON で停止しても、エラー割り込みは発生せず、動作を継続します。

逆方向の PA 信号や PB 信号を入力すれば、停止要因の EL 位置から脱出できます。

5.5.3.2 相対移動 (51h)

PA 信号と PB 信号の入力に同期して、位置決め制御を行います。

スタートしたとき、RPLS レジスタを RMV レジスタの絶対値で更新します。

PA, PB 信号の入力待ち (RSTS.CND=1000b) 状態で、PA 信号や PB 信号を入力すると、指令パルスを出し始めます。

カウント方向は、 $RMV > 0$ ならば＋方向、 $RMV < 0$ ならば－方向に決まります。

カウント方向に、PA 信号と PB 信号、RENV2.PDIR ビットは影響しません。

$RPLS = 0$ になると、指令パルスを停止します。

指令パルスが停止すると、動作を完了します。

動作を完了後は、PA 信号と PB 信号の入力で、指令パルスを出しません。

$RMV = 0$ でスタートを試みると、指令パルスを出しせずに、動作を完了します。

STOP (49h) コマンドを実行しても、動作を完了できます。

5.5.4 スイッチ制御

＋方向駆動スイッチ信号（PDRn）と－方向駆動スイッチ信号（MDRn）の入力をトリガーに、各動作モードを制御します。

PDR, MDR信号の入力端子が有効（PEn=L）な場合に使えます。

PEn 端子を使うと、1 組の駆動スイッチ（PAn, PBn 端子）で複数の軸を切り替えられます。

接続の方法はパルサー制御と同様です。

「図 5.5-1 手動パルサー接続」をご覧ください。

PDR 信号の入力状態は、RSTS.SPDR ビットで、確認できます。

MDR 信号の入力状態は、RSTS.SMDR ビットで、確認できます。

PDR 信号と MDR 信号の入力論理は、RENV1.DRL ビットで、選択できます。

PE 信号、PDR 信号、MDR 信号の入力ノイズフィルターは、RENV1.DRF ビットで、選択できます。

PDR 信号と MDR 信号が変化時の RIST レジスタ割り込みは、RIRQ.IRDR ビットで、選択できます。

RIST レジスタ割り込みは、PDR 信号が変化時に RIST.ISPD=1、MDR 信号が変化時に RIST.ISMD=1 です。

スタートすると、RSTS.CND=0001b（PDR, MDR 信号の入力待ち）になります。

その後、PDR 信号の入力で＋方向、MDR 信号の入力で－方向に、指令パルスを出します。

カウント方向が＋方向のとき、PEL 信号 ON で停止します。

カウント方向が－方向のとき、MEL 信号 ON で停止します。

動作方向の EL 信号 ON で停止しても、エラー割り込みは発生せず、動作を継続します。

逆方向の PDR 信号や MDR 信号を入力すれば、停止要因の EL 位置から脱出できます。

表 5.5-5 スイッチ制御の関連情報

名称と説明	対象
<駆動スイッチ有効信号> L：有効。 H：無効。	PEn 端子
<＋方向駆動スイッチ信号> スイッチ制御（RMD.MOD=02h, 56h）では PDR 信号の入力端子です。	PAn 端子
<－方向駆動スイッチ信号> スイッチ制御（RMD.MOD=02h, 56h）では MDR 信号の入力端子です。	PBn 端子
<PDR, MDR 信号の入力論理> 0：負論理になります。 1：正論理になります。	RENV1.DRL(25)
<PDR, MDR, PE 信号の入力ノイズフィルター（最短応答信号幅）> 0：51～102 ns。 1：27～54 μs。	RENV1.DRF(27)

名称と説明	対象
<イベント割り込み要因 (ISPD) > 1 : PDR 信号が変化しました。	RIST.ISPD(11)
<イベント割り込み要因 (ISMD) > 1 : MDR 信号が変化しました。	RIST.ISMD(12)
<動作状態> 0001b : PDR, MDR 信号の入力待ち。	RSTS.CND(3:0)
<信号状態 (SPDR) > 0 : PDR 信号 OFF。 1 : PDR 信号 ON。	RSTS.SPDR(11)
<信号状態 (SMDR) > 0 : MDR 信号 OFF。 1 : MDR 信号 ON。	RSTS.SMDR(12)

5.5.4.1 連続移動 (02h)

PDR 信号 ON と MDR 信号 ON に連動して、コマンド制御を行います。

スタートすると、PDR 信号 ON の間は+方向、MDR 信号 ON の間は-方向に、指令パルスを出力します。

PDR 信号 OFF や MDR 信号 OFF だけでは、動作を完了しません。

PDR 信号と MDR 信号の入力待ち (RSTS.CND=0001b) の間は、PDR 信号や MDR 信号で何度でも制御できます。

STOP (49h) コマンドを書き込むと、動作を完了します。

PDR 信号と MDR 信号は、エッジトリガーです。

PDR 信号 ON や MDR 信号 ON の状態でスタートしても、無視します。

PDR 信号 ON を入力すると+方向に動作して、PDR 信号 OFF を入力すると停止します。

PDR 信号 ON の間は、MDR 信号 ON の入力は無視します。

MDR 信号 ON を入力すると-方向に動作して、MDR 信号 OFF を入力すると停止します。

MDR 信号 ON の間は、PDR 信号 ON の入力は無視します。

速度パターンが高速 1 または高速 2 の場合は、PDR 信号 OFF や MDR 信号 OFF で減速してから停止します。

PDR 信号 OFF や MDR 信号 OFF で減速中に、逆方向を ON したときは、減速停止後に、逆方向へ動作します。

5.5.4.2 相対移動 (56h)

PDR 信号 ON と MDR 信号 ON に連動して、位置決め制御を行います。

RMV レジスタは、1~2,147,483,647 を設定してください。

停止中に PDR 信号 ON または MDR 信号 ON した時、RMV レジスタの値を RPLS レジスタにコピーして、スタートします。

スタートすると、PDR 信号 ON は+方向、MDR 信号 ON は-方向に、指令パルスを出力します。

RPLS=0 になると、指令パルスを停止して、動作を継続します。

PDR 信号と MDR 信号の入力待ち (RSTS.CND=0001b) の間は、PDR 信号や MDR 信号で何度でも制御できます。

STOP (49h) コマンドを書き込むと、動作を完了します。

PDR 信号と MDR 信号は、エッジトリガーです。

PDR 信号 ON や MDR 信号 ON の状態でスタートコマンドを書き込みしても、無視します。

PDR 信号と MDR 信号の入力は、PDR 信号と MDR 信号の入力待ち (RSTS.CND=0001b) の間だけ有効です。

PDR 信号の操作例 (RMV=4) :

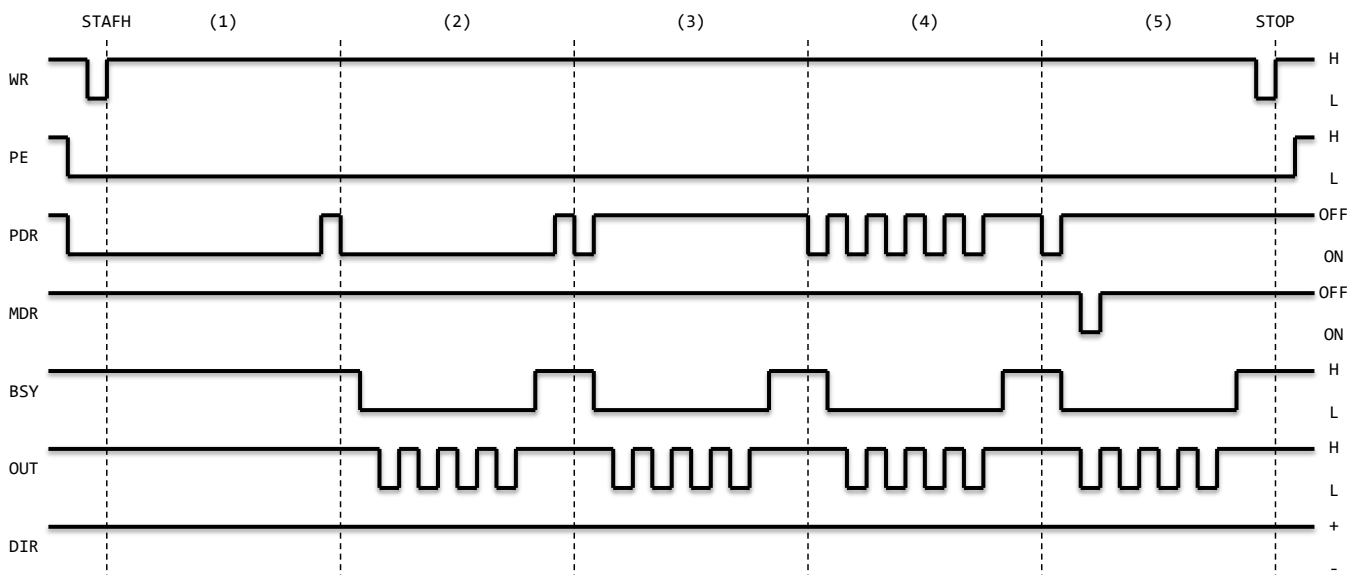


図 5.5-7 駆動スイッチ入力と動作タイミング

- (1) エッジトリガーなので、PDR 信号 ON で動作をスタートしても、動作しません。
- (2) 相対移動なので、PDR 信号 ON を継続しても、RPLS=0 で指令パルスを停止します。
- (3) 相対移動なので、PDR 信号 OFF を入力しても、RPLS=0 まで指令パルスを出力します。
- (4) 動作中は RSTS.CND≠0001b なので、PDR 信号 ON を何回入力しても、動作に影響はありません。
- (5) 動作中は RSTS.CND≠0001b なので、MDR 信号 ON を入力しても、動作に影響はありません。

PDR 信号 ON で動作中に、PEL 信号 ON で停止中は、MDR 信号 ON が有効です。

MDR 信号 ON で動作中に、MEL 信号 ON で停止中は、PDR 信号 ON が有効です。

PEL 信号の動作例 (RMV=4) :

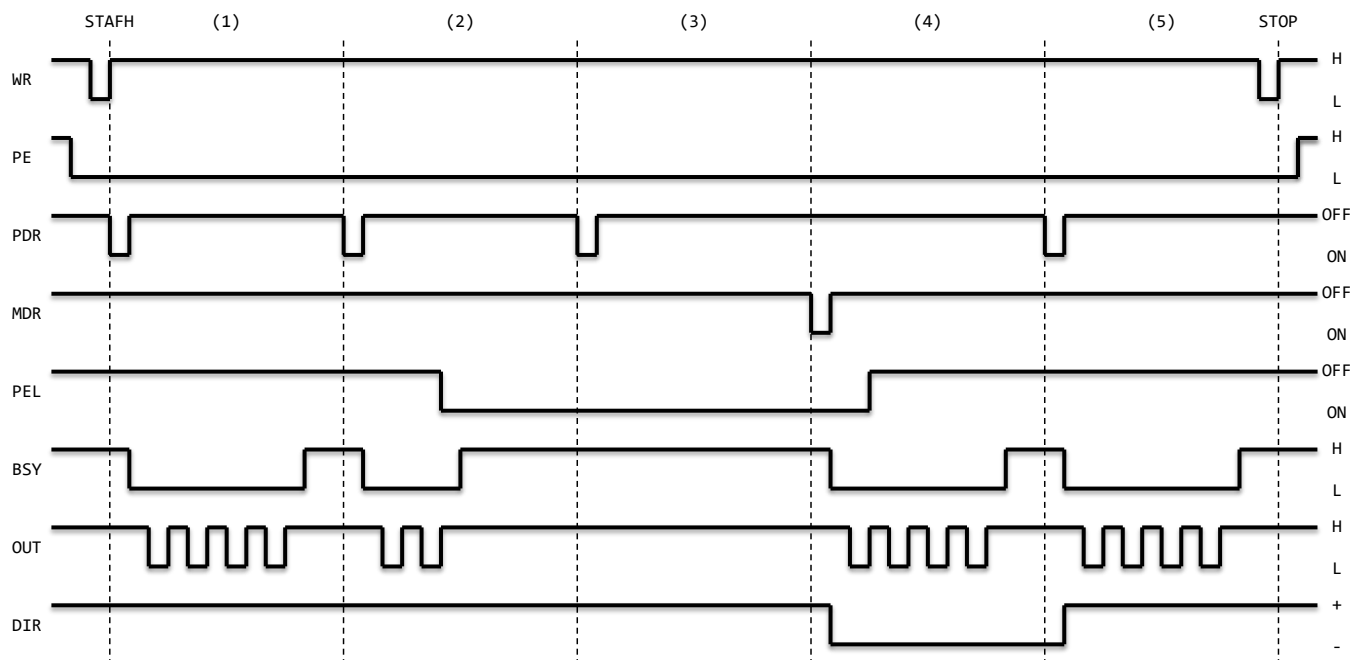


図 5.5-8 エンドリミット入力と動作タイミング

- (1) 動作をスタートすると、PDR 信号 ON で+方向に動作できます。
- (2) PDR 信号 ON で動作中に、PEL 信号 ON で停止します。
- (3) PEL 信号 ON の間は、PDR 信号 ON で動作しません。
- (4) PEL 信号 ON の間も、MDR 信号 ON で-方向に動作できます。
- (5) PEL 信号 OFF になると、PDR 信号 ON で+方向に動作できます。

5.5.5 原点復帰制御

原点で停止することを目的とした制御方法です。

ORG 信号の入力状態は、SSTS.SORG ビットで、確認できます。

ORG 信号の入力論理は、RENV1.ORGL ビットで、選択できます。

ORG 信号の入力ノイズフィルターは、RENV1.FLTR ビットで、選択できます。

原点復帰は、ORG 信号が OFF から ON になる位置を探すため、必ず OFF の位置へ移動してからスタートしてください。

ORG 信号が ON の位置からスタートすると、コマンドなどの停止要因が無い限り、停止しません。

EZ 信号の入力状態は、RSTS.SEZ ビットで、確認できます。

EZ 信号の入力論理は、RENV2.EZL ビットで、選択できます。

EZ 信号の入力ノイズフィルターは、RENV2.EINF ビットで、選択できます。

EZ 信号の入力回数（ダウンカウン初期値）は、RENV2.EZD ビットで、設定できます。

EZ 信号のダウンカウン値は、RSPD.EZC ビットで、確認できます。

ORG 信号と EZ 信号の関係については「6.6.3 原点（ORG）、エンコーダーZ 相（EZ）」をご覧ください。

PEL 信号の入力状態は、SSTS.SPEL ビットで、確認できます。

MEL 信号の入力状態は、SSTS.SMEL ビットで、確認できます。

PEL 信号と MEL 信号の入力論理は、ELLn 端子で、選択できます。

PEL 信号と MEL 信号の入力処理は、RENV1.ELM ビットで、選択できます。

PEL 信号と MEL 信号の入力ノイズフィルターは、RENV1.FLTR ビットで、選択できます。

原点復帰の完了時に、カウンタをラッチおよびクリアできます。

「カウンタのラッチとクリア」については「6.12.2 カウンタのクリア」をご覧ください。

原点復帰の完了時に、偏差カウンタクリア信号を出力できます。

「偏差カウンタクリア信号」については「6.7.2 偏差カウンタクリア（ERC）」もご覧ください。

表 5.5-6 原点復帰制御の関連情報

名称と説明	対象
<ORG 信号の入力状態> 0 : OFF。 1 : ON。	SSTS.SORG(14)
<ORG 信号の入力論理> 0 : 負論理。 1 : 正論理。	RENV1.ORGL(7)

名称と説明	対象
<p><PEL, MEL, ORG 信号の入力ノイズフィルタ（最短応答信号幅）></p> <p>0 : 51~102 ns。</p> <p>1 : RENV1.FTM ビットで選択します。</p>	RENV1.FLTR(26)
<p><RENV1.FLTR=1 の入力ノイズフィルタ（最短応答信号幅）></p> <p>00b : 1.63~3.26 μs。</p> <p>01b : 13.03~26.05 μs。</p> <p>10b : 104.17~208.34 μs。</p> <p>11b : 0.84~1.67 ms。</p>	RENV1.FTM(21,20)
<p><EZ 信号の入力状態></p> <p>0 : OFF。</p> <p>1 : ON。</p>	RSTS.SEZ(10)
<p><EZ 信号の入力論理></p> <p>0 : 負論理。</p> <p>1 : 正論理。</p>	RENV2.EZL(28)
<p><EA, EB, EZ 信号の入力ノイズフィルタ（最短応答信号幅）></p> <p>0 : 51~102 ns。</p> <p>1 : 102~153 ns。</p>	RENV2.EINF(18)
<p><EZ 信号の入力回数（ダウンカウント初期値）></p> <p>0000b (1 回) ~ 1111b (16 回)。</p>	RENV2.EZD(27:24)
<p><EZ 信号のダウンカウント値></p> <p>ダウンカウント初期値は、RENV2.EZD ビットの値です。</p>	RSPD.EZC(19:16)
<p><PEL 信号の入力状態></p> <p>0 : OFF。</p> <p>1 : ON。</p>	SSTS.SPEL(12)
<p><MEL 信号の入力状態></p> <p>0 : OFF。</p> <p>1 : ON。</p>	SSTS.SMEL(13)
<p><動作方向の EL 信号の入力論理></p> <p>L : 正論理。</p> <p>H : 負論理。</p>	ELLn 端子
<p><動作方向の EL 信号の入力処理></p> <p>0 : 即停止。</p> <p>1 : 減速停止。</p>	RENV1.ELM(3)

5.5.5.1 +方向に原点復帰 (10h)

スタートすると、+方向に指令パルスを出し始めます。

原点復帰条件が成立すると、指令パルスを停止します。

指令パルスが停止すると、動作を完了します。

原点復帰方法は、RENV2.ORM ビットで、選択できます。

カウンタ1, 2 を原点位置でラッチするかどうかは、それぞれ RENV3.CU1R, CU2R ビットで選択できます。

ラッチしたときにカウンタ1, 2 をクリアするかどうかは、それぞれ RENV3.CU1L, CU2L ビットで選択できます。

原点復帰要因による停止時に ERC 信号を出力するかは、RENV1.EROR ビットで選択できます。

異常停止要因による停止時に ERC 信号を出力するかは、RENV1.EROE ビットで選択できます。

ERC 信号については「6.7.2 偏差カウンタクリア (ERC)」をご覧ください。

表 5.5-7 原点復帰動作の関連情報

名称と説明	対象
<原点復帰方法> 0: 原点復帰 0 (ORG 信号、停止) 1: 原点復帰 1 (ORG 信号、EZ 信号、停止) 「原点復帰方法」については「5.5.5.1.1 原点復帰 0」以降をご覧ください。	RENV2.ORM(29)
<原点復帰制御による原点到達でカウンタ1 を RLTC1 レジスタにラッチ> 0: カウンタ1 (RCUN1) を RLTC1 レジスタにラッチしません。 1: カウンタ1 (RCUN1) を RLTC1 レジスタにラッチします。	RENV3.CU1R(6)
<原点復帰制御による原点到達でカウンタ2 を RLTC2 レジスタにラッチ> 0: カウンタ2 (RCUN2) を RLTC2 レジスタにラッチしません。 1: カウンタ2 (RCUN2) を RLTC2 レジスタにラッチします。	RENV3.CU2R(10)
<カウンタ1 (RCUN1) をラッチでカウンタ1 を 0 にクリア> 0: カウンタ1 (RCUN1) を 0 にクリアしません。 1: カウンタ1 (RCUN1) を 0 にクリアします。	RENV3.CU1L(4)
<カウンタ2 (RCUN2) をラッチでカウンタ2 を 0 にクリア> 0: カウンタ2 (RCUN2) を 0 にクリアしません。 1: カウンタ2 (RCUN2) を 0 にクリアします。	RENV3.CU2L(8)
<原点復帰要因による停止時の ERCn 端子の出力機能> 0: ERC 信号を出力しません。 1: ERC 信号を出力します。	RENV1.EROR(11)
<異常停止要因による停止時の ERCn 端子の出力機能> 0: ERC 信号を出力しません。 1: ERC 信号を出力します。	RENV1.EROE(10)

5.5.5.1.1 原点復帰 0

RENV2.ORM=0 を選択した場合は、ORG 信号 OFF から ON の場所を原点位置に設定します。

FL 定速と FH 定速の速度パターンでは、原点位置で停止します。

高速 1 と高速 2 の速度パターンでは、原点位置を通過後に停止します。

例：STAFL（50h）コマンド

＋方向へ FL 定速の速度パターンで動作します。

FL 速度で定速後、ORG 信号 OFF から ON で即停止します。

動作を完了します。

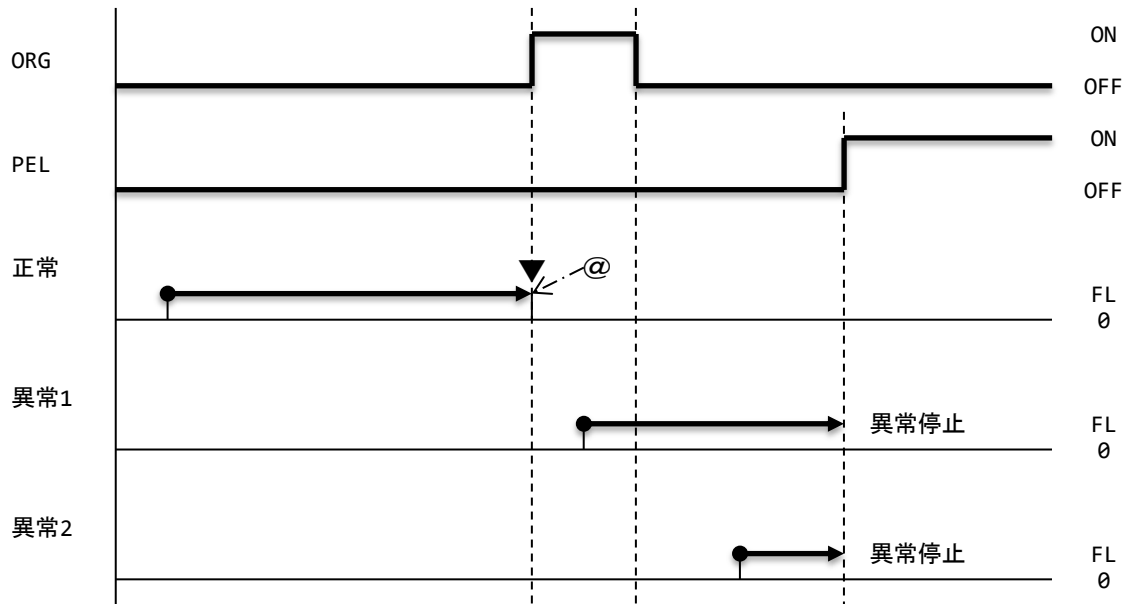


図 5.5-9 定速パターンで原点復帰 0 の動作シーケンス

- ▼：RENV3.CU1R=1 を選択した場合にカウンタ1 をラッチするタイミングおよび RENV3.CU2R=1 を選択した場合にカウンタ2 をラッチするタイミング。
RENV3.CU1L=1 を選択した場合はカウンタ1 を 0 にクリアできます。
RENV3.CU2L=1 を選択した場合はカウンタ2 を 0 にクリアできます。
- @：RENV1.EROR=1 を選択した場合の ERC 信号の出力タイミング。
サーボモータードライバを制御する場合に使ってください。
RENV1.EROE=1 を選択した場合は異常停止時にも ERC 信号を出力できます。

例：STAUD（53h）コマンド（RENV1.ELM=1）

＋方向へ高速 2 の速度パターンで動作します。

FL 速度から加速後、ORG 信号 OFF から ON で減速停止します。

動作を完了します。

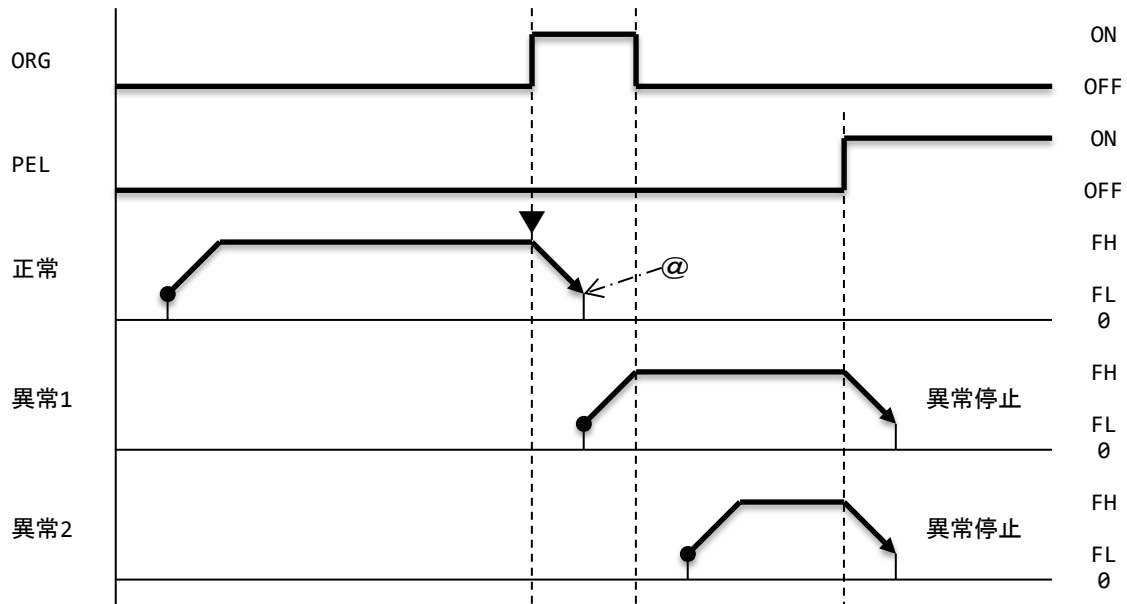


図 5.5-10 高速パターンで原点復帰 0 の動作シーケンス

- ▼：RENV3.CU1R=1 を選択した場合にカウンタ-1 をラッチするタイミングおよび RENV3.CU2R=1 を選択した場合にカウンタ-2 をラッチするタイミング。
 RENV3.CU1L=1 を選択した場合はカウンタ-1 を 0 にクリアできます。
 RENV3.CU2L=1 を選択した場合はカウンタ-2 を 0 にクリアできます。
 機械位置カウンタをクリアすれば、原点位置からの移動量をカウントできます。
- @：RENV1.EROR=1 を選択した場合の ERC 信号の出力タイミング。
 必要ではありませんが、サーボモータードライバを制御する場合に使えます。
 RENV1.EROE=1 を選択した場合は異常停止時にも ERC 信号を出力できます。

例：STAUD（53h）コマンド（RENV1.ELM=1、RENV1.SDM=0）

＋方向へ高速 2 の速度パターンで動作します。

FL 速度から加速後、SD 信号 ON で FL 速度まで減速を開始します。

ORG 信号 OFF から ON で停止します。

動作を完了します。

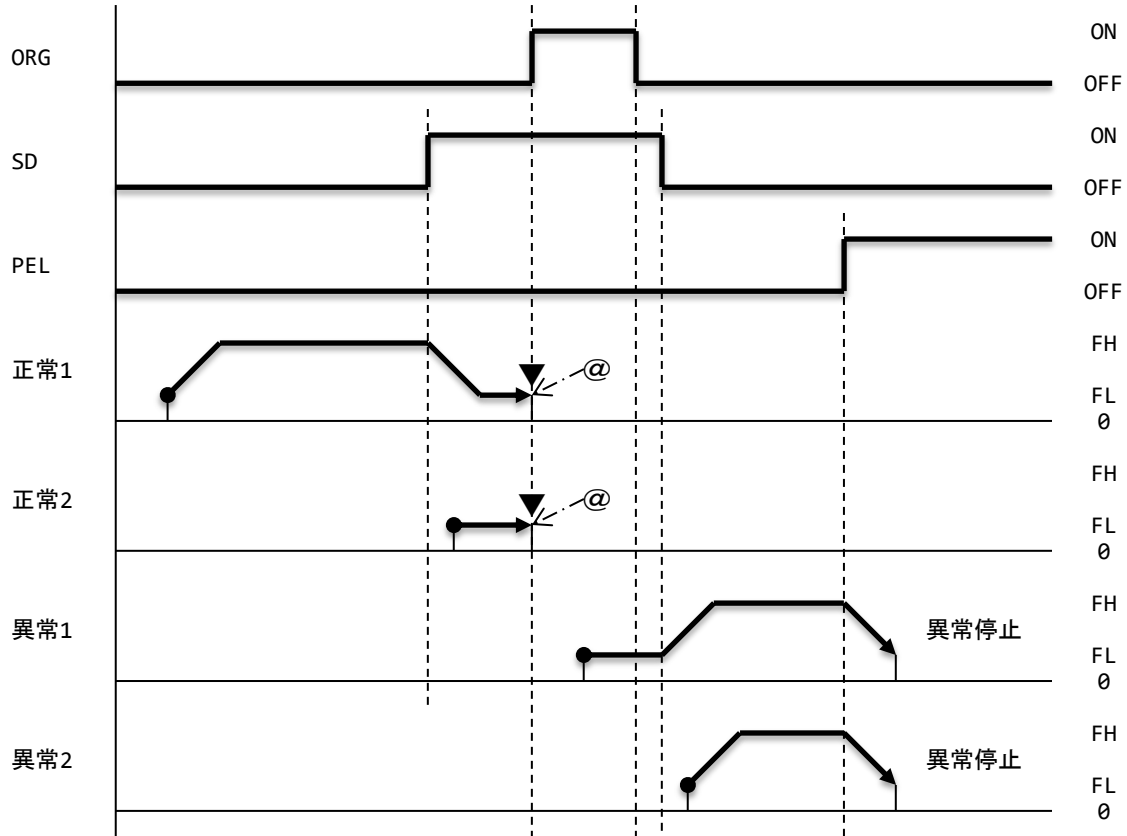


図 5.5-11 高速パターンで SD 信号を含む原点復帰 0 の動作シーケンス

- ▼：RENV3.CU1R=1 を選択した場合にカウンター1 をラッチするタイミングおよび RENV3.CU2R=1 を選択した場合にカウンター2 をラッチするタイミング。
 RENV3.CU1L=1 を選択した場合はカウンター1 を 0 にクリアできます。
 RENV3.CU2L=1 を選択した場合はカウンター2 を 0 にクリアできます。
- @：RENV1.EROR=1 を選択した場合の ERC 信号の出力タイミング。
 サーボモータードライバーを制御する場合に使ってください。
 RENV1.EROE=1 を選択した場合は異常停止時にも ERC 信号を出力できます。

備 考

SD 信号 ON の位置は、FL 速度へ到達してから ORG 信号 ON するように、調整してください。

5.5.5.1.2 原点復帰 1

RENV2.ORM=1 を選択した場合は、ORG 信号 OFF から ON 後、指定回数 EZ 信号 ON になった場所を原点位置に設定します。
エンコーダーが必要になりますが、速度パターンに依らず、原点位置で停止します。

例：STAUD（53h）コマンド（RENV2.EZD=0001b、RENV1.ELM=1）

＋方向へ高速 2 の速度パターンで動作します。

FL 速度から加速後、ORG 信号 OFF から ON で減速します。

EZ 信号 OFF から ON をカウントして、指定回数の EZ 信号 ON で即停止します。

動作を完了します。

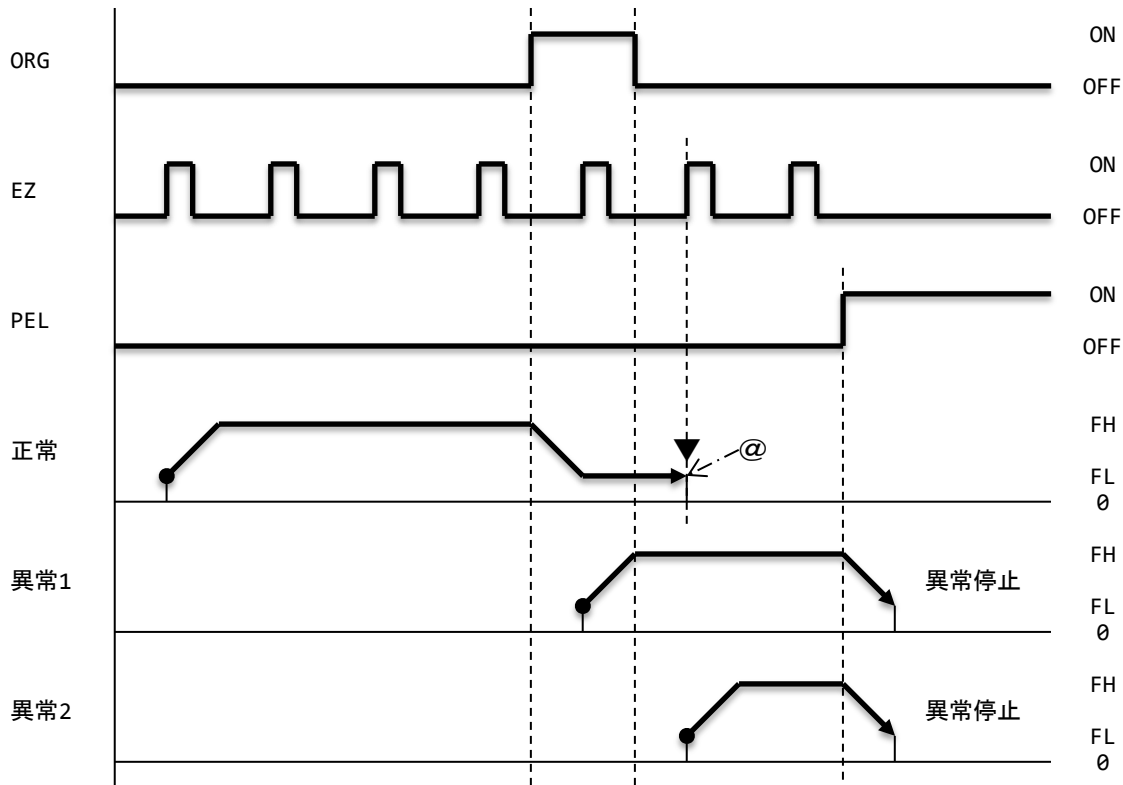


図 5.5-12 原点復帰 2 の動作シーケンス

- ▼：RENV3.CU1R=1 を選択した場合にカウンター1 をラッチするタイミングおよび RENV3.CU2R=1 を選択した場合にカウンター2 をラッチするタイミング。
RENV3.CU1L=1 を選択した場合はカウンター1 を 0 にクリアできます。
RENV3.CU2L=1 を選択した場合はカウンター2 を 0 にクリアできます。
- @：RENV1.EROR=1 を選択した場合の ERC 信号の出力タイミング。
サーボモータードライバーを制御する場合に使ってください。
RENV1.EROE=1 を選択した場合は異常停止時にも ERC 信号を出力できます。

備 考

EZ 信号 ON の回数は、FL 速度へ到達してから停止するように、調整してください。

注 意

減速の途中でも、EZ 信号 ON を指定回数カウントすると、即停止します。

5.5.5.2 一方向に原点復帰 (18h)

動作方向と動作方向の EL 信号が逆転する以外は「5.5.5.1 十方向に原点復帰 (10h)」と同様に動作します。

5.5.6 直線補間制御

1 つ以上の本製品を使い、任意の軸を組み合わせで直線補間を行う制御方法です。

1 つの主軸に追従して、複数の従軸を直線補間できます。

例えば、PCL6145 ならば、X,Y,Z 軸を直線補間制御中に、U 軸をコマンド制御することができます。

また、X,Y 軸を直線補間で制御中に、Z,U 軸を直線補間することもできます。

複数の本製品を使うと、任意の 5 軸以上で直線補間をスタートして、動作時間が等しくなる同期動作を行えます。

速度設定は、全ての補間動作軸に行います。

補間動作軸は、直線補間制御を行う全ての軸です。

全ての補間動作軸に主軸の速度を設定してください。

速度倍率 (RMG) も、全ての補間動作軸に同じ値を設定してください。

スタートコマンドと停止コマンドは、補間動作軸を軸選択 (SELn) に設定して、任意の軸の SEL エリアに書き込みます。

複数の本製品を使う場合は、CSTA 端子で同時スタートし、CSTP 端子で同時停止してください。

「同時スタート」については「6.8.1 同時スタート (CSTA)」をご覧ください。

「同時停止」については「6.10.1 同時停止 (CSTP)」をご覧ください。

「同時減速」を使用する場合は「6.9.1 同時減速 (CSD)」をご覧ください。

異常停止が発生した場合に備えて、全ての補間動作軸で RMD.MSPE=1 と RMD.MSP0=1 を選択してください。

備 考

本製品の直線補間制御は、STAUD (53h) コマンドを使用して加速や減速ができます。
全ての補間軸で RMD.MADJ ビットと RMD.MSDP ビットの設定値を合わせてください。
RMD.MSDP=1 の場合は、全ての補間軸の RDP レジスタ設定値を移動量が最大である補間軸に合わせてください。

注 意

複数の本製品を使う場合は、1 つの水晶発振器から全ての本製品に CLK 信号を供給します。
CLK 信号が別々の水晶発振器から供給されている場合は、周波数誤差により補間軌跡と動作時間に誤差が生じます。

直線補間精度：

直線補間は、現在座標から終点座標に向かって直線を描きます。右図は終点座標(10,4)までの直線を描かせた例です。

直線補間時の指定直線に対する位置精度は、全補間範囲内で ± 0.5 LSB (Least Significant Bit) です。

LSB は、RMV レジスタの最小単位で、右図のマス目の間隔です。機械座標系の分解能に相当します。

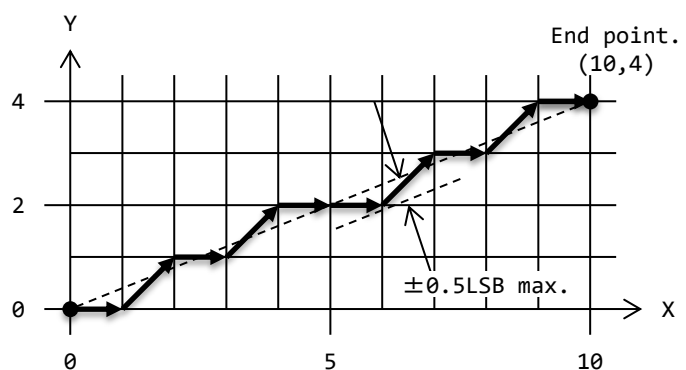


図 5.5-13 直線補間制御の LSB

5.5.6.1 連続移動 (62h)

スタートすると、 $RMV > 0$ ならば＋方向、 $RMV < 0$ ならば－方向に指令パルスを出力し始めます。

主軸は、補間動作軸の中で、RMV レジスタの絶対値が最大値の軸です。

従軸は、主軸以外の補間動作軸です。

従軸の指令パルスは、主軸の指令パルスを歯抜けさせて出力します。

停止コマンドを書き込むと、指令パルスを停止します。

指令パルスが停止すると、動作を完了します。

以下は、2 つの本製品を使い、それぞれを PCL6125 と PCL6115 とした設定例です。

PCL6125 の X 軸と Y 軸、および PCL6115 の X 軸を 8 : 5 : 10 で連続移動させます。

表 5.5-8 直線補間制御で連続移動の設定例

レジスタ	PCL6125		PCL6115	説明
	X2 軸	Y2 軸	X1 軸	
RMD.MOD	62h	62h	62h	直線補間制御で連続移動の動作モードを選びます。
RMD.MSDP	0	0	0	主軸と同じ値を設定します。
RMD.MSY	01b	01b	01b	CSTA 信号の入力で同時スタートできます。 (スタートコマンド書き込みで RSTS.CND=0010h になる)
RMD.MSPE	1	1	1	CSTP 信号の入力で同時停止できます。
RMD.MSPO	1	1	1	異常停止時に CSTP 信号を出力できます。
RMD.MADJ	0	0	0	主軸と同じ値を設定します。
RMD.MCDE	1	1	1	CSD 信号の入力で同時減速できます。
RMD.MCDO	1	1	1	FL 定速中と減速中に CSD 信号を出力できます。
RMV	8	5	10	補間動作軸の補間比率を設定します。
RIP	10	10	10	主軸の RMV レジスタ絶対値を設定します。
RDP	0	0	0	主軸と同値を設定します。
RFL	50,000	50,000	50,000	主軸の FL 速度を設定します。
RFH	50,000	50,000	50,000	主軸の FH 速度を設定します。
RMG	599	599	599	主軸の速度倍率 (2 倍) を設定します。
補間動作軸	○	○	○	補間動作軸は全軸です。
主軸	—	—	○	主軸は RMV レジスタの絶対値が最大値の軸です。
従軸	○	○	—	従軸は主軸以外の補間動作軸全てです。

5.5.6.2 相対移動（63h）

スタートすると、 $RMV > 0$ ならば＋方向、 $RMV < 0$ ならば－方向に指令パルスを出力し始めます。

いずれかの補間動作軸が $RIP = 0$ の場合は、指令パルスを出力せずに停止します。

主軸は、補間動作軸の中で、 RMV レジスタの絶対値が最大値の軸です。

従軸は、主軸以外の補間動作軸です。

従軸の指令パルスは、主軸の指令パルスを歯抜けさせて出力します。

主軸が $RPLS = 0$ になると、指令パルスを停止します。

主軸が別の本製品にある場合は、それぞれの補間動作軸が $RPLS = 0$ になると、指令パルスを停止します。

全ての軸の指令パルスが停止すると、動作を完了します。

以下は、PCL6145 の設定例と指令パルス出力例です。

PCL6145 の X 軸と Y 軸、および Z 軸を 8 : 5 : 10 で相対移動させます。

表 5.5-9 直線補間制御で相対移動の設定例

レジスタ	PCL6145			説明
	X 軸	Y 軸	Z 軸	
RMD	33040063h	33040063h	33040063h	直線補間制御で相対移動の動作モードなどを選びます。
RMV	8	5	10	補間動作軸の移動量を設定します。
RIP	10	10	10	主軸の RMV レジスタ絶対値を設定します。
RDP	0	0	0	主軸と同値を設定します。
RFL	50,000	50,000	50,000	主軸の FL 速度を設定します。
RFH	50,000	50,000	50,000	主軸の FH 速度を設定します。
RMG	599	599	599	主軸の速度倍率（2 倍）を設定します。
補間動作軸	○	○	○	補間動作軸は全軸です。
主軸	—	—	○	主軸は RMV レジスタの絶対値が最大値の軸です。
従軸	○	○	—	従軸は主軸以外の補間動作軸全てです。

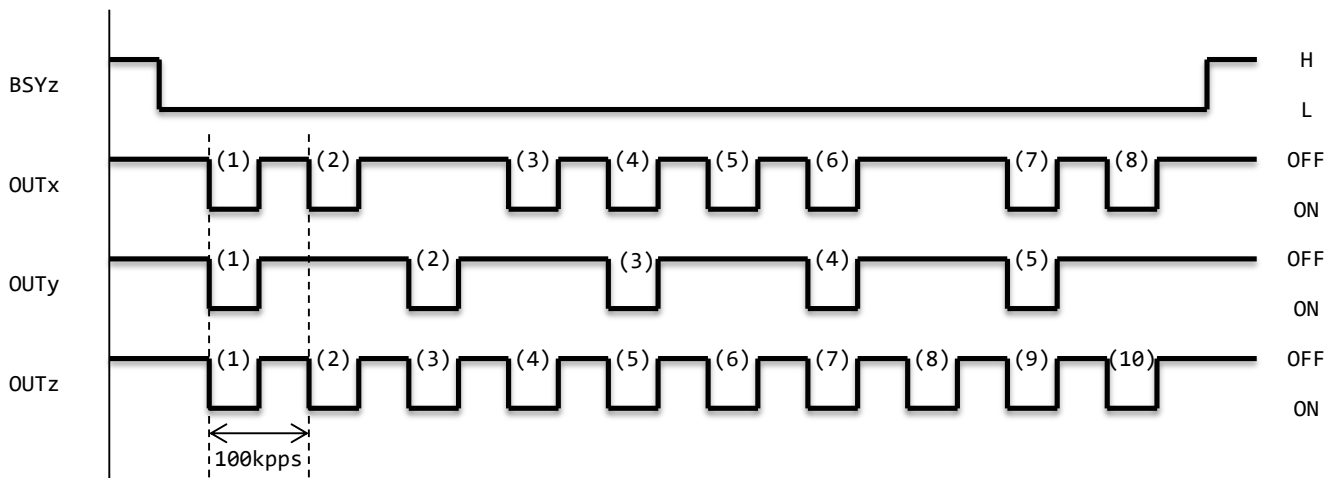


図 5.5-14 直線補間 2 制御で相対移動の指令パルス出力例

「BSY 信号と OUT 信号のタイミング」については「7.5 動作タイミング」をご覧ください。

6. 機能説明

本製品に組み込まれている機能について説明します。

6.1 リセット

本製品のリセットには、ハードウェアリセットとソフトウェアリセットの2種類があります。

リセット後、本製品は下表の初期状態になります。

表 6.1-1 リセット初期状態

項目	初期状態
レジスタ	0
プリレジスタ	0
軸選択、コマンド	0
汎用出力ポート	0
入出力バッファ	0
INT 端子	H レベル
WRQ/MISO 端子	H レベル
IFB 端子	H レベル
D0/SP0~D15/SP15 端子	パラレルバスインターフェース：Hi-Z シリアルバスインターフェース：入力端子
GPI0n/GP00n/FUPn~GPI7n/GP07n 端子	入力端子
CSD 端子	H レベル
CSTA 端子	H レベル
CSTP 端子	H レベル
OUTn/PLSn/PHAn 端子	H レベル
DIRn/MNSn/PHBn 端子	H レベル
ERCn 端子	H レベル
BSYn 端子	H レベル

入力端子への信号は、リセット直後でもノイズフィルターを通過します。

入力端子の状態がステータスや汎用ポートに反映されるには、ノイズフィルター分の遅延が生じます。

注 意



本製品の電源投入後は、ご使用を開始する前に必ず「ハードウェアリセット」してください。

ハードウェアリセットは、リセット IC などを用いて、CPU が通信を開始する前に行います。

ハードウェアリセット完了までの間は、データバスなどの双方向端子が出力端子になる可能性があります。

短絡や発熱にご注意ください。

6.1.1 ハードウェアリセット

本製品は、電源投入後からCPUアクセスを開始するまでの間に、RST端子へRST信号を入力する必要があります。

ハードウェアリセットは、RST=Lレベルの間に8周期以上のCLK信号を入力することで開始します。

続けて、RST=Hレベルの間に8周期以上のCLK信号を入力することで完了します。

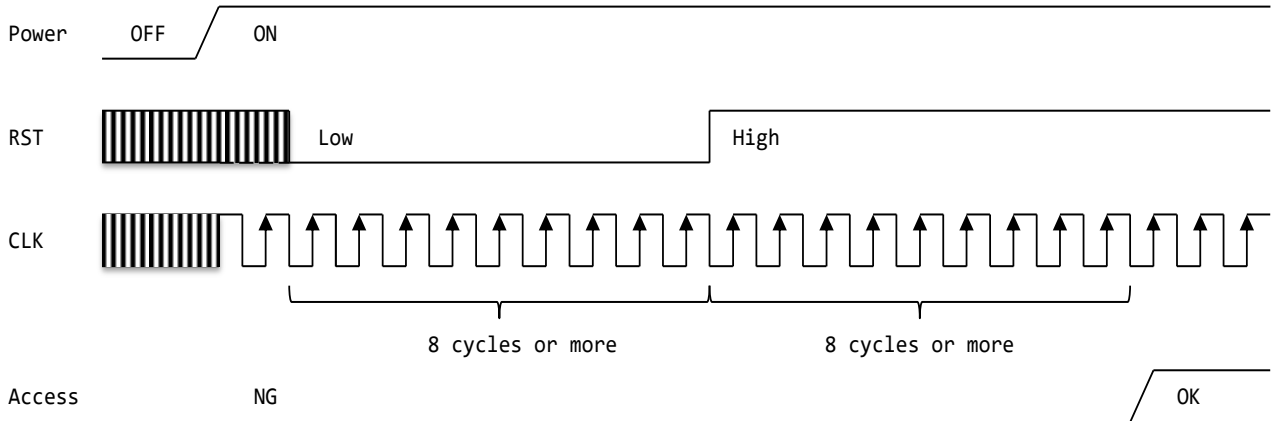


図 6.1-1 ハードウェアによるリセットのタイミング

重 要

リセットが完了するまでは、データバスなどの双方向端子や出力端子から意図しない信号が出力される可能性があります。ホスト（CPU や FPGA など）は、これらの信号を無視し、入力端子にもアクセスしないでください。

6.1.2 ソフトウェアリセット

ハードウェアリセット後、再びリセットを行いたい場合に、ソフトウェアリセットが使えます。

ソフトウェアリセットは、いずれかの軸に SRST（04h）コマンドを書き込みます。

SRST（04h）コマンドを書き込み後の CPU アクセスは、CLK 信号 12 周期以上経過してから再開してください。

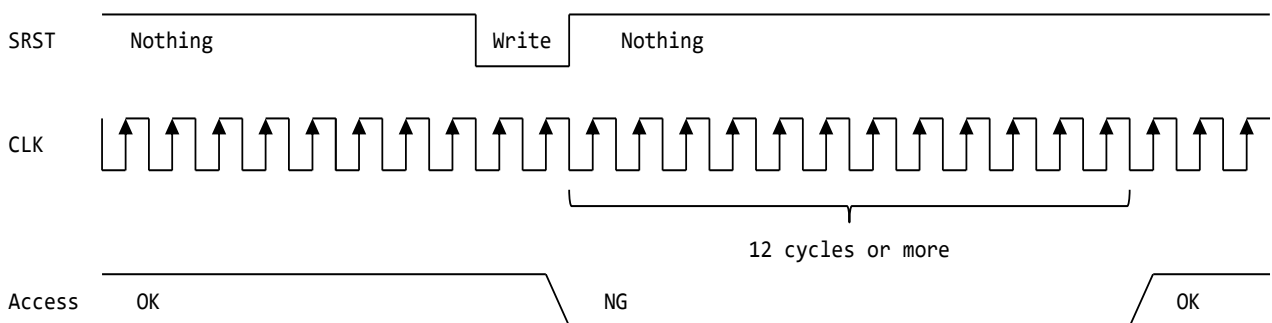


図 6.1-2 ソフトウェアによるリセットのタイミング

6.2 プリレジスタ

動作のスタートには、速度制御や位置制御などの動作設定をレジスタへ書き込んだ後、スタートコマンドを書き込みます。

動作を完了後に、次の動作設定をレジスタへ書き込んでいると、この書き込み時間だけ動作が停止します。

このとき、プリレジスタを使えば、動作が完了する前に以降の動作設定を書き込みます。

書き込み時間に相当する動作停止時間を無くして、タクトタイムを短縮できます。

以下のレジスタにはプリレジスタがあり、スタートコマンドにもキューがあります。

RMV, RFL, RFH, RUR, RDR, RMG, RDP, RMD, RIP, RUS, RDS レジスタ。

プリレジスタは、動作中に継続動作データと継続動作スタートコマンドを設定するレジスタです。

下図のような構成になっており、FIFO（キュー）で動作します。

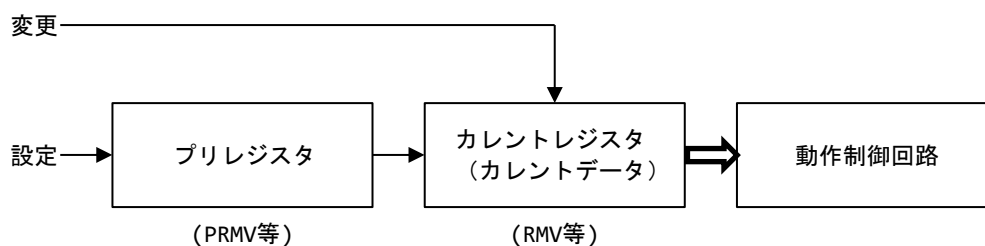


図 6.2-1 プリレジスタ構成

プリレジスタを使うと、カレントデータの動作が完了した後、最小限の停止時間で次の動作を自動スタートできます。

「次ブロックの最初のパルスが出力されるタイミング」については「6.5.3 動作完了タイミング」をご覧ください。

スタートコマンドを書き込みしたレジスタやプリレジスタの状態を確定状態と呼びます。

プリレジスタにあるデータがカレントレジスタにコピーされることをシフトと呼びます。

プリレジスタがあるレジスタへの書き込みデータは、プリレジスタに書き込みます。

前回と同じデータの場合は、プリレジスタに書き込む必要がありません。

確定状態のカレントレジスタのデータを変更する場合は、データを直接カレントレジスタに書き込みます。

スタートコマンド書き込み前（MSTS.SSCM=0）は、プリレジスタ書き込みデータが、カレントレジスタにシフトします。

シフトしたカレントデータは、スタートコマンド書き込み後、確定状態になります（MSTS.SSCM=1）。

スタートタイミングが即スタート（RMD.MSY=00b）ならば、カレントデータの動作がスタート（MSTS.SRUN=1）します。

スタートコマンド書き込み後（MSTS.SSCM=1）は、プリレジスタ書き込みデータが、カレントレジスタにシフトしません。

シフトしなかった継続動作データは、スタートコマンド書き込み後、確定状態になります（MSTS.SPRF=1）。

継続動作データが確定状態（MSTS.SPRF=1）の間は、プリレジスタへの書き込みが無効です。

継続動作データは、カレントデータの動作が完了した時点でカレントレジスタにシフトします。

新たなカレントデータは、スタートコマンド書き込み済み（MSTS.SSCM=1）であれば、動作を自動的にスタートします。

プリレジスタの継続動作データは、そのまま未確定（MSTS.SPRF=0）になって保持します。

プリレジスタの確定状態は、MSTS.SPRF ビットで確認できます。

MSTS.SPRF=1 の場合、プリレジスタへの書き込みは無効です。

この場合、MSTS.SPRF=0 になるまで待ってから、継続動作データを書き込んでください。

確定状態のプリレジスタのデータを変更する場合は、PRECAN (26h) コマンドで MSTS.SPRF=0 に変更します。

その後、カレントデータが確定状態であれば、プリレジスタのみ変更できます。

レジスタの書き込み状態と、MSTS.SPRF ビットとの関係は、以下のようになります。

表 6.2-1 継続動作の例

#	手順	プリレジスタ	カレントレジスタ	MSTS.SPRF
1	停止中の初期状態です。	0 (未確定)	0 (未確定)	0
2	停止中に、データ 1 をプリレジスタへ書き込みます。 ⇒データ 1 がカレントレジスタへシフトされます。	データ 1 (未確定)	データ 1 (未確定)	0
3	スタートコマンド 1 を書き込みます。 ⇒カレントレジスタのデータ 1 が確定されます。 ⇒データ 1 とスタートコマンド 1 で動作をスタートします。	データ 1 (未確定)	データ 1 (確定)	0
4	データ 1 で動作中に、継続動作のデータ 2 をプリレジスタへ書き込みます。 前回と同じデータは、書き込みを省略できます。 ⇒カレントレジスタが確定なので、データ 2 はシフトされません。	データ 2 (未確定)	データ 1 (確定)	0
5	データ 1 で動作中に、継続動作のスタートコマンド 2 を書き込みます。 ⇒プリレジスタのデータ 2 が確定されます。 プリレジスタが確定なので、データ 3 があっても書き込めません。	データ 2 (確定)	データ 1 (確定)	1
6	⇒データ 1 が動作を完了します。 ⇒データ 2 がカレントレジスタへシフトされます。 ⇒データ 2 とスタートコマンド 2 で動作をスタートします。 ⇒プリレジスタが未確定になります。 プリレジスタが未確定なので、データ 3 があれば書き込めます。	データ 2 (未確定)	データ 2 (確定)	0
7	⇒データ 2 が動作を完了します。 ⇒カレントレジスタが未確定になり、継続動作を完了します。	データ 2 (未確定)	データ 2 (未確定)	0

割り込み要求にプリレジスタ書き込み可能 (RIRQ.IRNM=1) を選択すると、プリレジスタが未確定状態へ変化 (MSTS.SPRF ビットが 1 から 0) したときに、割り込み要因のプリレジスタ書き込み可能 (RIST.ISNM=1) を生成できます。

継続動作で自動スタートする場合は、動作の完了タイミングに最終パルス周期完了 (RMD.METM=0) を選択してください。

最終パルス ON 幅完了 (RMD.METM=1) を選択した場合は、最終パルスと継続動作の最初のパルスとの間隔が狭くなり、モータドライバが誤動作する可能性があります。

「動作の完了タイミング」については「6.5.3 動作完了タイミング」をご覧ください。

継続動作は、PRECAN (26h) コマンドの書き込みで未確認状態になり、動作の自動的なスタートがキャンセルされます。
停止コマンド (49h, 4Ah) および非常停止コマンド (05h) ならびにエラー割り込み要因でもキャンセルされます。

NC (数値制御) 工作機械などのユーザープログラムで制御する場合、動作中のブロックを管理したいことがあります。

この場合、制御ソフトウェアだけで動作中のブロックを管理することは難しいため、RMD.MSN ビットを使います。

RMD.MSN ビットには、動作するブロックごとに 0~3 のシーケンス番号を繰り返し設定できます。

動作中に MSTS.SSC ビットを読み出すことで、ユーザープログラムと対応するブロックを管理できます。

表 6.2-2 継続動作の関連情報

名称と説明	対象
<p><メインステータス (SPRF) ></p> <p>0: プリレジスタが未確認状態です。</p> <p>1: プリレジスタが確認状態です。</p>	MSTS.SPRF(14)
<p><メインステータス (SSC) ></p> <p>動作中または停止時のシーケンス番号 (RMD.MSN) です。</p> <p>ユーザープログラムを作成する際に、動作中のブロックを管理できます。</p> <p>シーケンス番号は、動作に影響しません。</p>	MSTS.SSC(7,6)
<p><シーケンス番号></p> <p>2 bit のシーケンス番号を設定します。</p> <p>現在動作中のシーケンス番号は、MSTS.SSC ビットから取得します。</p> <p>シーケンス番号は、動作に影響しません。</p> <p>制御ソフトウェアを作成する際に、動作ブロックの管理に使えます。</p>	RMD.MSN(17,16)
<p><動作の完了タイミング></p> <p>0: 最終パルス周期完了。</p> <p>1: 最終パルス ON 幅完了。</p> <p>動作の完了タイミングが最終パルスの OFF 幅だけ早まります。</p> <p>プリレジスタによる継続動作を使うときは、RMD.METM=0 を選択してください。</p>	RMD.METM(12)
<p><イベント割り込み要求 (IRNM) ></p> <p>1: プリレジスタが書き込み可能に変化したとき、割り込みを生成します。</p> <p>(MSTS.SPRF ビットが 1 から 0 に変化する)</p>	RIRQ.IRNM(1)
<p><イベント割り込み要因 (ISNM) ></p> <p>1: プリレジスタが書き込み可能に変化しました。</p> <p>(MSTS.SPRF ビットが 1 から 0 に変化した)</p>	RIST.ISNM(1)
<p><プリレジスタ制御コマンド (PRECAN) ></p> <p>プリレジスタの確認状態をキャンセルします。</p>	PRECAN(26h)

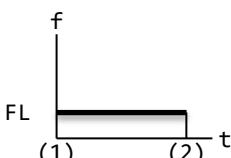
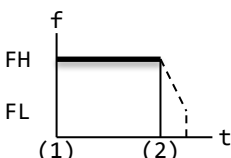
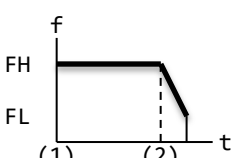
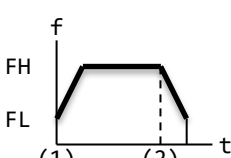
6.3 速度設定

動作コマンドで選ばれる速度パターンや速度設定例などの速度制御機能を説明します。

6.3.1 速度パターン

動作コマンドで選べる速度パターンを説明します。

表 6.3-1 速度パターン一覧

速度パターン	連続移動の動作モード	相対移動の動作モード
FL 定速 	(1) STAF _{FL} (50h)コマンドを実行 ⇒ FL 定速スタート。 (2) STOP(49h)コマンドを実行または SDSTP(4Ah)コマンドを実行 ⇒ 即停止。	(1) STAF _{FL} (50h)コマンドを実行 ⇒ FL 定速スタート。 (2) RPLS=0 または STOP(49h)コマンドを実行もしくは SDSTP(4Ah)コマンドを実行 ⇒ 即停止。
FH 定速 	(1) STAF _{FH} (51h)コマンドを実行 ⇒ FH 定速スタート。 (2) STOP(49h)コマンドを実行 ⇒ 即停止。 SDSTP(4Ah)コマンドを実行 ⇒ 減速開始し、FL 速度で停止。	(1) STAF _{FH} (51h)コマンドを実行 ⇒ FH 定速スタート。 (2) RPLS=0 または STOP(49h)コマンドを実行 ⇒ 即停止。 SDSTP(4Ah)コマンドを実行 ⇒ 減速開始し、FL 速度で停止。
高速 1 	(1) STAD(52h)コマンドを実行 ⇒ FH 定速スタート。 (2) SDSTP(4Ah)コマンドを実行 ⇒ 減速開始し、FL 速度で停止。 STOP(49h)コマンドを実行 ⇒ 即停止。	(1) STAD(52h)コマンドを実行 ⇒ FH 定速スタート。 ※ 直前の動作から FH 速度を維持したまま止まらず、継続動作を繋げられます。 (2) RPLS < RSDC ⇒ 減速開始し、RPLS=0 で停止。 RPLS=0 または STOP(49h)コマンドを実行 ⇒ 即停止。 SDSTP(4Ah)コマンドを実行 ⇒ 減速開始し、FL 速度で停止。
高速 2 	(1) STAUD(53h)コマンドを実行 ⇒ FH 速度まで FL 加速スタート。 (2) SDSTP(4Ah)コマンドを実行 ⇒ 減速開始し、FL 速度で停止。 STOP(49h)コマンドを実行 ⇒ 即停止。	(1) STAUD(53h)コマンドを実行 ⇒ FH 速度まで FL 加速スタート。 (2) RPLS < RSDC ⇒ 減速開始し、RPLS=0 で停止。 RSDC=0 または STOP(49h)コマンドを実行 ⇒ 即停止。 SDSTP(4Ah)コマンドを実行 ⇒ 減速開始し、FL 速度で停止。

備 考

FL 定速と FH 定速の速度パターンは、SD 信号などで加速および減速ならびに減速停止しません。

高速 1 と高速 2 の速度パターンは、SD 信号で加速および SD 信号などで減速や減速停止できます。

途中で速度パターンを変更する場合は、速度変更コマンドを使ってください。

レジスタ設定と動作コマンドを組み合わせることで、以下のように様々な速度パターンを実現できます。

表 6.3-2 速度パターン組み合わせ例 (RMD.MOD=41h)

<p>FL 定速</p> <p>STAF_L (50h)</p>	<p>FH 定速</p> <p>STAF_H (51h)</p>	<p>直線台形加減速</p> <p>RMD.MSMD=0, RUR>0, STAUD (53h)</p>	<p>S字曲線加減速</p> <p>RMD.MSMD=1, RUR>0, STAUD (53h)</p>
<p>直線加速</p> <p>RMD.MSMD=0, RMD.MSDP=1, RUR>0, RSDP=0, STAUD (53h)</p>	<p>直線減速</p> <p>RMD.MSMD=0, RMD.MSDP=1, RDR>0, RSDP>0, STAD (52h)</p>	<p>S字加速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR>0, RSDP=0, STAUD (53h)</p>	<p>S字減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RDR>0, RSDP>0, STAD (52h)</p>
<p>時間：直線加速<直線減速</p> <p>RMD.MSMD=0, RMD.MSDP=1, RUR<RDR, RSDP>0, STAUD (53h)</p>	<p>時間：直線加速>直線減速</p> <p>RMD.MSMD=0, RMD.MSDP=1, RUR>RDR, RSDP>0, STAUD (53h)</p>	<p>時間：S字加速<S字減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR<RDR, RSDP>0, STAUD (53h)</p>	<p>時間：S字加速>S字減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR>RDR, RSDP>0, STAUD (53h)</p>
<p>時間：直線加速<S字減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR<RDR, RUS=1, RSDP>0, STAUD (53h)</p>	<p>時間：S字加速<直線減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR<RDR, RDS=1, RSDP>0, STAUD (53h)</p>	<p>時間：直線加速>S字減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR>RDR, RUS=1, RSDP>0, STAUD (53h)</p>	<p>時間：S字加速>直線減速</p> <p>RMD.MSMD=1, RMD.MSDP=1, RUR>RDR, RDS=1, RSDP>0, STAUD (53h)</p>

注 意

いずれの速度パターンにおいても、 $RFL>0$ 、 $RFH\geq RFL$ 、および $RMG\geq 1$ を設定する必要があります。

6.3.2 速度設定例

速度設定の関連レジスタは、以下のような関係になっています。

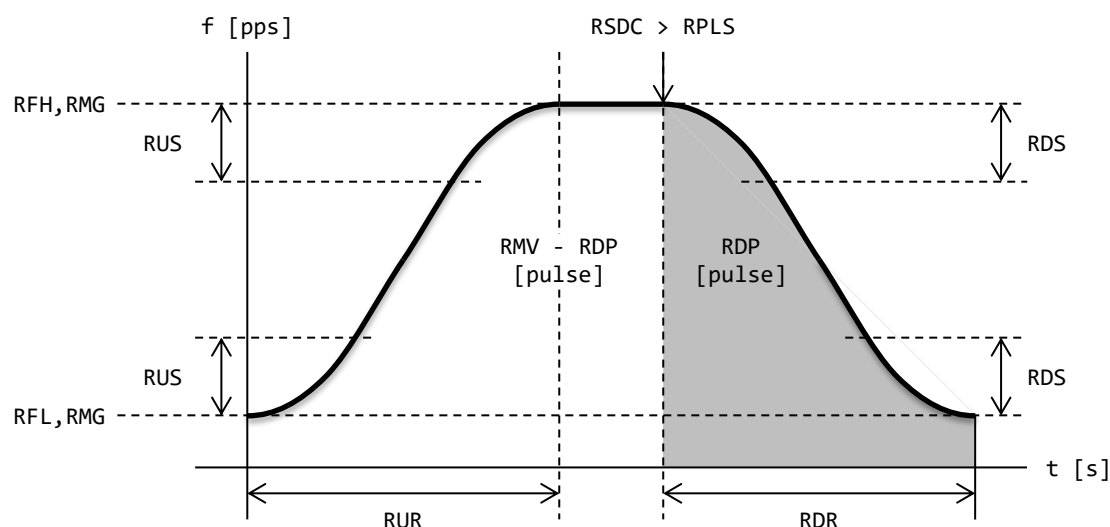


図 6.3-1 速度設定の関連レジスタ関係

表 6.3-3 速度設定の関連レジスタ一覧

#	名称	説明	範囲	属性	プリレジスタ	種類
1	RMV	移動量（目標位置）	-2,147,483,648～ +2,147,483,647	R/W	PRMV	位置制御
2	RFL	FL 速度ステップ	1～16,383	R/W	PRFL	速度制御
3	RFH	FH 速度ステップ	1～16,383	R/W	PRFH	速度制御
4	RUR	加速レート	1～65,535	R/W	PRUR	速度制御
5	RDR	減速レート	0～65,535	R/W	PRDR	速度制御
6	RMG	速度倍率	1～4,095	R/W	PRMG	速度制御
7	RDP	スローダウンポイント補正值	-8,388,608～ +8,388,607	R/W	PRDP	位置制御
		スローダウンポイント指定値	0～16,777,215			
8	RIP	直線補間の主軸移動量	0～2,147,483,648	R/W	PRIP	位置制御
9	RUS	加速 S 字区間	0～8,191	R/W	PRUS	速度制御
10	RDS	減速 S 字区間	0～8,191	R/W	PRDS	速度制御
11	RPLS	残量パルス	0～+2,147,483,648	R	-	位置制御
12	RSPD	現在速度ステップ	0～16,383	R	-	速度制御
		EZ 信号カウント	0～15			
13	RSDC	スローダウンポイント計算値	-8,388,608～ +8,388,607	R	-	位置制御
		スローダウンポイント設定値	0～16,777,215			

速度設定の手順を例示します。それぞれの計算式については「5.4.1 速度制御レジスタ」をご覧ください。

以下は、 $f_{CLK}=19.6608\text{ MHz}$ 、FL 速度=10 pps、FH 速度=100 kpps、加速時間=300 ms、減速時間=300 ms の場合です。

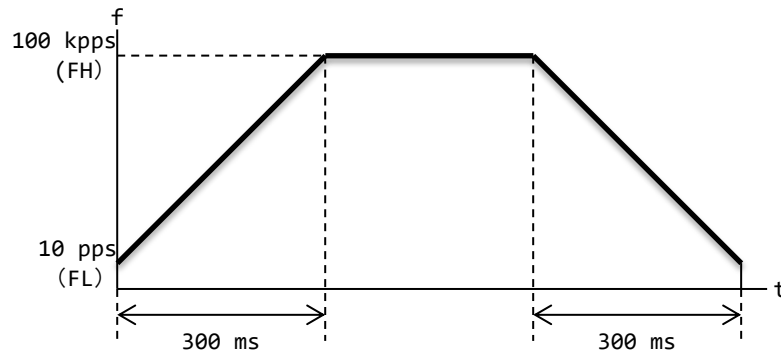


図 6.3-2 速度設定例による直線台形加減速の目標

1. FH 速度 $<16,383\text{ pps} \times 10$ なので、速度倍率が 10 倍になる RMG レジスタの設定値を f_{CLK} から求めます。

$$\text{RMG} = \frac{19,660,800[\text{Hz}]}{10 \times 16,384} - 1 = 119 \quad (077\text{h})$$

2. FH 速度=100 kpps になる RFH レジスタの設定値を速度倍率から求めます。

$$\text{RFH} = \frac{100,000}{10} = 10,000 \quad (2710\text{h})$$

3. FL 速度=10 pps になる RFL レジスタの設定値を速度倍率から求めます。

$$\text{RFL} = \frac{10}{10} = 1 \quad (0001\text{h})$$

4. 加速時間=300 ms になる RUR レジスタの設定値を計算式から求めます。

$$\text{RUR} = \frac{19,660,800[\text{Hz}] \times 0.3[\text{s}]}{(10,000 - 1) \times 2} - 1 = 293.94 \quad (0125\text{h or } 0126\text{h})$$

5. 減速時間=加速時間 なので、RDR レジスタの設定値は 0 も設定できます。

$$\text{RDR} = 293.94 = \text{RUR} \quad (0000\text{h})$$

<RUR=294 の速度設定例>

表 6.3-4 速度設定例

書き込みレジスタ	設定値	実際の値
PRFL	0001h	10 pps
PRFH	2710h	100 kpps
PRMG	077h	10 倍
PRUR	0126h	300.06 ms
PRDR	0000h	300.06 ms

PRMD レジスタには、RMD.MOD=41h, RMD.MSMD=0, RMD.MSDP=0, RMD.MADJ=0 になる値を書き込んでください。

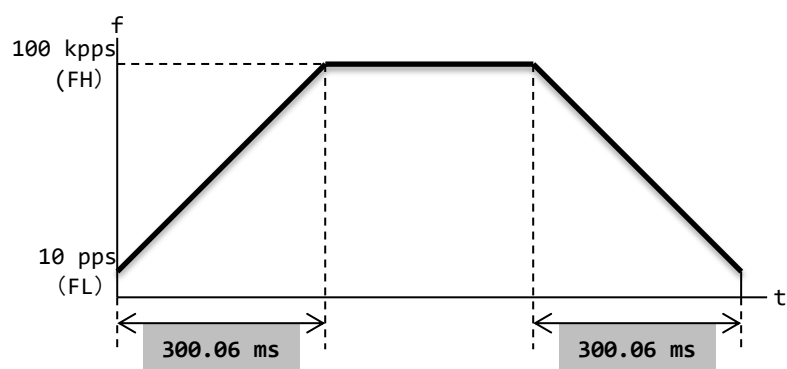


図 6.3-3 速度設定例による直線台形加減速の結果

重 要

速度設定例の加速および減速の時間は、連続移動の動作モードで正常停止時の近似値です。

加減速時間が 0.1 秒以上の近似値は、誤差 1%未満です。

加減速時間が短い場合や相対移動の動作モードでは、誤差 1%以上になる場合があります。

6.3.3 目標速度の手動補正計算

目標位置を設定して加減速できる動作で加減速する場合、速度パターンが三角駆動になることがあります。

操作対象の動作モードは、RMD.MOD=41h, 56h です。

目標の FH 速度が移動量に対して高過ぎる場合、または移動量が FH 速度に対して少な過ぎる場合、三角駆動になります。

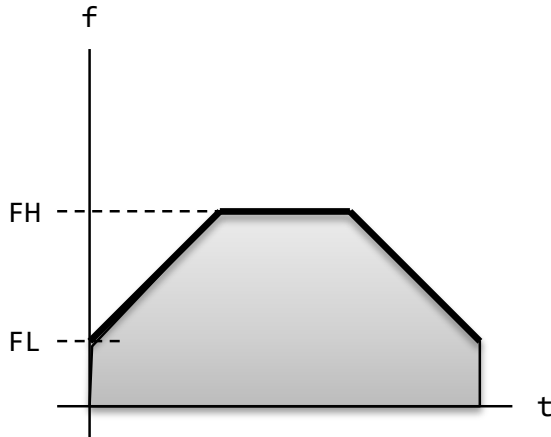


図 6.3-4 通常の直線台形加減速（台形駆動）

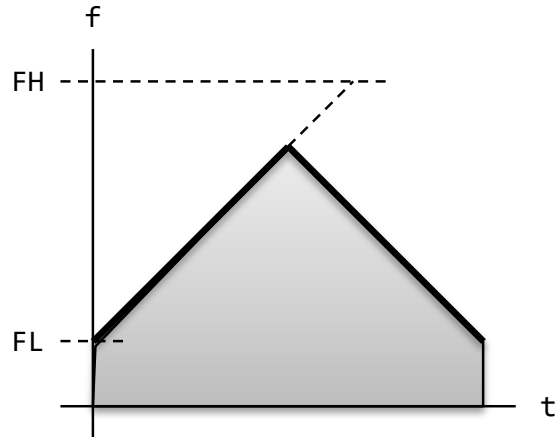


図 6.3-5 加速途中で減速（三角駆動）

FH 補正機能の自動補正（RMD.MADJ=0）で、三角駆動を回避するときは、FH 速度が低下します。

直線加減速（RMD.MSMD=0）では、加速時間：定速時間：減速時間が、およそ 2：1：2 の割合になります。

S 字加減速（RMD.MSMD=1）では、完全 S 字（RSU=0, RDS=0）の最大加速度が減少します。

最大加速度は、部分 S 字（RSU>0, RDS>0）でも、減少する場合があります。

最大加速度の維持には、FH 補正機能の手動補正（RMD.MADJ=1）で、三角駆動にならない FH 速度を設定してください。

この場合ならば、加速レート（RUR）と減速レート（RDR）の最大加速度を維持できます。

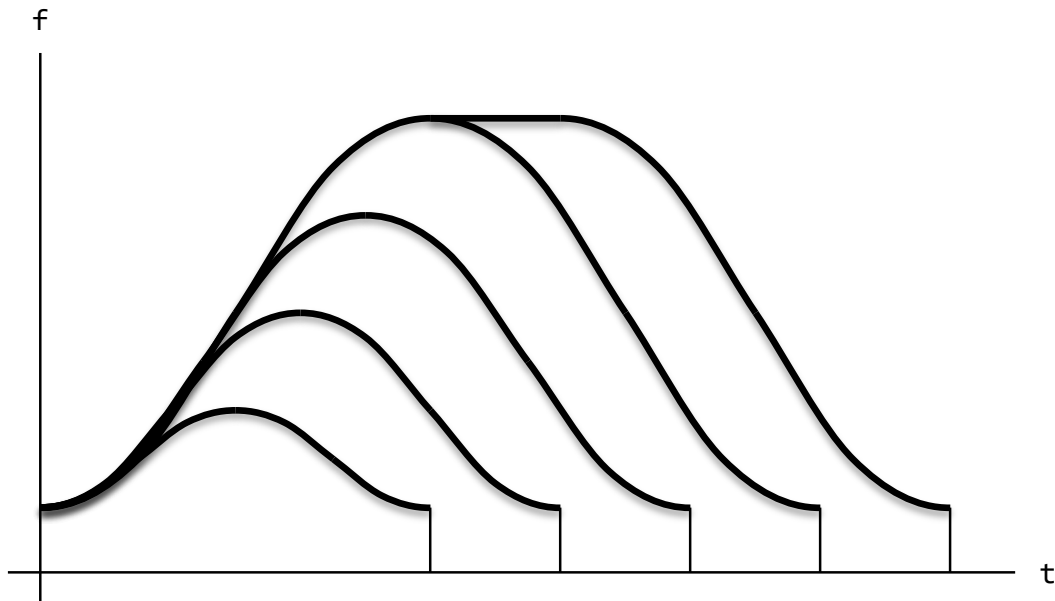


図 6.3-6 移動量に比例する動作速度の自動補正

スローダウンポイント自動設定（RMD.MSDP=0）の場合は、スローダウンポイントも補正されます。

この場合、加速特性と減速特性を対称（RUR=RDR）に設定する必要があります。

加速特性と減速特性が非対称の場合は、スローダウンポイント手動設定（RMD.MSDP=1）で調整します。

以下では、加速特性と減速特性が非対称の場合に三角駆動にならない FH 速度の計算方法について説明します。

備 考

後述の計算式で算出する FH 速度（RFH レジスタの値）は、理論値計算による近似値です。

実測との誤差は実機で確認してください。

6.3.3.1 直線加減速

直線加減速（RMD.MSMD=0）の FH 速度は、次の計算式で求めます。

$$RMV \leq \frac{(RFH^2 - RFL^2) \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \quad \text{ならば}$$

$$RFH \leq \sqrt{\frac{(RMG + 1) \times 16384 \times RMV}{RUR + RDR + 2} + RFL^2}$$

6.3.3.2 完全 S 字加減速

直線加減速部分がない完全 S 字加減速（RMD.MSMD=1, RUS=0, RDS=0）の FH 速度は、次の計算式で求めます。

$$RMV \leq \frac{(RFH^2 - RFL^2) \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \times 2 \quad \text{ならば}$$

$$RFH \leq \sqrt{\frac{(RMG + 1) \times 16384 \times RMV}{(RUR + RDR + 2) \times 2} + RFL^2}$$

6.3.3.3 部分 S 字加減速

直線加減速部分がある部分 S 字加減速（RMD.MSMD=1, RUS>0 or RDS>0）の FH 速度は、RUS レジスタと RDS レジスタの関係で、それぞれ次の計算式で求めます。

6.3.3.3.1 RUS=RDS

$$RMV \leq \frac{(RFH + RFL) \times (RFH - RFL + 2 \times RUS) \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \quad \text{かつ}$$

$$RMV > \frac{(RUS + RFL) \times RUS \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \times 8$$

ならば、直線加減速部分を短くしてください。

$$RFH \leq -RUS + \sqrt{\frac{(RMG + 1) \times 16384 \times RMV}{(RUR + RDR + 2)} + (RUS - RFL)^2}$$

$$RMV \leq \frac{(RUS + RFL) \times RUS \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \times 8$$

ならば

直線加減速部分がない完全 S 字加減速（RUS=0, RDS=0）に変更してください。

$$RFH \leq \sqrt{\frac{(RMG + 1) \times 16384 \times RMV}{(RUR + RDR + 2) \times 2} + RFL^2}$$

6.3.3.3.2 RUS<RDS

$$RMV \leq \frac{(RFH + RFL) \times ((RFH - RFL) \times (RUR + RDR + 2) + 2 \times RUS \times (RUR + 1) + 2 \times RDS \times (RDR + 1))}{(RMG + 1) \times 16384} \quad \text{かつ}$$

$$RMV > \frac{(RDS + RFL) \times (RDS \times (RUR + 2 \times RDR + 3) + RUS \times (RUR + 1))}{(RMG + 1) \times 16384} \times 4 \quad \text{ならば、直線加減速部分を短くしてください。}$$

$$RFH \leq \frac{-A + \sqrt{A^2 + B}}{RUR + RDR + 2}$$

$$\text{ただし、} \quad A = RUS \times (RUR + 1) + RDS \times (RDR + 1)$$

$$B = ((RMG + 1) \times 16384 \times RMV - 2 \times A \times RFL + (RUR + RDR + 2) \times RFL^2) \times (RUR + RDR + 2)$$

$$RMV \leq \frac{(RDS + RFL) \times (RDS \times (RUR + 2 \times RDR + 3) + RUS \times (RUR + 1))}{(RMG + 1) \times 16384} \times 4 \quad \text{かつ}$$

$$RMV > \frac{(RUS + RFL) \times RUS \times (RUR + RDR + 2) \times 8}{(RMG + 1) \times 16384} \quad \text{ならば}$$

直線減速部分がないS字減速（RUS>0, RDS=0）に変更してください。

$$RFH \leq \frac{-A + \sqrt{A^2 + B}}{RUR + 2 \times RDR + 3}$$

$$\text{ただし、} \quad A = RUS \times (RUR + 1)$$

$$B = ((RMG + 1) \times 16384 \times RMV - 2 \times A \times RFL + (RUR + 2 \times RDR + 3) \times RFL^2) \times (RUR + 2 \times RDR + 3)$$

$$RMV \leq \frac{(RUS + RFL) \times RUS \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \times 8 \quad \text{ならば}$$

直線加減速部分がないS字加減速（RUS=0, RDS=0）に変更してください。

$$RFH \leq \sqrt{\frac{(RMG + 1) \times 16384 \times RMV}{(RUR + RDR + 2) \times 2} + RFL^2}$$

6.3.3.3.3 RUS>RDS

$$RMV \leq \frac{(RFH + RFL) \times ((RFH - RFL) \times (RUR + RDR + 2) + 2 \times RUS \times (RUR + 1) + 2 \times RDS \times (RDR + 1))}{(RMG + 1) \times 16384} \quad \text{かつ}$$

$$RMV > \frac{(RUS + RFL) \times (RUS \times (2 \times RUR + RDR + 3) + RDS \times (RDR + 1))}{(RMG + 1) \times 16384} \times 4 \quad \text{ならば、直線加減速部分を短くしてください。}$$

$$RFH \leq \frac{-A + \sqrt{A^2 + B}}{RUR + RDR + 2}$$

$$\text{ただし、} \quad A = RUS \times (RUR + 1) + RDS \times (RDR + 1)$$

$$B = ((RMG + 1) \times 16384 \times RMV - 2 \times A \times RFL + (RUR + RDR + 2) \times RFL^2) \times (RUR + RDR + 2)$$

$$RMV \leq \frac{(RUS + RFL) \times (RUS \times (2 \times RUR + RDR + 3) + RDS \times (RDR + 1))}{(RMG + 1) \times 16384} \times 4 \quad \text{かつ}$$

$$RMV > \frac{(RDS + RFL) \times RDS \times (RUR + RDR + 2) \times 8}{(RMG + 1) \times 16384} \quad \text{ならば}$$

直線加速部分がないS字加速 (RUS=0, RDS>0) に変更してください。

$$RFH \leq \frac{-A + \sqrt{A^2 + B}}{2 \times RUR + RDR + 3}$$

$$\text{ただし、} \quad A = RDS \times (RDR + 1)$$

$$B = ((RMG + 1) \times 16384 \times RMV - 2 \times A \times RFL + (2 \times RUR + RDR + 3) \times RFL^2) \times (2 \times RUR + RDR + 3)$$

$$RMV \leq \frac{(RDS + RFL) \times RDS \times (RUR + RDR + 2)}{(RMG + 1) \times 16384} \times 8 \quad \text{ならば}$$

直線加減速部分がないS字加減速 (RUS=0, RDS=0) に変更してください。

$$RFH \leq \sqrt{\frac{(RMG + 1) \times 16384 \times RMV}{(RUR + RDR + 2) \times 2} + RFL^2}$$

6.4 オーバーライド

動作中に、目標速度や目標位置をオーバーライドできます。

6.4.1 目標速度オーバーライド

動作中に RFH、RUR、RDR、RUS、RDS レジスタを書き換えれば、目標速度オーバーライド（速度変更）できます。

FL 定速と FH 定速の速度パターンで動作中は、加速や減速せず、新たな目標速度に変化します。

高速 1 と高速 2 の速度パターンで動作中は、加速や減速して、新たな目標速度に到達します。

目標速度オーバーライドは、書き込みしたときの出力パルスから反映されます。

コマンド制御で連続移動の動作モード（RMD.MOD=00h, 08h）は、特に制限なく目標速度オーバーライドできます。

直線加減速動作時の速度変更による速度パターンの変化例

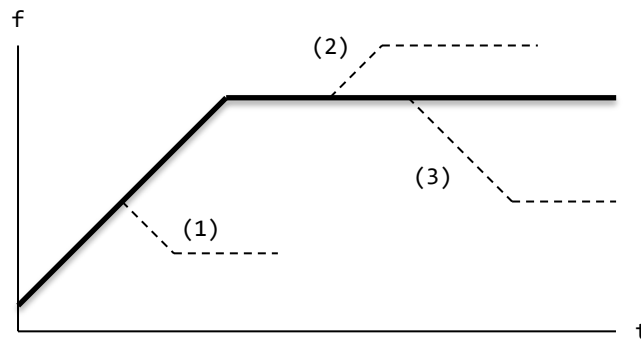


図 6.4-1 目標速度オーバーライド（直線加減速）

- (1) 加速中に RFH レジスタを変更：新たな目標速度が現在速度未満ならば、新たな目標速度まで直線減速します。
- (2) (3) 加速後に RFH レジスタを変更：新たな目標速度まで直線加速、または直線減速します。

S 字加減速動作時の速度変更による速度パターンの変化例

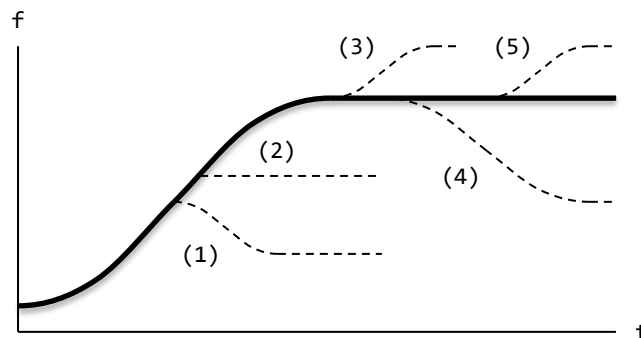


図 6.4-2 目標速度オーバーライド（S 字加減速）

- (1) 加速中に RFH レジスタを変更：新たな目標速度が現在速度未満ならば、新たな目標速度まで S 字減速します。
- (2) 加速中に RFH レジスタを変更：新たな目標速度が現在速度以上かつ元々の目標速度以下ならば、S 字特性を変更せず、新たな目標速度まで加速します。
- (3) 加速中に RFH レジスタを変更：新たな目標速度が元々の目標速度超過ならば、元々の目標速度まで S 字特性を変更せず加速してから、新たな目標速度まで再加速します。
- (4) (5) 加速後に RFH レジスタを変更：新たな目標速度まで S 字加速、または S 字減速します。

① スローダウンポイント自動設定で相対移動の目標速度オーバーライド

操作対象の動作モードは、RMD.MOD=41h, 56h です。

スローダウンポイント自動設定 (RMD.MSDP=0) なので、RUR=RDR または RDR=0 を設定してください。

スローダウンポイント自動設定 (RMD.MSDP=0) の場合は、RFH レジスタ以外の値を書き換えないでください。

RUR、RDR、RUS、RDS レジスタを書き換えると、RSDC レジスタが正常に計算されません。

S 字加減速 (RMD.MSMD=1) の場合は、以下の制限が追加されます。

1. 直線加減速部分がない完全 S 字加減速 (RUS=0 と RDS=0) を設定してください。
2. FH 補正機能は、手動補正 (RMD.MADJ=1) を設定してください。

ただし、速度変更で加速中にスローダウンポイントに達し、減速を開始すると、FL 速度に達する前に停止します。

減速中にスローダウンポイントに達すると、そのまま減速を続けて FL 速度で移動します。

3. 加速中および減速中は、RFH レジスタの値も書き換えないでください。

減速開始が遅れて FL 速度に達する前に停止したり、減速開始が早まって減速後に FL 速度で移動したりします。

② スローダウンポイント手動設定で相対移動の目標速度オーバーライド

操作対象の動作モードは、RMD.MOD=41h, 56h です。

スローダウンポイント手動設定 (RMD.MSDP=1) の場合は、制限なく目標速度や加減速度をオーバーライドできます。

6.4.2 目標位置オーバーライド 1 (RMV)

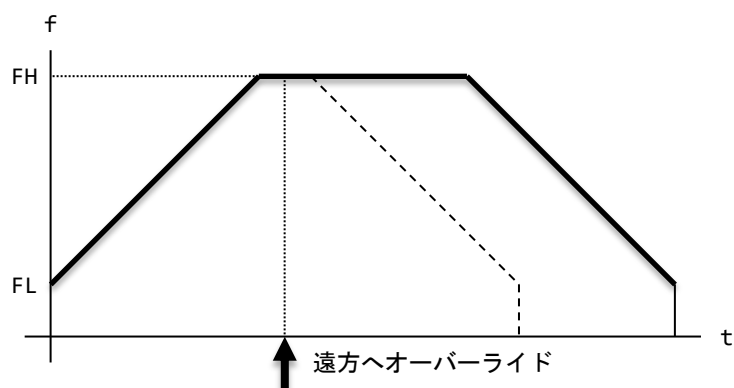
RMD.MOD=41h の動作モードでは、目標位置オーバーライド 1 が使えます。

その他の動作モードでは、動作中に RMV レジスタを書き換えないでください。

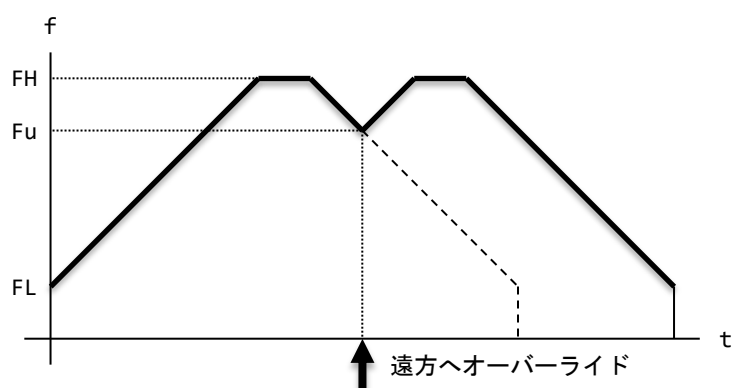
RMV レジスタに新たな目標位置を書き込むと、目標位置を変更できます。

以下は、高速 2 の速度パターンで動作中に目標位置オーバーライド 1 した例です。

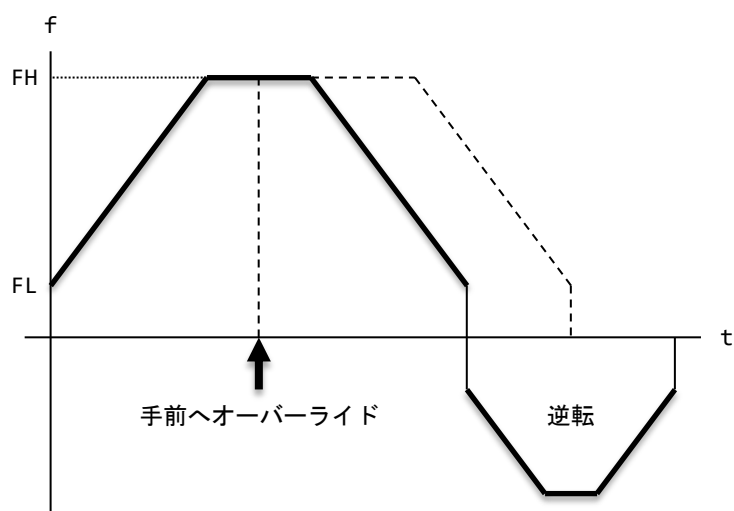
1. 加速中や定速中に、新たな目標位置を最初の目標位置より遠方へオーバーライドすると、そのままの速度パターンで動作し、新たな目標位置で動作を完了します。



2. 減速中に、新たな目標位置を最初の目標位置より遠方へオーバーライドすると、その位置から FH 速度まで再加速後、新たな目標位置で動作を完了します。
変更時の現在速度を F_U 速度とした場合の再加速パターンは、 $FL = F_U$ の通常加速パターンと同じになります。



3. 新たな目標位置を通過済みのとき、または減速中に、新たな目標位置を最初の目標位置より手前へオーバーライドすると、減速停止後に逆転して新たな目標位置で動作を完了します。



速度パターンに高速 2 を使用する場合は、スローダウンポイント自動設定 (RMD.MSDP=0) を設定してください。

S 字加減速 (RMD.MSMD=1) を使用する場合は、以下の追加制限があります。

- ① FH 補正機能は、手動補正 (RMD.MADJ=1) を設定する。
- ② 加速中および減速中に目標位置オーバーライドしない。

これらの制限に従わない場合は、スローダウンポイント自動設定が正しく機能しません。

減速開始が遅れれば、FL 速度の到達前に停止します。

減速開始が早まれば、減速後に FL 速度での移動が発生します。

注 意

直線加減速 (RMD.MSMD=1) を使用する場合は、FH 補正機能に自動補正 (RMD.MADJ=0) が使用できます。
 FH 補正機能の自動補正を使用すれば、移動量が FH 速度に対して少な過ぎるときに、設定速度よりも FH 速度が低下します。
 この状態では、スタート後に目標位置を遠方に変更しても、FH 速度は自動補正されて低下した速度までしか上がりません。

動作モードが位置決め制御の相対移動 (RMD.MOD=41h) の場合、新たな目標はスタート位置からの相対位置になります。

例えば、RMV=200 で動作中、RPLS=100 のときに RMV=300 をオーバーライドすると、RPLS=200 に再計算されます。

上書き (RPLS=300) も、加算 (RPLS=400) もされません。

目標位置は、動作を完了するまで何度でも再オーバーライドできます。

前述の例 3 で新たな目標位置に動作中にも、前述の例 1 や例 2 の目標位置オーバーライドができます。

目標位置オーバーライドは、動作中 (FL 定速中、FH 定速中、加速中、減速中) だけ有効です。

停止直前に目標位置オーバーライドを行った場合は、目標位置オーバーライドが無視されるときがあります。

目標位置オーバーライドが無視された場合は、MSTS.SEOR=1 が設定されます。

これは、動作状態が停止中で RMV レジスタに書き込みしたときに発生します。

位置決め制御の動作モードでは、スタートする前の書き込みでも発生します。

MSTS.SEOR ビットは、SEORR (2Eh) コマンドで 0 にリセットできます。

RENV2.MRST=0 を設定していると、メインステータスの読み出しでも MSTS.SEOR ビットが 0 にリセットされます。

表 6.4-1 目標位置オーバーライド1の関連情報

名称と説明	対象
<p><目標位置></p> <p>詳しくは「5.4.2.1 RMV(PRMV)：移動量（目標位置）」をご覧ください。</p>	RMV
<p><残量パルス></p> <p>詳しくは「5.4.2.5 RPLS：残量パルス」をご覧ください。</p>	RPLS
<p><動作モード></p> <p>100 0001 (41h)：位置決め制御による相対移動の動作モード。</p> <p>100 0111 (47h)：位置決め制御によるタイマーの動作モード。</p> <p>詳しくは「5.5 動作モード」をご覧ください。</p>	RMD.MOD(6:0)
<p><加減速特性></p> <p>0：直線加減速。</p> <p>1：S字加減速。</p>	RMD.MSMD(10)
<p><スローダウンポイント設定方法></p> <p>0：自動設定。</p> <p>1：手動設定。</p>	RMD.MSDP(13)
<p><FH 補正機能（三角駆動回避）></p> <p>0：自動補正。</p> <p>1：手動補正。</p>	RMD.MADJ(26)
<p><MSTS.SEOR ビットのクリア方法></p> <p>0：メインステータスの割り込み要因ビットは、読み出しで0にクリアできます。</p> <p>1：メインステータスの割り込み要因ビットは、読み出しで0にクリアしません。</p> <p>いずれの場合も、それぞれの制御コマンドを書き込むことで0にクリアできます。</p> <p>MSTS.SEOR ビットは、SEORR (2Eh) コマンドを書き込みます。</p>	RENV2.MRST(31)
<p><メインステータス (SEOR) ></p> <p>0：動作中に RMV レジスタに書き込み、目標位置オーバーライドが間に合って動作しました。</p> <p>または、目標位置オーバーライドを試行していません。</p> <p>1：停止中に RMV レジスタに書き込み、目標位置オーバーライドが間に合わずに停止しました。</p>	MSTS.SEOR(13)
<p><割り込み制御コマンド (SEORR) ></p> <p>MSTS.SEOR ビットを0にクリアします。</p>	SEORR(2Eh)

6.4.3 目標位置オーバーライド 2 (PCS)

RMD.MOD=41h の動作モードでは、目標位置オーバーライド 2 (RMD.MPCS=1) が使えます。

その他の動作モードでは、目標位置オーバーライド 2 を使わないでください。

PCS 信号の最小パルス幅は、0.1 μ s (CLK 信号 2 周期) が必要です。

PCS 信号は、動作のスタート後、CLK 信号に同期してサンプリングします。

PCS 信号 OFF の場合にスタートすると、RPLS レジスタはカウントダウンせず、連続移動のように動作します。

位置決め制御は、PCS 信号 ON になった位置から RPLS レジスタをカウントダウンして、スタートします。

PCS 信号 ON の場合にスタートすると、スタート直後から位置決め制御を行います。

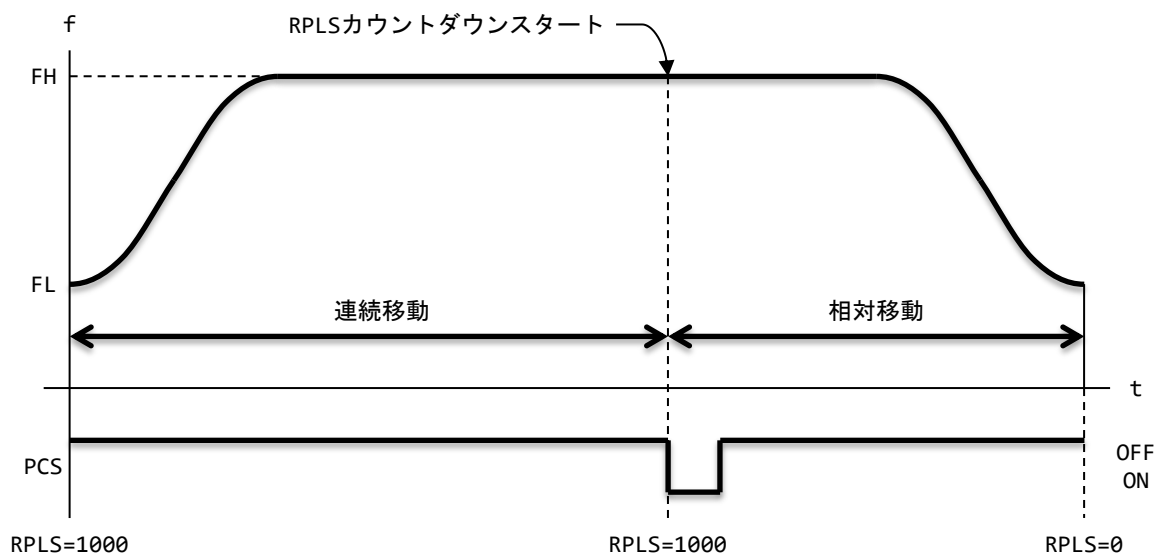


図 6.4-3 目標位置オーバーライド 2

PCS 信号の入力論理は、RENV1.PCSL ビットで変更できます。

PCS 信号の入力状態は、RSTS.SPCS ビットで読み出せます。

表 6.4-2 目標位置オーバーライド2の関連情報

名称と説明				対象																													
<p><PCSn 端子の入力機能></p> <p>0：汎用入力。</p> <p>1：PCS 信号入力。PCS 信号 ON まで、位置決め制御のスタートを遅らせます。</p>				RMD.MPCS(14)																													
<p><PCS 信号の入力論理></p> <p>0：負論理。</p> <p>1：正論理。</p>				RENV1.PCSL(24)																													
<p><CSTA 端子および PCSn/OSTAn 端子の入力機能></p> <p>0：CSTA 端子に同時スタート用 CSTA 信号を入力してスタートできます。</p> <p>PCSn 端子は、RMD.MPCS ビットの選択が反映されます。</p> <p>1：CSTA 端子に同時スタート用 CSTA 信号を入力してもスタートできません。</p> <p>OSTAn 端子に自軸スタート用 OSTA 信号を入力してスタートできます。</p> <p>目標位置オーバーライド 2 は、機能しません。</p>				RENV1.PCSM(30)																													
<table><tr><th rowspan="2">信号</th><th rowspan="2">機能</th><th colspan="2">RENV1.PCSM=0</th><th colspan="2">RENV1.PCSM=1</th></tr><tr><th>RMD.MPCS=0</th><th>RMD.MPCS=1</th><th>RMD.MPCS=0</th><th>RMD.MPCS=1</th></tr><tr><td>CSTA</td><td>Common Start</td><td colspan="2">有効</td><td colspan="2">無効</td></tr><tr><td>OSTA</td><td>Own Start</td><td colspan="2">無効</td><td colspan="2">有効</td></tr><tr><td>PCS</td><td>Override 2</td><td>無効</td><td>有効</td><td>無効</td><td>無効</td></tr></table>				信号	機能	RENV1.PCSM=0		RENV1.PCSM=1		RMD.MPCS=0	RMD.MPCS=1	RMD.MPCS=0	RMD.MPCS=1	CSTA	Common Start	有効		無効		OSTA	Own Start	無効		有効		PCS	Override 2	無効	有効	無効	無効		
信号	機能	RENV1.PCSM=0				RENV1.PCSM=1																											
		RMD.MPCS=0	RMD.MPCS=1	RMD.MPCS=0	RMD.MPCS=1																												
CSTA	Common Start	有効		無効																													
OSTA	Own Start	無効		有効																													
PCS	Override 2	無効	有効	無効	無効																												
<p><PCS 信号の入力状態></p> <p>0：OFF。</p> <p>1：ON。</p>				RSTS.SPCS(8)																													
<p><PCS 信号の入力代行></p> <p>目標位置オーバーライド 2（RMD.MPCS=1）の場合、位置決め制御をスタートします。</p>				STAON(28h)																													

6.5 出力パルス制御

出力パルスモードと方向変化タイマー時間、出力パルス幅制御、動作の完了タイミングを選択できます。

6.5.1 出力パルスモード

モータドライバの入力形式に合わせ、RENV1.PMD ビットで出力パルスモードを選択できます。

出力パルスモードは、共通パルスモード 4 種類と 2 パルスモード 2 種類、90 度位相差モード 2 種類があります。

共通パルスモード (OUT, DIR) : 動作パルス信号 (OUT) と方向レベル信号 (DIR) を出力します。

(RENV1.PMD=000b~011b)

2 パルスモード (PLS, MNS) : 十方向パルス信号 (PLS) と一方向パルス信号 (MNS) を出力します。

(RENV1.PMD=100b, 111b)

90 度位相差モード (PHA, PHB) : 90 度位相差の A 相パルス信号 (PHA) と B 相パルス信号 (PHB) を出力します。

(RENV1.PMD=101b, 110b)

表 6.5-1 出力パルスモードの関連情報

名称と説明					対象
<出力パルスモード>					RENV1.PMD(2:0)
PMD	+方向		-方向		
	OUT (PLS)	DIR (MNS)	OUT (PLS)	DIR (MNS)	
000		High		Low	
001		High		Low	
010		Low		High	
011		Low		High	
100		High	High		
101	OUT (PHA) DIR (PHB)		OUT (PHA) DIR (PHB)		
110	OUT (PHA) DIR (PHB)		OUT (PHA) DIR (PHB)		
111		Low	Low		
※ 101b と 110b の 90 度位相差信号 (PHA, PHB) は、両エッジが有効です。 90 度位相差信号は、4 pulse 出力で 1 周期変化します。					

6.5.2 方向変化タイマー

出力パルスモードが RENV1.PMD=000b~011b の場合は、動作方向の変化に応じて DIR 信号が変化します。

このとき、DIR 信号の変化に同調させるため、OUT 信号は方向変化タイマー時間（RENV1.DTMF）だけ遅れて出力されます。

方向変化タイマー時間のデフォルト設定は、0.2 ms です。

モータードライバーの反応に問題が生じなければ、0.5 μ s を選択できます。

表 6.5-2 方向変化タイマーの関連情報

名称と説明	対象
RENV1.PMD=000b~011b の場合に、方向変化後、パルス出力を待機します。 この方向変化タイマー時間を設定します。 0 : 0.2 ms。 1 : 0.5 μ s。	RENV1.DTMF(28)

6.5.3 動作完了タイミング

最終パルス ON 幅完了 (RMD.METM=1) を設定すれば、最終パルス周期の OFF 幅完了を待たずに動作を完了できます。

モータードライバーは出力パルスのエッジで動作するため、最終パルスの OFF 幅は必要ありません。

例えば、FL 速度が 1 pps で停止する場合、デューティ比を 50% で動作すると最終パルスの OFF 幅 500 ms が不要です。

以下は、出力パルスモードが共通パルスモード (RENV1.PMD=000b) の動作完了タイミングです。

① 最終パルス周期完了 (RMD.METM=0)

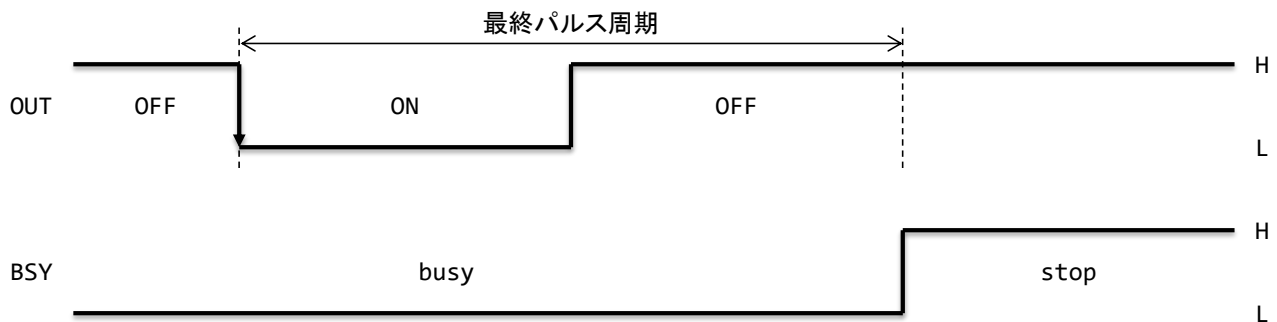


図 6.5-1 最終パルス周期完了

② 最終パルス ON 幅完了 (RMD.METM=1)

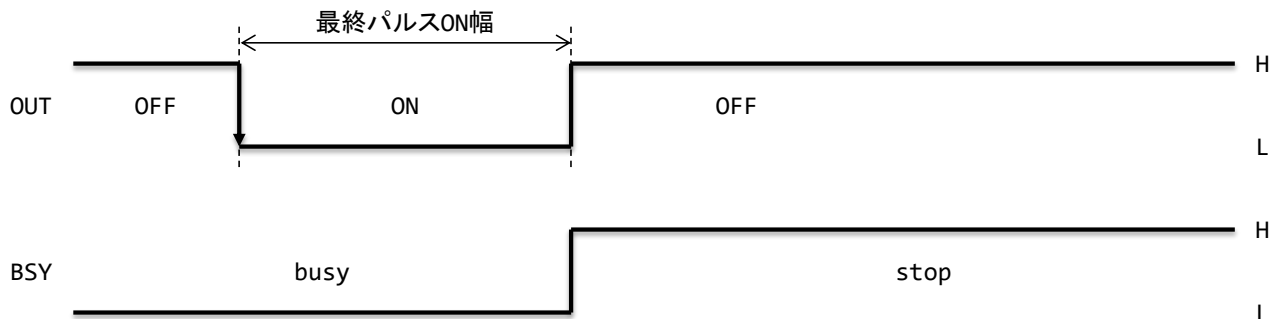


図 6.5-2 最終パルス ON 幅完了

プリレジスタによる継続動作を使うときは、次ブロックの最初のパルスが出力されるタイミングが変わります。

最終パルス周期完了 (RMD.METM=0) の場合は、最終パルスの周期完了から最短 14、最長 $16 \times T_{CLK}$ 後に出力されます。

この場合、BSY 信号 OFF 遅延時間は、最終パルスの周期完了から最短 1、最長 $3 \times T_{CLK}$ です。

最終パルス ON 幅完了 (RMD.METM=1) の場合は、最終パルスの ON 幅完了から $16 \times T_{CLK}$ 後に出力されます。

この場合、BSY 信号 OFF 遅延時間は、最終パルスの ON 幅完了から $1 \times T_{CLK}$ です。

プリレジスタによる継続動作の BSY 信号 OFF 時間は、いずれも $1 \times T_{CLK}$ です。

T_{CLK} : 基準クロック 1 周期 (50.863 ns)

注 意

プリレジスタによる継続動作で次ブロックがある場合は、最終パルス周期完了（RMD.METM=0）の選択を推奨します。最終パルス ON 幅完了（RMD.METM=1）では、モータードライバーが次ブロック最初のパルスに反応できない可能性があります。

表 6.5-3 動作完了タイミングの関連情報

名称と説明	対象
<p><動作完了タイミング></p> <p>0：最終パルス周期完了を設定します。</p> <p>1：最終パルスON幅完了を設定します。</p> <p>動作の完了タイミングが最終パルスのOFF幅だけ早まります。</p> <p>プリレジスタによる継続動作は、最終パルス周期完了（RMD.METM=0）を選択してください。</p>	RMD.METM(12)
<p><動作中信号></p> <p>0：停止中です。BSYn 端子から H レベルを出力します。</p> <p>1：動作中です。BSYn 端子から L レベルを出力します。</p>	MSTS.SRUN(1)

6.5.4 出力パルス幅制御

指令パルスの速度にかかわらず、出力パルス ON 幅をデューティ比 50%に調整します。

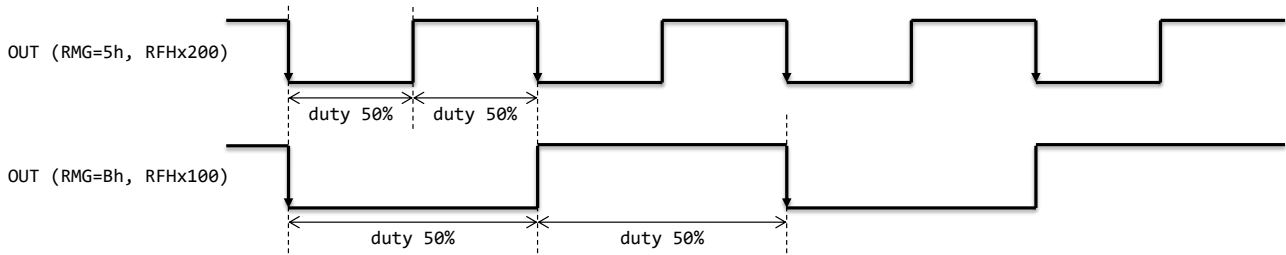


図 6.5-3 出力パルス幅制御

RMG レジスタが偶数の場合は、以下の誤差が生じます。

$$\text{ON 時間} : \text{OFF 時間} = \frac{\text{RMG}}{2} : \frac{\text{RMG}}{2} + 1$$

例えば、RMG=14 (Eh) の場合は、ON 時間 : OFF 時間=7 : 8 になり、OFF 時間が長くなります。

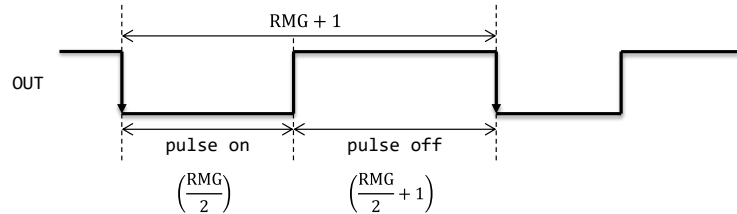


図 6.5-4 出力パルス OFF 幅の誤差

重 要

指令パルスの速度は $f_{CLK}=30$ MHz、RFH=16,383 の場合、RMG=1 では約 15 Mpps、RMG=2 では約 10 Mpps です。

この場合、どちらも出力パルスの ON 時間は約 33 ns です。

このため、約 10 Mpps を出力する場合も外部インターフェース回路は 15 MHz 超えの周波数に応答できる必要があります。

表 6.5-4 出力パルス幅制御の関連情報

名称と説明	対象
<p><動作完了タイミング></p> <p>0 : 最終パルス周期完了を設定します。</p> <p>1 : 最終パルスON幅完了を設定します。</p> <p>動作の完了タイミングが最終パルスのOFF幅だけ早まります。</p> <p>プリレジスタによる継続動作でも、最終パルス周期完了 (RMD.METM=0) を設定してください。</p>	RMD.METM(12)
<p><指令パルスの速度></p> <p>詳しくは「5.4.1.2 RFH(PRFH) : FH 速度ステップ」をご覧ください。</p>	RFH
<p><速度倍率></p> <p>詳しくは「5.4.1.5 RMG(PRMG) : 速度倍率」をご覧ください。</p>	RMG

6.6 機械系外部入力制御

下図のスライダのようなアクチュエーターに組み付ける終端スイッチ (PELn, MELn) と原点スイッチ (ORGn)、減速スイッチ (SDn) に加えて、ロータリーエンコーダーの Z 相 (EZn) 出力を外部入力のトリガーとして、様々な制御を行えます。

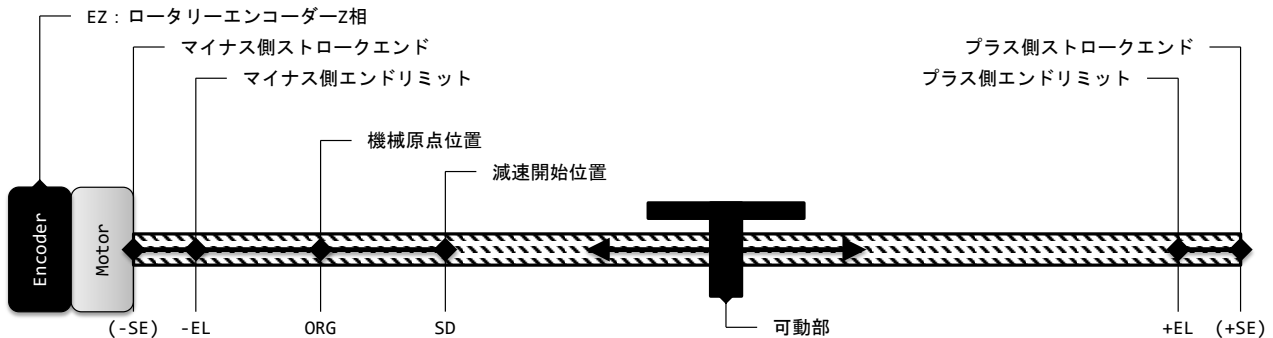


図 6.6-1 機械系外部入力制御

6.6.1 エンドリミット (PEL, MEL)

＋方向へ動作中は PEL 信号 ON、－方向へ動作中は MEL 信号 ON で、異常停止します。

タイマー (RMD.MOD=47h) の動作モードでは、異常停止しません。

停止方法 (RENV1.ELM) は、即停止、または減速停止から選択できます。

注 意

減速停止を設定した場合は、動作方向の EL 信号 ON で減速を開始します。

この減速中に動作方向の EL 信号 OFF になっても、減速を続けて停止します。

EL 位置を通過して停止するため、機械の衝突等に十分ご注意ください。

PEL 信号 ON のときは＋方向にスタートしません。MEL 信号 ON のときは－方向にスタートしません。

安全のため、各ストロークエンド (+SE, -SE) まで、PEL 信号 ON または MEL 信号 ON を維持してください。

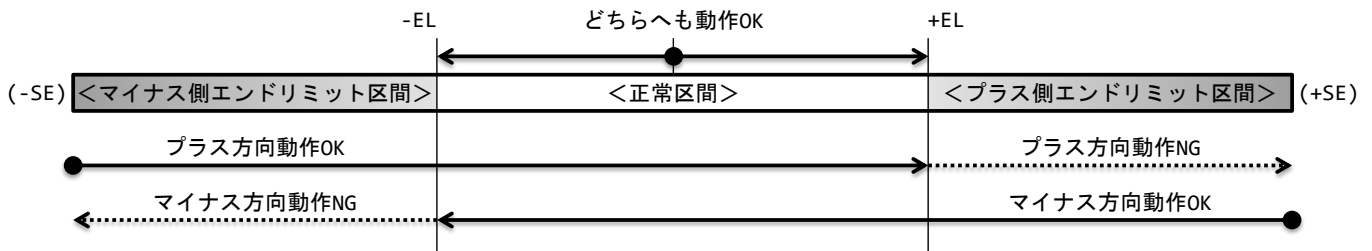


図 6.6-2 エンドリミットの区間

PEL 信号と MEL 信号は、入力論理 (ELLn 端子) を選択できます。

PEL 信号と MEL 信号は、入力ノイズフィルター (RENV1.FLTR) も選択できます。

PEL 信号と MEL 信号による異常停止は、エラー割り込み要因 (REST.ESPL, ESML) で読み出せます。

PEL 信号と MEL 信号の入力状態は、サブステータス (SSTS.SPEL, SMEL) で読み出せます。

表 6.6-1 エンドリミットの関連情報

名称と説明	対象
<動作方向の EL 信号の入力論理> L : 正論理。 H : 負論理。	ELLn 端子
<動作方向の EL 信号の入力処理> 0 : 即停止。 1 : 減速停止。	RENV1.ELM(3)
<PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルター (最短応答信号幅)> 0 : 51~102 ns。 1 : RENV1.FTM ビットで選択します。	RENV1.FLTR(26)
<RENV1.FLTR=1 の入力ノイズフィルター (最短応答信号幅)> 00b : 1.63~3.26 μ s。 01b : 13.03~26.05 μ s。 10b : 104.17~208.34 μ s 11b : 0.84~1.67 ms。	RENV1.FTM(21,20)
<エラー割り込み要因 (PEL)> 1 : PEL 信号 ON で異常停止。	REST.ESPL(0)
<エラー割り込み要因 (MEL)> 1 : MEL 信号 ON で異常停止。	REST.ESML(1)
<PEL 信号の入力状態> 0 : OFF。 1 : ON。	SSTS.SPEL(12)
<MEL 信号の入力状態> 0 : OFF。 1 : ON。	SSTS.SMEL(13)

6.6.2 スローダウン (SD)

SDn 端子は、入力機能 (RMD.MSDE) を選択できます。

SD 信号の機能を有効 (RMD.MSDE=1) すると、動作中に SD 信号で減速や減速停止できます。

SD 信号 ON による減速停止 (RENV1.SDM=1) は、異常停止のエラー割り込み (REST.ESSD=1) が発生します。

RENV1.SDMビットとRENV1.SDLTビットで、(1)減速、(2)ラッチ&減速、(3)減速停止、(4)ラッチ&減速停止を選択できます。

(1) 減速<RENV1.SDM=0, RENV1.SDLT=0>

- ・ FL 定速と FH 定速の速度パターンの場合は、SD 信号を無視します。
- ・ 高速 1 と高速 2 の速度パターンの場合は、動作方向の SD 信号 ON で FL 速度まで減速します。
この場合は、減速後、または減速中に、SD 信号 OFF になると FH 速度まで加速します。
- ・ STAD (52h)、または STAUD (53h) コマンド書き込み時に SD 信号 ON のときは、FL 速度で動作します。
この場合は、SD 信号 OFF で FH 速度まで加速します。

STAFL (50h) コマンド :

STAFH (51h) コマンド :

STAD (52h), STAUD (53h) コマンド :

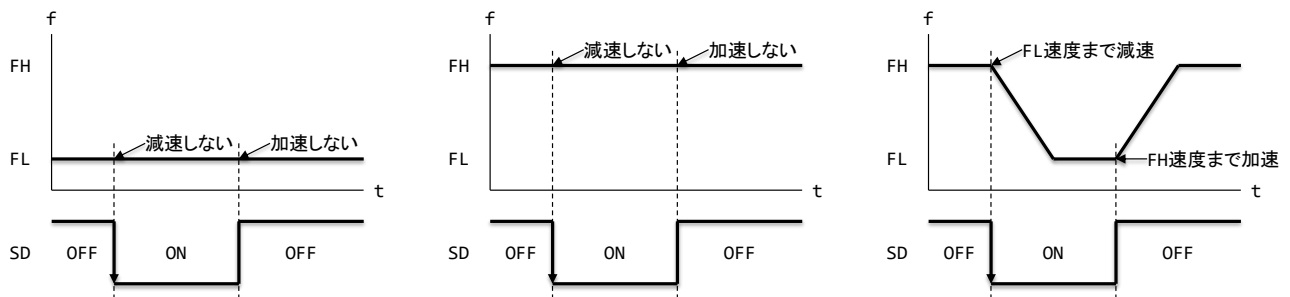


図 6.6-3 SD 信号による減速

(2) ラッチ&減速<RENV1.SDM=0, RENV1.SDLT=1>

- ・ FL 定速と FH 定速の速度パターンの場合は、SD 信号を無視します。
- ・ 高速 1 と高速 2 の速度パターンの場合は、SD 信号 ON で FL 速度まで減速します。
この場合は、減速後または減速中に SD 信号 OFF になっても加速しません。
- ・ STAD (52h)、または STAUD (53h) コマンド書き込み時に SD 信号 ON のときは、FL 速度で動作します。
この場合は、SD 信号 OFF になっても FH 速度に加速しません。

STAFL (50h) コマンド :

STAFH (51h) コマンド :

STAD (52h), STAUD (53h) コマンド :

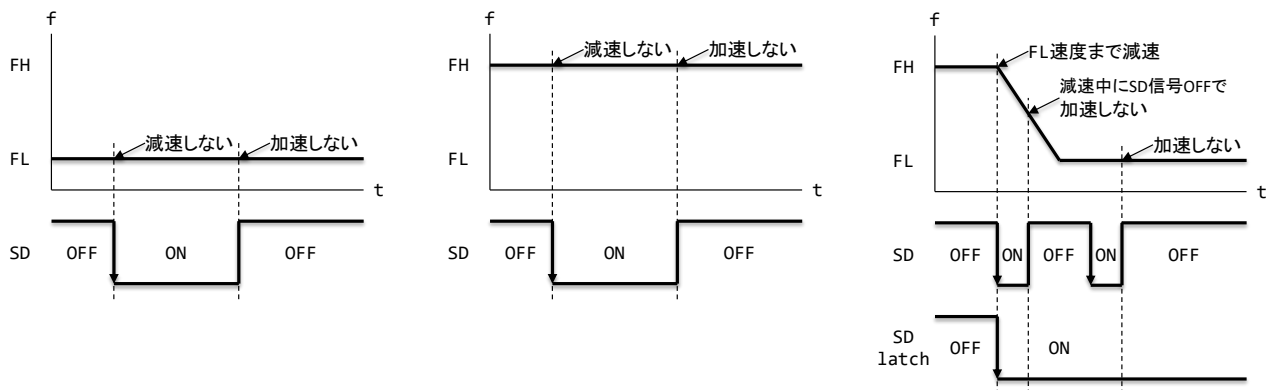


図 6.6-4 SD 信号による減速とラッチ

(3) 減速停止<RENV1.SDM=1, RENV1.SDLT=0>

- ・ FL 定速と FH 定速の速度パターンの場合は、SD 信号 ON すると、即停止します。
- ・ 高速 1 と高速 2 の速度パターンの場合は、SD 信号 ON すると、FL 速度まで減速して、停止します。
この場合は、減速中に SD 信号 OFF になると、FH 速度まで加速します。
- ・ スタートコマンド書き込み時に SD 信号 ON のときは、異常停止します。
- ・ SD 信号 ON で停止したときは、停止時にエラー割り込み (REST.ESSD) を発生します。

STAFL (50h) コマンド :

STAFH (51h) コマンド :

STAD (52h), STAUD (53h) コマンド :

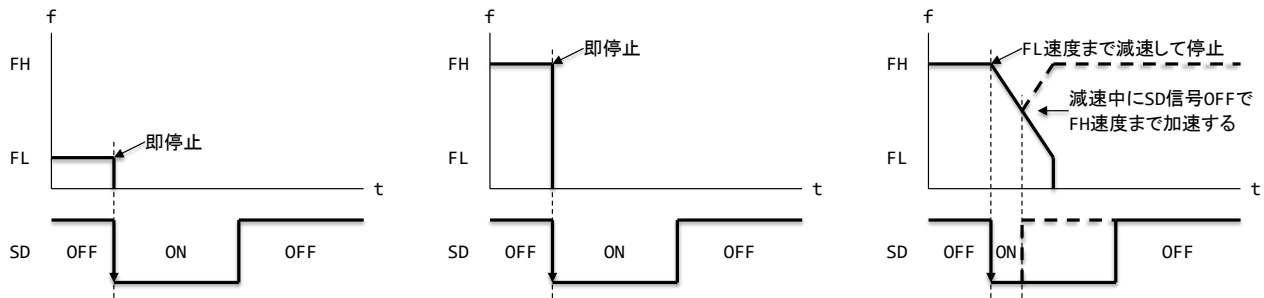


図 6.6-5 SD 信号による減速停止

(4) ラッチ&減速停止<RENV1.SDM=1, RENV1.SDLT=1>

- ・ FL 定速と FH 定速の速度パターンの場合は、SD 信号 ON で即停止します。
- ・ 高速 1 と高速 2 の速度パターンの場合は、SD 信号 ON で FL 速度まで減速して、停止します。
この場合は、減速中に SD 信号 OFF になっても、加速しません。
- ・ スタートコマンド書き込み時に SD 信号 ON のときは、異常停止します。
- ・ SD 信号 ON で停止したときは、停止時にエラー割り込み (REST.ESSD) を発生します。

STAFL (50h) コマンド :

STAFH (51h) コマンド :

STAD (52h), STAUD (53h) コマンド :

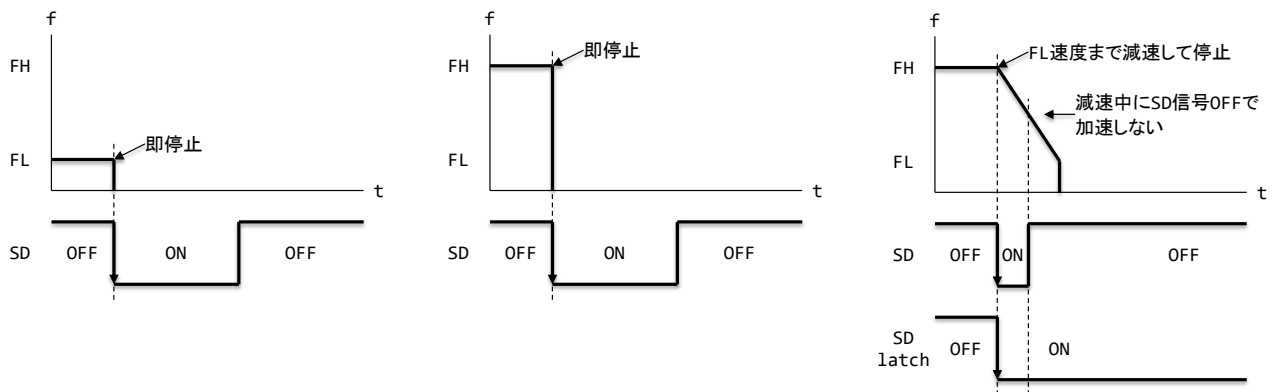


図 6.6-6 SD 信号による減速停止とラッチ

SD 信号の入力状態は、拡張ステータス (RSTS.SDIN) で読み出せます。

SD 信号は、入力論理 (RENV1.SDL) を選択できます。

SD 信号は、入力ノイズフィルター (RENV1.FLTR) を選択できます。

SD 信号のラッチ状態は、サブステータス (SSTS.SSD) で読み出せます。

SD 信号をラッチ機能が有効 (RENV1.SDLT=1) の場合は、次のときに RSTS.SDIN ビットの状態を反映します。

1. SD 信号が ON (RSTS.SDIN=1) のとき
2. 動作がスタートするとき
3. SD 信号をラッチしない設定 (RENV1.SDLT=0) のとき

RENV1.SDLT=0 の場合は、常に SSTS.SSD=RSTS.SDIN です。

表 6.6-2 スローダウンの関連情報

名称と説明	対象
<p><SDn 端子の入力機能></p> <p>0: 汎用入力。</p> <p>1: SD 信号入力。SD 信号 ON で、減速または減速停止します。</p>	RMD.MSDE(8)
<p><SD 信号の入力処理></p> <p>0: 減速。</p> <p>1: 減速停止。</p>	RENV1.SDM(4)
<p><SD 信号の入力ラッチ機能></p> <p>0: SD 信号をラッチしません。</p> <p>1: SD 信号をラッチします。</p>	RENV1.SDLT(5)
<p><SD 信号の入力論理></p> <p>0: 負論理。</p> <p>1: 正論理。</p>	RENV1.SDL(6)
<p><PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルター (最短応答信号幅)></p> <p>0: 51~102 ns。</p> <p>1: RENV1.FTM ビットで選択します。</p>	RENV1.FLTR(26)
<p><RENV1.FLTR=1 の入力ノイズフィルター (最短応答信号幅)></p> <p>00b: 1.63~3.26 μs。</p> <p>01b: 13.03~26.05 μs。</p> <p>10b: 104.17~208.34 μs</p> <p>11b: 0.84~1.67 ms。</p>	RENV1.FTM(21,20)
<p><エラー割り込み要因 (SD)></p> <p>1: SD 信号 ON で異常停止。</p>	REST.ESSD(5)
<p><SD 信号のラッチ状態></p> <p>0: OFF。</p> <p>1: ON。</p>	SSTS.SSD(15)
<p><SD 信号の入力状態></p> <p>0: OFF。</p> <p>1: ON。</p>	RSTS.SDIN(14)

6.6.3 原点（ORG）、エンコーダーZ相（EZ）

ORG 信号と EZ 信号は、原点復帰制御の動作モードで使います。

ORG 信号は、入力論理（RENV1.ORG1）を選択できます。

ORG 端子は、入力ノイズフィルター（RENV1.FLTR）も選択できます。

ORG 信号の入力状態は、サブステータス（SSTS.SORG）で読み出せます。

SSTS.SORG ビットは、入力ノイズフィルターを通過後に変化します。

EZ 信号は、入力論理（RENV2.EZL）を選択できます。

EZ 信号は、入力ノイズフィルター（RENV2.EINF）も選択できます。

EZ 信号のダウンカウントは、初期値（RENV2.EZD）を設定できます。

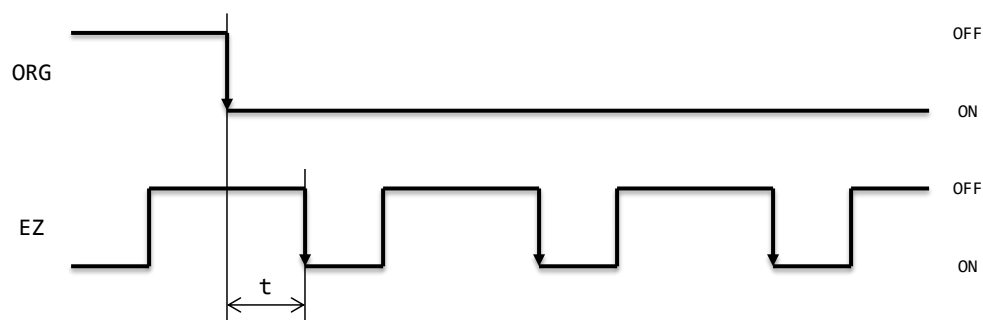
さらに、カウント値（RSPD.EZC）を読み出せます。

EZ 信号の入力状態は、拡張ステータス（RSTS.SEZ）で読み出せます。

RSTS.SEZ ビットは、入力ノイズフィルターを通過後に変化します。

EZ 信号を使う原点復帰制御は、ORG 信号が変化した後 EZ 信号 ON をカウントする動作モードです。

ORG 信号が変化した後最初の EZ 信号 ON をカウントするかは、下図の時間 t に依存します。



(RMD.MOD=10h、RENV1.ORG1=0、RENV1.FLTR=0、RENV2.EZL=0、RENV2.EINF=0、RENV2.ORM=1)

図 6.6-7 ORG 信号による EZ 信号のカウントタイミング

- | | | |
|---|----------------------------------|-----------------|
| ① | $2 \times T_{CLK} \leq t$ | のときは、カウントする。 |
| ② | $T_{CLK} < t < 2 \times T_{CLK}$ | のときは、カウントするか不定。 |
| ③ | $t \leq T_{CLK}$ | のときは、カウントしない。 |

T_{CLK} : 基準クロック 1 周期 (50.863 ns)

表 6.6-3 原点とエンコーダーZ 相の関連情報

名称と説明	対象
<p><ORG 信号または EZ 信号を使う動作モード></p> <p>10h : 原点復帰制御による＋方向に原点復帰の動作モード。</p> <p>18h : 原点復帰制御による－方向に原点復帰の動作モード。</p>	RMD.MOD(6:0)
<p><ORG 信号の入力論理></p> <p>0 : 負論理。</p> <p>1 : 正論理。</p>	RENV1.ORGL(7)
<p><PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルター（最短応答信号幅）></p> <p>0 : 51～102 ns。</p> <p>1 : RENV1.FTM ビットで選択します。</p>	RENV1.FLTR(26)
<p><RENV1.FLTR=1 の入力ノイズフィルター（最短応答信号幅）></p> <p>00b : 1.63～3.26 μs。</p> <p>01b : 13.03～26.05 μs。</p> <p>10b : 104.17～208.34 μs</p> <p>11b : 0.84～1.67 ms。</p>	RENV1.FTM(21,20)
<p><EA, EB, EZ 信号の入力ノイズフィルター（最短応答信号幅）></p> <p>0 : 51～102 ns。</p> <p>1 : 102～153 ns。</p>	RENV2.EINF(18)
<p><EZ 信号の入力論理></p> <p>0 : 負論理。</p> <p>1 : 正論理。</p> <p>EZ 信号 OFF から ON でカウントします。</p>	RENV2.EZL(28)
<p><原点復帰方法></p> <p>0 : 原点復帰 0 (ORG 信号、停止)</p> <p>1 : 原点復帰 1 (ORG 信号、EZ 信号、停止)</p> <p>詳しくは「5.5.5.1.1 原点復帰 0」以降をご覧ください。</p>	RENV2.ORM(29)
<p><EZ 信号の入力カウント初期値></p> <p>0000b (1 回) ～1111b (16 回)。</p>	RENV2.EZD(27:24)
<p><EZ 信号の入力カウント値></p> <p>初期値は RENV2.EZD ビットの値。</p>	RSPD.EZC(19:16)
<p><ORG 信号の入力状態></p> <p>0 : OFF。</p> <p>1 : ON。</p>	SSTS.SORG(14)
<p><EZ 信号の入力状態></p> <p>0 : OFF。</p> <p>1 : ON。</p>	RSTS.SEZ(10)

6.7 サーボモータードライバインターフェース

サーボモータードライバの専用信号を接続できます。

専用信号は、位置決め完了信号（INP）、偏差カウンタクリア信号（ERC）とアラーム信号（ALM）です。

これらを使って、様々な制御を行えます。

6.7.1 位置決め完了（INP）

サーボモータードライバは、INP（In-position）信号を出力できます。

パルス列入力タイプのサーボモータードライバには、指令パルス入力とフィードバックパルス入力があります。

サーボモータードライバの内部には、この差をカウントする偏差カウンタがあります。

サーボモータードライバは、指令パルスが停止されても、偏差カウンタが0になるまでモーターを動作し続けます。

この偏差カウンタの絶対値が設定値以下になると、サーボモータードライバは INP 信号を出力できます。

本製品は、INP 信号を入力することができます。

INP 信号の入力待ち（RMD.MINP=1）を設定した場合は、動作の完了タイミングを INP 信号 ON まで遅延します。

INP 信号の入力待ち（RSTS.CND=1110b）状態で、INP 信号 ON されると、動作を完了できます。

この場合、以下のメインステータス変化は、INP 信号 ON まで遅延します。

- ・ MSTS.SSCM ビット
- ・ MSTS.SRUN ビット
- ・ MSTS.SENI ビット
- ・ MSTS.SEND ビット
- ・ MSTS.SERR ビット
- ・ MSTS.SINT ビット

ただし、ALM 信号による異常停止と非常停止（CEMG, CMEMG）は、遅延なしで動作を完了します。

INP 信号は、入力論理（RENV1.INPL）を選択できます。

INP 信号は、入力ノイズフィルター（RENV1.FLTR）も選択できます。

パルス出力完了時に、既に INP 信号 ON の場合は、遅延なしで動作を完了します。

INP 信号の入力状態は、拡張ステータス（RSTS.SINP）で読み出せます。

表 6.7-1 位置決め完了の関連情報

名称と説明	対象
<INPn 端子の入力機能> 0 : 汎用入力。 1 : INP 信号入力。INP 信号 ON まで、動作の完了を遅らせます。	RMD.MINP(9)
<INP 信号の入力論理> 0 : 負論理。 1 : 正論理。	RENV1.INPL(22)
<PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルタ（最短応答信号幅）> 0 : 51~102 ns。 1 : RENV1.FTM ビットで選択します。	RENV1.FLTR(26)
<RENV1.FLTR=1 の入力ノイズフィルタ（最短応答信号幅）> 00b : 1.63~3.26 μ s。 01b : 13.03~26.05 μ s。 10b : 104.17~208.34 μ s 11b : 0.84~1.67 ms。	RENV1.FTM(21,20)
<INP 信号の入力状態> 0 : OFF。 1 : ON。	RSTS.SINP(15)

6.7.2 偏差カウンタクリア (ERC)

多くのサーボモータードライバは、ERC (Error/Deflection counter clear) 信号を入力できます。

サーボモータードライバは、偏差カウンタが0になるまで、サーボ制御を停止しません。

そのため、指令パルスを停止しても、すぐにはサーボモーターが停止しません。

原点復帰完了時などにサーボモーターを即停止するには、偏差カウンタを0にクリアする必要があります。

このため、多くのサーボモータードライバは ERC 信号を入力できます。

本製品は、ERC 信号を出力することができます。

サーボモータードライバへ出力する ERC 信号は、パルス信号の ON 幅 (RENV1.EPW) を選択できます。

ERC 信号の ON 幅にレベル信号 (RENV1.EPW=111b) を設定した場合は、ERCRST (25h) コマンドで OFF に戻せます。

ERC 信号 ON のままでは、サーボモータードライバが意図しない動作を行う可能性があります。

このため、レベル信号を設定した場合は、必ず ERCRST (25h) コマンドで ERC 信号を OFF にレベル変更してください。

一部のサーボモータードライバは、ERC 信号 OFF になってから次の指令パルスを受け付けるまでに時間がかかります。

この場合、ERC 信号の OFF 遅延時間 (RENV1.ETW) を選択できます。

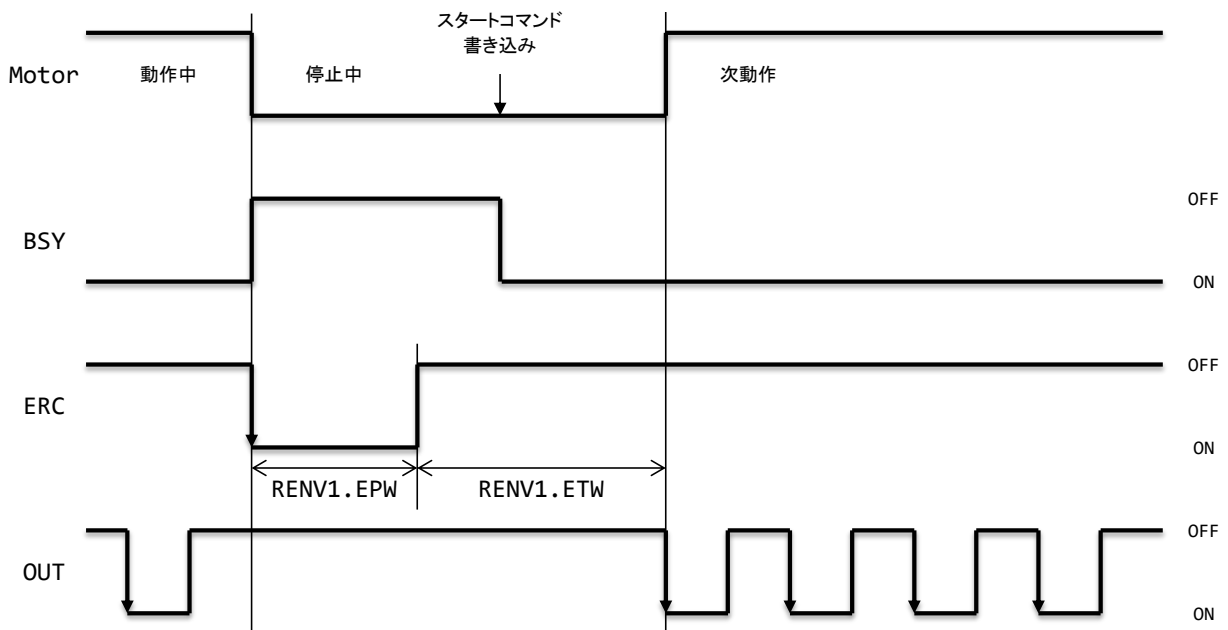


図 6.7-1 ERC 信号の ON 時間と OFF 時間

原点復帰時の ERC 信号出力 (RENV1.EROR=1) を設定すると、原点復帰完了時に、ERC 信号を自動的に出力できます。

ERC 信号を出力するタイミングは「5.5.5.1 +方向に原点復帰 (10h)」をご覧ください。

異常停止時の ERC 信号出力 (RENV1.EROE=1) を設定すると、異常停止時に、ERC 信号を自動的に出力できます。

非常停止を除き、停止速度が FL 速度のときは、ERC 信号を出力しません。

対象の異常停止は、PEL, MEL, ALM, CEMG 信号 ON と、CMEMG (05h) コマンドの書き込みです。

ERCOUT (24h) コマンドの書き込みで、ERC 信号を任意に出力できます。

異常停止時または ERCOUT (24h) コマンドにより ERC 信号を出力した場合は、指令位置と機械位置の間で誤差が生じます。

このため、ERC 信号の OFF を確認し、原点復帰してください。

ERC 信号は、出力論理 (RENV1.ERCL) を選択できます。

ERC 信号の出力状態は、拡張ステータス (RSTS.SERC) で読み出せます。

表 6.7-2 偏差カウンタークリアの関連情報

名称と説明	対象
<p><異常停止要因による即停止時の ERCn 端子の出力機能></p> <p>0 : 異常停止要因による即停止時に ERC 信号を出力しません。</p> <p>1 : 異常停止要因による即停止時に ERC 信号を出力します。</p>	RENV1.EROE(10)
<p><原点復帰要因による停止時の ERCn 端子の出力機能></p> <p>0 : 原点復帰要因による停止時に ERC 信号を出力しません。</p> <p>1 : 原点復帰要因による停止時に ERC 信号を出力します。</p>	RENV1.EROR(11)
<p><ERC 信号の ON 幅></p> <p>000b : 11~13 μs 001b : 91~98 μs 010b : 364~391 μs 011b : 1.4~1.6 ms</p> <p>100b : 11~13 ms 101b : 46~50 ms 110b : 93~100 ms 111b : ∞</p>	RENV1.EPW(14:12)
<p><ERC 信号の出力論理></p> <p>0 : 負論理。</p> <p>1 : 正論理。</p>	RENV1.ERCL(15)
<p><ERC 信号のスタート遅延時間 (ERC 信号 OFF 後) ></p> <p>00b : 0 μs 01b : 11~13 μs 10b : 1.4~1.6 ms 011b : 93~100 ms</p>	RENV1.ETW(17,16)
<p><ERC 信号の出力状態></p> <p>0 : OFF。</p> <p>1 : ON。</p>	RSTS.SERC(9)
<p><ERC 信号出力></p> <p>ERCn 端子から ERC 信号を出力します。</p>	ERCOUT(24h)
<p><ERC 信号リセット></p> <p>ERC 信号の ON 幅および OFF 後スタート遅延時間の完了待ち (RSTS.CND=0101b) を終了します。</p> <p>ERC 信号の出力をリセットします。</p>	ERCRCST(25h)

6.7.3 アラーム (ALM)

サーボモータードライバは、ALM (Alarm) 信号を出力できます。

サーボモータードライバは、過負荷または過電流などの異常が発生する可能性があります。
この異常が発生したことを知らせるため、サーボモータードライバは ALM 信号を出力できます。

本製品は、ALM 信号を入力することができます。

停止方法は、即停止 (RENV1.ALMM=0)、または減速停止 (RENV1.ALMM=1) から選択できます。

減速停止を設定した場合は、ALM 信号 ON で減速を開始します。

この減速中に ALM 信号 OFF になっても、減速を続けて停止します。

ALM 信号 ON しているときは、動作がスタートしません。

INP 信号の入力待ち (RMD.MINP=1) を設定しても、ALM 信号による異常停止は、INP 信号 ON を待ちません。

アラームが発生したとき、サーボモータードライバが INP 信号を出力できなくても、動作を完了します。

「INP 信号」については「6.7.1 位置決め完了 (INP)」をご覧ください。

ALM 信号は、入力論理 (RENV1.ALML) を選択できます。

ALM 信号は、入力ノイズフィルター (RENV1.FLTR) も選択できます。

ALM 信号による異常停止は、エラー割り込み要因 (REST.ESAL) で読み出せます。

ALM 信号の入力状態は、サブステータス (SSTS.SALM) で読み出せます。

表 6.7-3 アラームの関連情報

名称と説明	対象
<ALM 信号の入力処理> 0 : 即停止。 1 : 減速停止。	RENV1.ALMM(8)
<ALM 信号の入力論理> 0 : 負論理。 1 : 正論理。	RENV1.ALML(9)
<PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルター (最短応答信号幅)> 0 : 51~102 ns。 1 : RENV1.FTM ビットで選択します。	RENV1.FLTR(26)
<RENV1.FLTR=1 の入力ノイズフィルター (最短応答信号幅)> 00b : 1.63~3.26 μ s。 01b : 13.03~26.05 μ s。 10b : 104.17~208.34 μ s 11b : 0.84~1.67 ms。	RENV1.FTM(21,20)
<エラー割り込み要因 (ALM)> 1 : ALM 信号 ON で異常停止。	REST.ESAL(2)
<ALM 信号の入力状態> 0 : OFF。 1 : ON。	SSTS.SALM(11)

6.8 外部スタート／同時スタート

CSTA 端子や PCSn 端子を使って、外部信号でスタートできます。

CSTA 端子を使って、複数の軸を同時にスタートもできます。

6.8.1 同時スタート (CSTA)

CSTA 端子に CSTA 信号（ワンショットパルスまたはレベル信号）を入力して、外部スタートできます。

本製品の CSTA 端子をプルアップ接続することで、任意の複数軸を同時スタートできます。

任意の複数軸は、複数の本製品から選択できます。

事前準備として、CSTA、OSTA 信号の入力待ち（RMD.MSY=01b）と CSTA 信号入力（RENV1.PCSM=0）を設定してください。

この設定でスタートコマンドを書き込むと、CSTA、OSTA 信号の入力待ち（RSTS.CND=0010b）に遷移できます。

CSTA 端子に入力する CSTA 信号の入力論理は、選べず負論理（CSTA=L レベルで CSTA 信号 ON）です。

CSTA 端子に入力する CSTA 信号の入力仕様は、RENV1.STAM ビットで選択できます。

RSTS.CND=0010b かつ RENV1.PCSM=0 の軸が、CSTA 端子を使う CSTA 信号有効軸です。

CSTA 信号有効軸は、RENV1.STAM=0 を設定すると、CSTA 端子に CSTA 信号 ON を入力したときに、スタートします。

この設定では、停止中から CSTA 信号 ON ならば、スタートコマンドを書き込みしたときに、スタートします。

RENV1.STAM=1 を設定すると、CSTA 信号 OFF から ON が入力されたときに、スタートします。

CSTA 信号の入力割り込みは、イベント割り込み要求（RIRQ.IRSA）で設定できます。

これは、イベント割り込み要因（RIST.ISSA）で読み出せます。

CSTA 信号の入力状態は、拡張ステータス（RSTS.OSTA）で読み出せます。

CMSTA（06h）コマンドを書き込むと、CSTA 端子から CSTA 信号（負論理のワンショットパルス）を出力できます。

CSTA 端子をプルアップ接続すれば、出力した CSTA 信号を入力して、CSTA 信号有効軸を外部スタートできます。

CSTA 端子の出力回路はオープンドレイン仕様なので、ワイヤード OR 接続できます。

SPSTA（2Ah）コマンドは、コマンドが書き込まれた CSTA 信号有効軸だけをスタートします。

SPSTA（2Ah）コマンドを書き込んでも、CSTA 信号は出力しません。

CSTA 端子をプルアップ接続していても、他の CSTA 信号有効軸は外部スタートしません。

RSTS.CND=0010b の軸は、停止コマンドを書き込むと、動作を中止できます。

＜同時スタートの手順＞

同時スタートする本製品の CSTA 端子をまとめてプルアップ接続します。

同時スタートする軸に RMD.MSY=01b と RENV1.PCSM=0 を設定して、CSTA 信号有効軸に設定します。

スタートコマンドを書き込み、CSTA, OSTA 信号の入力待ち (RSTS.CND=0010b) に遷移します。

その後、以下の 2 つの方法で、同時スタートできます。

1. CMSTA (06h) コマンドを書き込む

CSTA 端子からパルス幅が $0.4 \mu\text{s}$ (CLK 信号 8 周期) の CSTA 信号を出力します。

CSTA 端子を接続した他の本製品に CSTA 信号有効軸がある場合は、CSTA 信号を入力してスタートします。

CSTA 信号を出力した本製品にも CSTA 信号有効軸がある場合は、CSTA 信号を入力してスタートします。

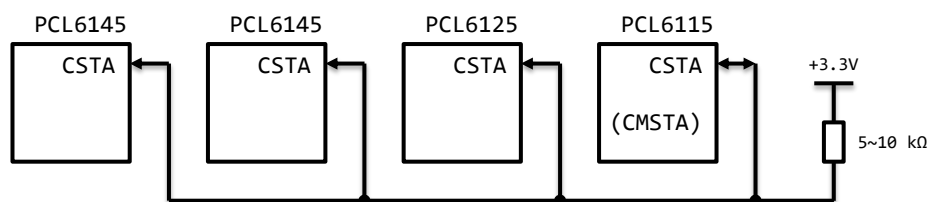


図 6.8-1 CMSTA (06h) コマンドの書き込み

2. 外部から CSTA 端子にパルス幅が $0.2 \mu\text{s}$ (CLK 信号 4 周期) 以上の CSTA 信号を入力する

CSTA 端子を接続した本製品に CSTA 信号有効軸がある場合は、CSTA 信号を入力してスタートします。

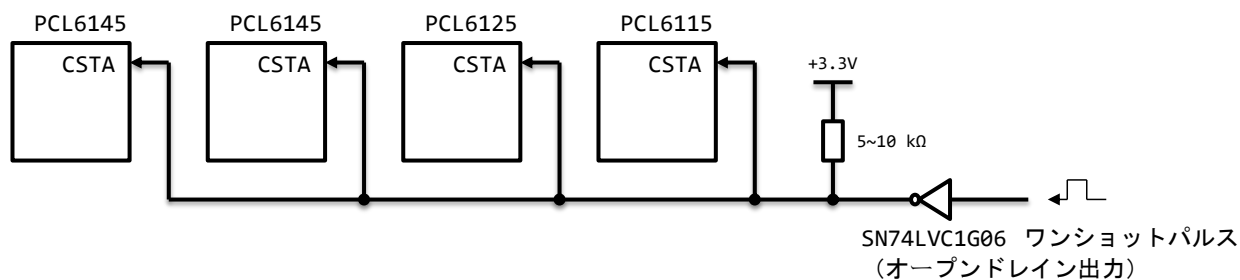


図 6.8-2 CSTA 信号の入力

表 6.8-1 同時スタートの関連情報

名称と説明					対象	
<div>＜スタートコマンド書き込み後のスタートタイミング＞</div> <div>01b: CSTA 信号 ON、OSTA 信号 ON、または SPSTA (2Ah) コマンドでスタートします。</div>					RMD.MSY(19,18)	
<div>＜CSTA 信号の入力仕様＞</div> <div>0: レベルトリガー。</div> <div>1: エッジトリガー (立ち下がリエッジ)。</div>					RENV1.STAM(18)	
<div>＜CSTA 端子および PCSn/OSTAn 端子の入力機能＞</div> <div>0: CSTA 端子に同時スタート用 CSTA 信号を入力してスタートできます。</div> <div>PCSn 端子は、RMD.MPCS ビットの選択が反映されます。</div> <div>1: CSTA 端子に同時スタート用 CSTA 信号を入力してもスタートできません。</div> <div>OSTAn 端子に自軸スタート用 OSTA 信号を入力してスタートできます。</div> <div>目標位置オーバーライド 2 は、機能しません。</div>					RENV1.PCSM(30)	
信号	機能	RENV1.PCSM=0		RENV1.PCSM=1		
		RMD.MPCS=0	RMD.MPCS=1	RMD.MPCS=0	RMD.MPCS=1	
CSTA	Common Start	有効		無効		
OSTA	Own Start	無効		有効		
PCS	Override 2	無効	有効	無効	無効	
<div>＜割り込み要求 (IRSA) ＞</div> <div>1: 外部スタート信号 ON したとき、割り込みを生成します。</div> <div>(RSTS.OSTA ビットが 0 から 1 に変化した)</div>					RIRQ.IRSA(12)	
<div>＜割り込み要因 (ISSA) ＞</div> <div>1: 外部スタート信号 ON されました。</div> <div>(RSTS.OSTA ビットが 0 から 1 に変化した)</div>					RIST.ISSA(13)	
<div>＜動作状態＞</div> <div>0010b: CSTA, OSTA 信号の入力待ち。</div>					RSTS.CND(3:0)	
<div>＜同時スタート信号 (CSTA) の入力状態＞</div> <div>0: OFF。</div> <div>1: ON。</div>					RSTS.OSTA(5)	
<div>＜CSTA 信号出力＞</div> <div>CSTA 端子から CSTA 信号 (負論理のワンショットパルス) を出力します。</div>					CMSTA(06h)	

6.8.2 自軸スタート (OSTA)

PCSn 端子に OSTA 信号（ワンショットパルスまたはレベル信号）を入力して、外部スタートできます。

任意の PCSn 端子を使えば、任意の各軸を自軸スタートできます。

事前準備として、CSTA, OSTA 信号の入力待ち（RMD.MSY=01b）と OSTA 信号入力（RENV1.PCSM=1）を設定してください。

この設定でスタートコマンドを書き込むと、CSTA, OSTA 信号の入力待ち（RSTS.CND=0010b）に遷移できます。

PCSn 端子に入力する OSTA 信号の入力論理は、RENV1.PCSL ビットで選択できます。

PCSn 端子に入力する OSTA 信号の入力仕様は、RENV1.STAM ビットで選択できます。

RSTS.CND=0010b かつ RENV1.PCSM=1 の軸が、PCSn 端子を使う OSTA 信号有効軸です。

この場合、CSTA 端子に CSTA 信号を入力したときには、スタートしません。

OSTA 信号有効軸は、RENV1.STAM=0 を設定すると、PCSn 端子に OSTA 信号 ON を入力したときに、スタートします。

この設定では、停止中から OSTA 信号 ON ならば、スタートコマンドを書き込みしたときに、スタートします。

RENV1.STAM=1 を設定すると、OSTA 信号 OFF から ON が入力されたときに、スタートします。

OSTA 信号の入力割り込みは、イベント割り込み要求（RIRQ.IRSA）で設定できます。

これは、イベント割り込み要因（RIST.ISSA）で読み出せます。

PCSn 端子に入力した OSTA 信号の入力状態は、拡張ステータス（RSTS.SPCS）で読み出せます。

SPSTA (2Ah) コマンドは、コマンドが書き込まれた OSTA 信号有効軸だけをスタートします。

SPSTA (2Ah) コマンドを書き込んでも、OSTA 信号は出力しません。

PCSn 端子をプルアップしていても、他の OSTA 信号有効軸は外部スタートしません。

RSTS.CND=0010b の軸は、停止コマンドを書き込むと、動作を中止できます。

OSTA 信号は、外部から PCSn 端子にパルス幅が 0.2 μ s（CLK 信号 4 周期）以上を入力してください。

OSTA 信号を入力した PCSn 端子が、OSTA 信号有効軸ならばスタートします。

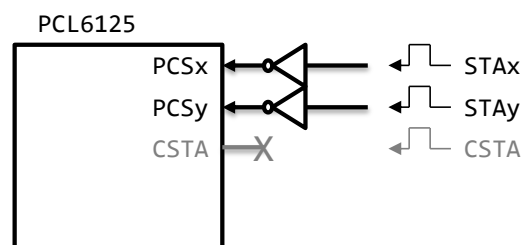


図 6.8-3 OSTA 信号 (PCSn 端子) の入力

表 6.8-2 自軸スタート (PCSn 端子) の関連情報

名称と説明						対象
<PCSn 端子の入力機能> 0：汎用入力。 1：PCS 信号入力。PCS 信号 ON まで、位置決め制御のスタートを遅らせます。						RMD.MPCS(14)
<スタートコマンド書き込み後のスタートタイミング> 01b: CSTA 信号 ON、OSTA 信号 ON、または SPSTA（2Ah）コマンドでスタートします。						RMD.MSY(19,18)
<PCS 信号の入力論理> 0：負論理。 1：正論理。 RENV1.PCSM=1 を設定している場合は、PCSn 端子に入力する OSTA 信号の入力論理を兼ねます。						RENV1.PCSL(24)
<CSTA 端子および PCSn/OSTAn 端子の入力機能> 0：CSTA 端子に同時スタート用 CSTA 信号を入力してスタートできます。 PCSn 端子は、RMD.MPCS ビットの選択が反映されます。 1：CSTA 端子に同時スタート用 CSTA 信号を入力してもスタートできません。 OSTAn 端子に自軸スタート用 OSTA 信号を入力してスタートできます。 目標位置オーバーライド 2 は、機能しません。						RENV1.PCSM(30)
信号	機能	RENV1.PCSM=0		RENV1.PCSM=1		
		RMD.MPCS=0	RMD.MPCS=1	RMD.MPCS=0	RMD.MPCS=1	
CSTA	Common Start	有効		無効		
OSTA	Own Start	無効		有効		
PCS	Override 2	無効	有効	無効	無効	
<割り込み要求（IRSA）> 1：外部スタート信号 ON したとき、割り込みを生成します。 （RSTS.OSTA ビットが 0 から 1 に変化した）						RIRQ.IRSA(12)
<割り込み要因（ISSA）> 1：外部スタート信号 ON しました。 （RSTS.OSTA ビットが 0 から 1 に変化した）						RIST.ISSA(13)
<動作状態> 0010b：CSTA、OSTA 信号の入力待ち。						RSTS.CND(3:0)
<CSTA 信号または OSTA 信号の入力状態> 0：OFF。 1：ON。						RSTS.OSTA(5)
<PCSn 端子に入力した OSTA 信号の入力状態> 0：OFF。 1：ON。						RSTS.SPCS(8)
<自軸のスタート> OSTA 信号の入力待ち（RSTS.CND=0010b）である任意の軸で、動作をスタートできます。 CSTA 端子から CSTA 信号は出力しません						SPSTA(2Ah)

6.8.3 軸選択スタート (SELn ビット)

軸選択 (SELn) を使えば、同じコマンドを複数の軸に同時に書き込めます。

このとき、1 つの本製品内であれば、スタートコマンドの書き込みで、複数の軸を同時にスタートできます。

ソフトウェア例 (H8 系) :

```
var Address = 0x3 :           // アドレス : X 軸の COMW
                               // (A4=0, A3=0, A2=1, A1=1; A0=GND fix)
var Command = 0x0350;         // 軸選択 : Y 軸と X 軸 (03h)
                               // コマンド : STAFI (50h)
WriteIn16bit (Address, Command); // コマンド書き込みアクセス
```

「コマンド書き込み」については「5.1.1.3 コマンド書き込み」をご覧ください。

6.9 同時減速

CSD 端子を使えば、直線補間制御などで複数軸を同時減速できます。

6.9.1 同時減速（CSD）

CSD 端子に CSD 信号（レベル信号）を入力して、同時減速できます。

複数の本製品の CSD 端子を使えば、複数の本製品の各軸を同時減速できます。

事前準備として、CSD 信号 ON で減速（RMD.MCDE=1）を設定してください。

加えて、FL 定速中や減速中に、CSD 信号 ON を出力（RMD.MCDO=1）も設定してください。

CSD 信号の入出力論理は、選べず負論理です。

RMD.MCDE=1 の軸が CSD 信号入力有効軸です。

CSD 信号入力有効軸は、CSD 端子に CSD 信号 ON が入力されたときに、目標速度を FL 速度に変更して、減速します。

スタート前から CSD 信号 ON ならば、スタートコマンドを書き込み時に、FL 速度です。

CSTP 信号の入力状態は、拡張ステータス（RSTS.SCSD）で読み出せます。

<同時減速の構成>

同時減速する本製品の CSD 端子をまとめてプルアップ接続します。

同時減速する軸に RMD.MCDE=1 と RMD.MCDO=1 を設定して、CSD 信号入力有効軸かつ CSD 信号出力有効に設定します。

スタート後、FL 定速中や減速中の補間軸が CSD 信号 ON を出力します。

他の補間軸は CSD 信号 ON が入力されたときに、目標速度を FL 速度に変更して、減速します。

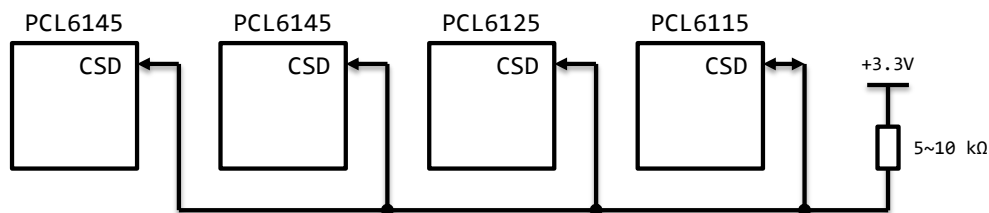


図 6.9-1 CSD 信号の入力

表 6.9-1 同時減速の関連情報

名称と説明	対象
<CSD 端子の入力機能> 0 : 汎用入力。 1 : CSD 信号入力。CSD 信号 ON で、減速を開始します。	RMD.MCDE(28)
<CSD 端子の出力機能> 0 : 出力しません。 1 : CSD 信号を減速中と FL 定速中の間に出力します。	RMD.MCDO(29)
<CSD 信号の入力状態> 0 : OFF。 1 : ON。	RSTS.SCSD(4)

6.9.2 自軸減速 (SD)

SD 端子に SD 信号を入力して、自軸を減速できます。

詳しくは「6.6.2 スローダウン (SD)」をご覧ください。

6.9.3 軸選択減速 (SELn ビット)

軸選択 (SELn) を使えば、同じコマンドを複数の軸に同時に書き込めます。

このとき、1 つの本製品内であれば、減速コマンドの書き込みで、複数の軸を同時に減速できます。

ソフトウェア例 (H8 系) :

```

var Address = 0x3 :           // アドレス : X 軸の COMW
                                // (A4=0, A3=0, A2=1, A1=1; A0=GND fix)

var Command = 0x0342;         // 軸選択 : Y 軸と X 軸 (03h)
                                // コマンド : FSCHL (42h)

WriteIn16bit (Address, Command) ; // コマンド書き込みアクセス

```

「コマンド書き込み」については「5.1.1.3 コマンド書き込み」をご覧ください。

6.10 外部停止／同時停止

CSTP 端子を使って、外部信号で即停止、または減速停止できます。

CSTP 端子を使って、同時に停止もできます。

6.10.1 同時停止（CSTP）

CSTP 端子に CSTP 信号（負論理のワンショットパルス）を入力して、外部停止できます。

本製品の CSTP 端子をプルアップ接続することで、任意の複数軸を同時停止できます。

任意の複数軸は、複数の本製品から選択できます。

事前準備として、CSTP 信号 ON で停止（RMD.MSPE=1）を設定してください。

CSTP 信号の入力論理は、選べず負論理です。

CSTP 信号の入力処理は、RENV1.STPM ビットで選択できます。

RMD.MSPE=1 の軸が CSTP 信号有効軸です。

CSTP 信号有効軸は、CSTP 端子に CSTP 信号の立ち下がりエッジが入力されたときに、停止します。

スタート前から CSTP 信号 ON ならば、スタートコマンドを書き込み時に、停止します。

CSTP 信号の入力割り込みは、エラー割り込み要因（REST.ESSP）で読み出せます。

CSTP 信号の入力状態は、拡張ステータス（RSTS.SSTP）で読み出せます。

CMSTP（07h）コマンドを書き込むと、CSTP 信号（負論理のワンショットパルス）を出力できます。

CSTP 端子をプルアップしていれば、CSTP 信号有効軸を外部停止できます。

<同時停止の手順>

同時停止する本製品の CSTP 端子をまとめてプルアップ接続します。

同時停止する軸に RMD.MSPE=1 を設定して、CSTP 信号有効軸に設定します。

スタート後、以下の 3 つの方法で、同時停止できます。

1. CMSTP（07h）コマンドを書き込む

CSTP 端子からパルス幅が 0.4 μ s（CLK 信号 8 周期）の CSTP 信号を出力します。

CSTP 端子を接続した全ての本製品が、CSTP 信号を入力して CSTP 信号有効軸を停止します。

CSTP 信号を出力した本製品も、CSTP 信号を再入力して CSTP 信号有効軸を停止します。

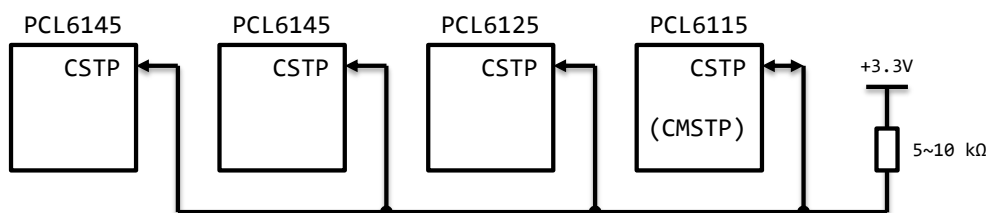


図 6.10-1 CSTP（07h）コマンドの書き込み

2. 外部から CSTEP 端子にパルス幅が $0.2 \mu\text{s}$ (CLK 信号 4 周期) 以上の CSTEP 信号を入力する
CSTEP 端子を接続した全ての本製品が、CSTEP 信号を入力して CSTEP 信号有効軸を停止します。

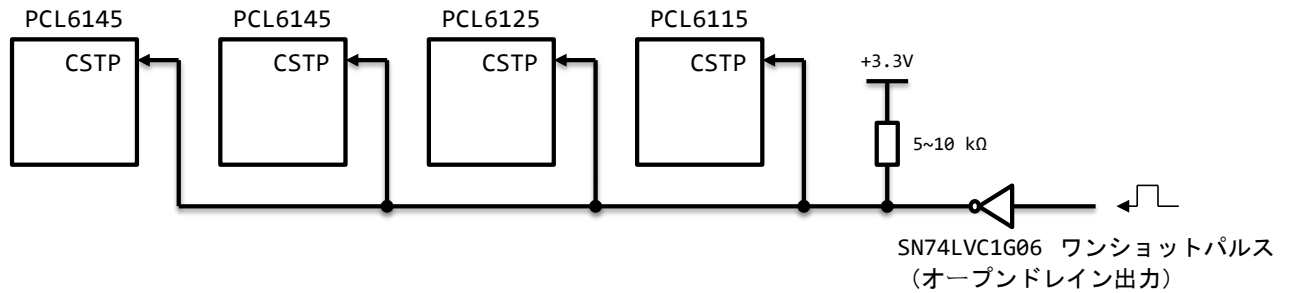


図 6.10-2 CSTEP 信号の入力

3. RMD.MSPO=1 を設定した軸が異常停止する
CSTEP 端子からパルス幅が $0.4 \mu\text{s}$ (CLK 信号 8 周期) の CSTEP 信号を出力します。
CSTEP 端子を接続した全ての本製品が、CSTEP 信号を入力して CSTEP 信号有効軸を停止します。

表 6.10-1 同時停止の関連情報

名称と説明	対象
<CSTEP 端子の入力機能> 0: 汎用入力。 1: CSTEP 信号入力。CSTEP 信号 ON で、動作を同時停止します。 CSTEP 信号の入力状態は、RSTS.SSTP ビットで取得します。	RMD.MSPE(24)
<CSTEP 端子の出力機能> 0: 汎用出力。 CMSTP (07h) コマンドで負論理の CSTEP 信号を出力できます。 1: 自軸の異常停止時に負論理の CSTEP 信号を出力します。	RMD.MSPO(25)
<CSTEP 信号の入力処理> 0: 即停止。 1: 減速停止。	RENV1.STPM(19)
<エラー割り込み要因 (ESSP) > 1: CSTEP 信号 ON による異常停止。	REST.ESSP(3)
<CSTEP 信号の入力状態> 0: OFF。 1: ON。	RSTS.SSTP(6)
<同時停止> CSTEP 端子から CSTEP 信号を出力します。 CSTEP 信号の入力有効状態の複数軸が、動作を完了できます。	CMSTP(07h)

6.10.2 軸選択停止（SELn ビット）

軸選択（SELn）を使えば、同じコマンドを複数の軸に同時に書き込めます。

このとき、1つの本製品内であれば、停止コマンドの書き込みで、複数の軸を同時に停止できます。

ソフトウェア例（H8 系）：

```
var Address = 0x3 : // アドレス : X 軸の COMW
                    // (A4=0, A3=0, A2=1, A1=1; A0=GND fix)
var Command = 0x0349; // 軸選択 : Y 軸と X 軸 (03h)
                    // コマンド : STOP (49h)
WriteIn16bit (Address, Command) ; // コマンド書き込みアクセス
```

「コマンド書き込み」については「5.1.1.3 コマンド書き込み」をご覧ください。

6.11 非常停止（CEMG）

CEMG 端子を使って、外部信号で全軸を非常停止できます。

CEMG 端子に CEMG 信号（負論理のワンショットパルス）を入力して、非常停止できます。

複数の CEMG 端子を接続すれば、複数の本製品で、全軸を非常停止できます。

CEMG 信号 ON の間は、スタートできません。

CEMG 信号の入力論理は、選べず負論理です。

CEMG 端子は、入力ノイズフィルター（RENV1.FLTR）も選択できます。

CEMG 信号の入力状態は、拡張ステータス（RSTS.SEMG）で読み出せます。

CEMG 信号の入力割り込みは、エラー割り込み要因（REST.ESEM）で読み出せます。

CEMG 信号の入力は、全ての動作軸を非常停止するため、各軸の REST.ESEM ビットを確認してください。

任意の軸に CEMG（05h）コマンドを書き込みすると、全軸を非常停止できます。

INP 信号の入力待ち（RMD.MINP=1）を設定しても、CEMG 信号による非常停止は、INP 信号 ON を待ちません。

非常停止を実行したとき、サーボモータードライバが INP 信号を出力できなくても、動作を中止します。

「INP 信号」については「6.7.1 位置決め完了（INP）」をご覧ください。

非常停止では、内部レジスタや端子状態などをリセットできません。

注 意

非常停止動作は、最終パルス幅を確保できず、スパイク状のパルスになる場合があります。

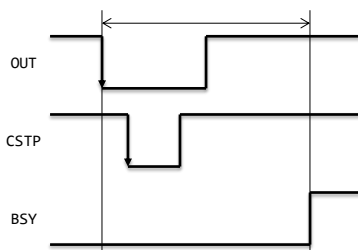
スパイク状のパルスになったときは、指令位置と機械位置がずれる場合があります。

（モータードライバがパルスを受け付けられず、指令位置カウンターだけがカウントする）

このため、非常停止後は、原点復帰して、指令位置と機械位置を一致させてください。

＜非常停止以外の停止＞

最終パルス周期を確保できる。



＜非常停止＞

最終パルス幅を確保できない。

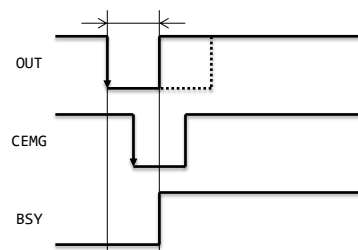


表 6.11-1 非常停止の関連情報

名称と説明	対象
<PEL, MEL, SD, ORG, ALM, INP, CEMG 信号の入力ノイズフィルタ（最短応答信号幅）> 0 : 51~102 ns。 1 : RENV1.FTM ビットで選択します。	RENV1.FLTR(26)
<RENV1.FLTR=1 の入力ノイズフィルタ（最短応答信号幅）> 00b : 1.63~3.26 μ s。 01b : 13.03~26.05 μ s。 10b : 104.17~208.34 μ s 11b : 0.84~1.67 ms。	RENV1.FTM(21,20)
<CEMG 信号の入力状態> 0 : OFF。 1 : ON。	RSTS.SEMG(7)
<エラー割り込み要因 (ESEM) > 1 : CEMG 信号 ON による異常停止。	REST.ESEM(4)
<非常停止> 非常停止して、動作を中止します。	CMEMG(05h)

6.12 カウンター

カウンターには、残量パルス（RPLS）と、カウンター1（RCUN1）とカウンター2（RCUN2）があります。

「残量パルス」については、「5.4.2.5 RPLS：残量パルス」や「5.5.2 位置決め制御」をご覧ください。

「カウンター1」と「カウンター2」については、本節で説明します。

6.12.1 カウンターの種類と入力仕様

カウンター1（RCUN1）とカウンター2（RCUN2）を使って、以下の機能を実現できます。

- カウンター1 で指令位置（指令パルス）の管理
- カウンター1 で機械位置（エンコーダー）の管理
- カウンター2 で機械位置（エンコーダー）の管理
- カウンター2 で指令位置（指令パルス）の管理

カウンター1 は、RENV3.CIS1 ビットでカウント対象を選択できます。

カウンター2 は、RENV3.CIS2 ビットでカウント対象を選択できます。

表 6.12-1 カウンターの種類と入力仕様

	RCUN1	RCUN2
名称	カウンター1	カウンター2
種類	Up/Down	Up/Down
ビット長	32	32
デフォルトのカウント対象	指令パルス (指令位置)	エンコーダー (機械位置)
指令パルス（OUTn, DIRn）	入力可能	入力可能
エンコーダー（EAn, EBn）	入力可能	入力可能

表 6.12-2 カウント対象の関連情報

名称と説明	対象
<カウンター1のカウント対象> 0：指令位置（指令パルス信号）。 1：機械位置（エンコーダー信号）。	RENV3.CIS1(0)
<カウンター2のカウント対象> 0：機械位置（エンコーダー信号）。 1：指令位置（指令パルス信号）。	RENV3.CIS2(1)
<カウンター1> 詳しくは「5.4.4.1 RCUN1：カウンター1」をご覧ください。	RCUN1
<カウンター2> 詳しくは「5.4.4.2 RCUN2：カウンター2」をご覧ください。	RCUN2

6.12.1.1 エンコーダー（EA, EB）信号のカウント

エンコーダー（EA, EB）信号は、RENV2.EINF ビットで入力ノイズフィルターを選択できます。

RENV2.EIM ビットで入力仕様、RENV2.EDIR ビットでカウント方向を選択できます。

(1) 90 度位相差モード 1 通倍（RENV2.EIM=00b）

カウントアップ：EB 信号が L レベル時に EA 信号の立ち上がり。

カウントダウン：EB 信号が L レベル時に EA 信号の立ち下がり。

表 6.12-3 90 度位相差モード 1 通倍のカウント論理

EA	Rising	High	Falling	Low	Low	Rising	High	Falling
EB	Low	Rising	High	Falling	Rising	High	Falling	Low
Count	Up	Hold	Hold	Hold	Hold	Hold	Hold	Down

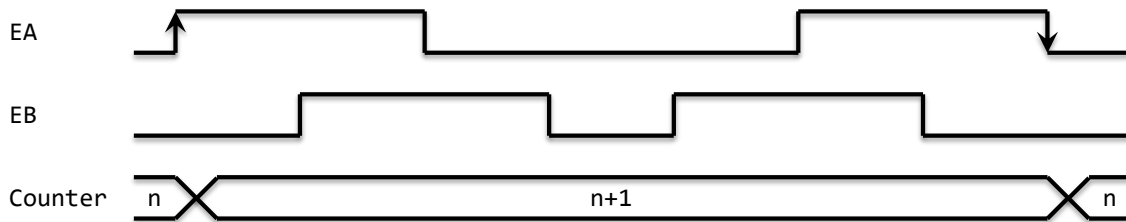


図 6.12-1 90 度位相差モード 1 通倍のカウント波形

(2) 90 度位相差モード 2 通倍（RENV2.EIM=01b）

カウントアップ：EB 信号が L レベル時に EA 信号の立ち上がり。EB 信号が H レベル時に EA 信号の立ち下がり。

カウントダウン：EB 信号が H レベル時に EA 信号の立ち上がり。EB 信号が L レベル時に EA 信号の立ち下がり。

表 6.12-4 90 度位相差モード 2 通倍のカウント論理

EA	Rising	High	Falling	Low	Low	Rising	High	Falling
EB	Low	Rising	High	Falling	Rising	High	Falling	Low
Count	Up	Hold	Up	Hold	Hold	Down	Hold	Down

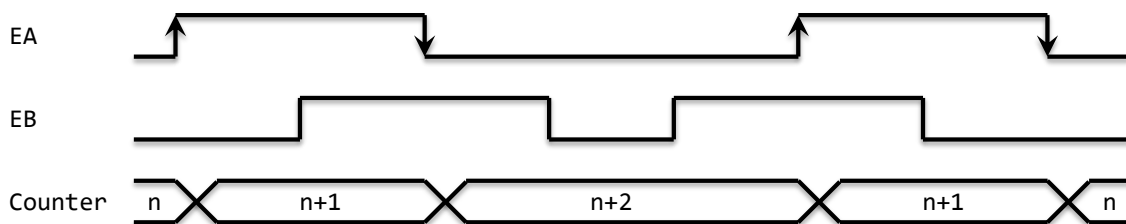


図 6.12-2 90 度位相差モード 2 通倍のカウント波形

(3) 90 度位相差モード 4 通倍 (RENV2.EIM=10b)

カウントアップ：EB 信号が L レベル時に EA 信号の立ち上がり。EB 信号が H レベル時に EA 信号の立ち下がり。

EA 信号が H レベル時に EB 信号の立ち上がり。EA 信号が L レベル時に EB 信号の立ち下がり。

カウントダウン：EB 信号が H レベル時に EA 信号の立ち上がり。EB 信号が L レベル時に EA 信号の立ち下がり。

EA 信号が L レベル時に EB 信号の立ち上がり。EA 信号が H レベル時に EA 信号の立ち下がり。

表 6.12-5 90 度位相差モード 4 通倍のカウント論理

EA	Rising	High	Falling	Low	Low	Rising	High	Falling
EB	Low	Rising	High	Falling	Rising	High	Falling	Low
Count	Up	Up	Up	Up	Down	Down	Down	Down

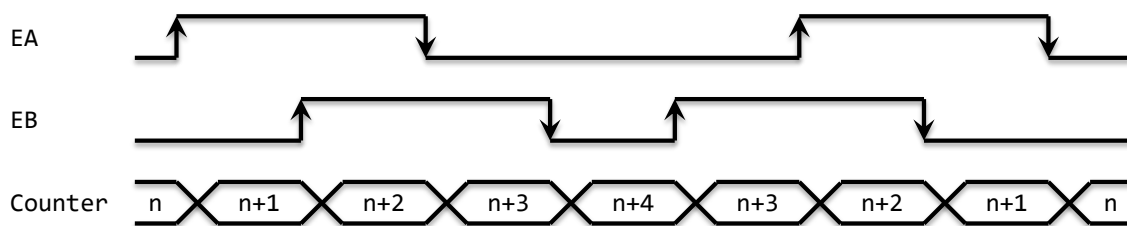


図 6.12-3 90 度位相差モード 4 通倍のカウント波形

(4) 2 パルスモード (RENV2.EIM=11b)

カウントアップ：EA 信号の立ち上がり。

カウントダウン：EB 信号の立ち上がり。

表 6.12-6 2 パルスのカウント論理

EA	Rising	Falling	Rising	Falling	Low	Low	Low	Low
EB	Low	Low	Low	Low	Rising	Falling	Rising	Falling
Count	Up	Hold	Up	Hold	Down	Hold	Down	Hold

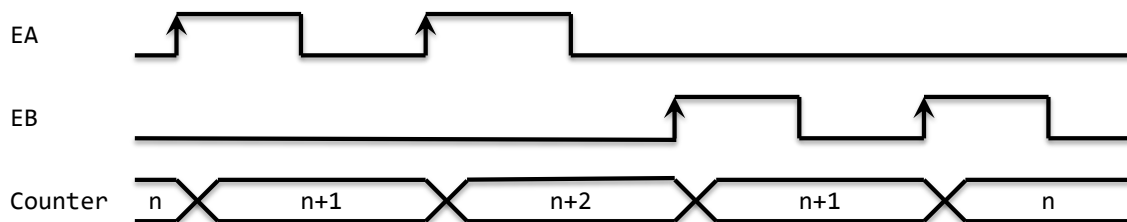


図 6.12-4 2 パルスモードのカウント波形

RENV2.EDIR=1 を設定すると、カウント方向が逆転します。

RENV2.EOFF=1 を設定すると、EA 信号と EB 信号のカウント入力が無効になります。

EA, EB 信号の入力エラーは、エラー割り込み要因 (REST.ESEE) で読み出せます。

これは、90 度位相差モードで EA 信号と EB 信号の入力が同時に変化したときに発生します。

また、2 パルスモードで EA 信号と EB 信号を同時に入力したときにも発生します。

重 要

本製品をリセットした後、EA 信号と EB 信号の出力元 (エンコーダーまたはモータードライバー) に電源を入れると、「EA, EB 信号の入力エラー」が発生する場合があります。

電源投入が原因ならば、エラー割り込み要因をクリアして、無視してください。

ノイズ検出が原因ならば、発生頻度によって対処が必要です。

ほとんどのノイズは、EA 信号と EB 信号に同時に影響します。

頻繁に発生する場合は、カウントミスを防ぐためにノイズ対策を行ってください。

表 6.12-7 エンコーダー信号の関連情報

名称と説明	対象
<EA, EB, EZ 信号の入力ノイズフィルター (最短応答信号幅)> 0: 51~102 ns。 1: 102~153 ns。	RENV2.EINF(18)
<EA, EB 信号の入力仕様> 00b: 90 度位相差モード 1 通倍。 01b: 90 度位相差モード 2 通倍。 10b: 90 度位相差モード 4 通倍。 11b: 2 パルスモード。	RENV2.EIM(17,16)
<EA, EB 信号のカウント方向> 0: 90 度位相差モードでは、EA 信号の位相が進んでいるときにカウントアップ。 2 パルスモードでは、EA 信号の立ち上がり時にカウントアップ。 1: 90 度位相差モードでは、EB 信号の位相が進んでいるときにカウントアップ。 2 パルスモードでは、EB 信号の立ち上がり時にカウントアップ。	RENV2.EDIR(19)
<EA, EB 信号の入力機能> 0: エンコーダー信号を入力します。 1: エンコーダー信号を入力しません。入力エラーも検出しません。	RENV2.EOFF(14)
<エラー割り込み要因 (ESEE)> 1: EA, EB 信号の入力エラーが発生しました。動作は停止しません。	REST.ESEE(7)

6.12.2 カウンターのクリア

カウンター1（RCUN1）とカウンター2（RCUN2）は、次の3つの方法でクリアできます。

- カウンターをラッチした直後（RENV3.CU1L, RENV3.CU2L）
- カウンター制御コマンドの書き込み（CUN1R, CUN2R）
- カウンターのカウント値に0を設定（WRCUN1, WRCUN2）

「カウンターをラッチ」については「6.12.3 カウンターのラッチ」をご覧ください。

表 6.12-8 カウントクリアの関連情報

名称と説明	対象
<カウンター1（RCUN1）を RLTC1 レジスタにラッチしたときの機能> 0：カウンター1（RCUN1）を0にクリアしません。 1：カウンター1（RCUN1）を0にクリアします。	RENV3.CU1L(4)
<カウンター2（RCUN2）を RLTC2 レジスタにラッチしたときの機能> 0：カウンター2（RCUN2）を0にクリアしません。 1：カウンター2（RCUN2）を0にクリアします。	RENV3.CU2L(8)
<カウンター1 制御> カウンター1 のカウント値（RCUN1）を0にクリアします。	CUN1R(20h)
<カウンター2 制御> カウンター2 のカウント値（RCUN2）を0にクリアします。	CUN2R(21h)
<カウンター1 レジスタ書き込みコマンド> カウンター1 のカウント値（RCUN1）に任意の値を設定します。	WRCUN1(A3h)
<カウンター2 レジスタ書き込みコマンド> カウンター2 のカウント値（RCUN2）に任意の値を設定します。	WRCUN2(A4h)

重 要

RENV3.CU1L=1 または RENV3.CU2L=1 を設定した場合、各カウンターはラッチされた直後にクリアされます。

このとき、各カウンターは0ではなく+1 または-1 になる可能性があります。

これは、クリア処理中に新しいカウント信号が入力され、クリア処理後にカウントされるためです。

正常な結果ですが、コンパレーターの比較値が0の場合は、比較対象と一致の比較条件が成立しません。

カウンターのラッチをクリアに使用する場合は、ラッチ関連のイベント割り込み要因も利用してください。

6.12.3 カウンターのラッチ

ラッチデータ 1 (RLTC1) は、カウンター 1 (RCUN1) 専用のラッチデータ読み出しレジスタです。

ラッチデータ 2 (RLTC2) は、カウンター 2 (RCUN2) 専用のラッチデータ読み出しレジスタです。

ラッチデータ 3 (RLTC3) は、対象カウンターを選択できます。

ラッチデータ 4 (RLTC4) は、対象カウンターを選択できます。

6.12.3.1 ラッチデータ 1, 2

ラッチデータ 1 (RLTC1) は、次の 3 つのタイミングのいずれかでカウンター 1 (RCUN1) をラッチできます。

- LTC 信号 OFF から ON
- 原点復帰制御で原点到達 (ORG 信号 OFF から ON、または指定回数の EZ 信号 OFF から ON)
- LTCH (29h) コマンドの書き込み

ラッチデータ 2 (RLTC2) も同様のタイミングで、カウンター 2 (RCUN2) をラッチできます。

LTC 信号 OFF から ON になった時にカウンター 1 の値をラッチデータ 1 にラッチするには、RENV3.LOF1=0 を設定します。

LTC 信号 OFF から ON になった時にカウンター 1 の値をラッチデータ 2 にラッチするには、RENV3.LOF2=0 を設定します。

LTC 信号の入力論理は、RENV1.LTCL ビットで選択できます。

LTC 信号の最小パルス幅は、0.1 μ s (CLK 信号 2 周期) が必要です。

LTC 信号の入力割り込みは、イベント割り込み要求 (RIRQ.IRLT) で設定できます。

この割り込み結果は、イベント割り込み要因 (RIST.ISLT) で取得できます。

LTC 信号の入力状態は、拡張ステータス (RSTS.SLTC) で読み出せます。

原点復帰制御で原点到達した時にカウンター 1 の値をラッチデータ 1 にラッチするには、RENV3.CU1R=1 を設定します。

原点復帰制御で原点到達した時にカウンター 1 の値をラッチデータ 2 にラッチするには、RENV3.CU2R=1 を設定します。

ORG 信号と EZ 信号については「6.6.3 原点 (ORG)、エンコーダー Z 相 (EZ)」をご覧ください。

ORG 信号の入力割り込みは、イベント割り込み要求 (RIRQ.IROL) で設定できます。

この割り込みは、RENV3.CU1R=1 または RENV3.CU2R=1 が設定されていれば、原点復帰制御以外でも生成されます。

この割り込み結果は、イベント割り込み要因 (RIST.ISOL) で取得できます。

ORG 信号の入力状態は、サブステータス (SSTS.SORG) で読み出せます。

表 6.12-9 ラッチデータ 1,2 の関連情報

名称と説明	対象
<ラッチデータ 1> 詳しくは「5.4.6.1 RLTC1 : ラッチデータ 1」をご覧ください。	RLTC1
<ラッチデータ 2> 詳しくは「5.4.6.2 RLTC2 : ラッチデータ 2」をご覧ください。	RLTC2

名称と説明	対象
<p><LTC 信号の入力論理></p> <p>0: 負論理。</p> <p>1: 正論理。</p>	RENV1.LTCL(23)
<p><LTC 信号による RLTC1 レジスタラッチ機能></p> <p>0: カウンター1 (RCUN1) を RLTC1 レジスタにラッチします。</p> <p>1: カウンター1 (RCUN1) を RLTC1 レジスタにラッチしません。</p>	RENV3.LOF1(5)
<p><原点復帰制御による RLTC1 レジスタラッチ機能></p> <p>0: カウンター1 (RCUN1) を RLTC1 レジスタにラッチしません。</p> <p>1: カウンター1 (RCUN1) を RLTC1 レジスタにラッチします。</p>	RENV3.CU1R(6)
<p><LTC 信号による RLTC2 レジスタラッチ機能></p> <p>0: カウンター2 (RCUN2) を RLTC2 レジスタにラッチします。</p> <p>1: カウンター2 (RCUN2) を RLTC2 レジスタにラッチしません。</p>	RENV3.LOF2(9)
<p><原点復帰制御による RLTC レジスタラッチ機能></p> <p>0: カウンター2 (RCUN2) を RLTC2 レジスタにラッチしません。</p> <p>1: カウンター2 (RCUN2) を RLTC2 レジスタにラッチします。</p>	RENV3.CU2R(10)
<p><イベント割り込み要求 (IRLT) ></p> <p>1: LTC 信号でカウント値をラッチする設定で LTC 信号が ON したとき、割り込みを生成します。</p> <p>設定対象はラッチデータ 1 またはラッチデータ 2 です。</p> <p>(RENV3.LOF1=1 かつ RENV3.LOF2=1 を選択すれば割り込みを生成しない)</p>	RIRQ.IRLT(8)
<p><イベント割り込み要求 (IROL) ></p> <p>1: 原点復帰制御でカウント値をラッチする設定で ORG 信号が ON したとき、割り込みを生成します。</p> <p>設定対象はラッチデータ 1 またはラッチデータ 2 です。</p> <p>(RENV3.CU1R=0 かつ RENV3.CUR2=0 を選択すれば割り込みを生成しない)</p> <p>この割り込みは原点復帰制御以外の動作でラッチが行われなくても発生します。</p>	RIRQ.IROL(9)
<p><イベント割り込み要因 (ISLT) ></p> <p>1: LTC 信号でカウント値をラッチする設定で、LTC 信号が ON しました。</p>	RIST.ISLT(8)
<p><イベント割り込み要因 (ISOL) ></p> <p>1: 原点復帰制御でカウント値をラッチする設定で、ORG 信号が ON しました。</p>	RIST.ISOL(9)
<p><LTC 信号の入力状態></p> <p>0: OFF。</p> <p>1: ON。</p>	RSTS.SLTC(13)
<p><ORG 信号の入力状態></p> <p>0: OFF。</p> <p>1: ON。</p>	SSTS.SORG(14)
<p><カウンターラッチ制御></p> <p>RCUN1 レジスタ値を RLTC1 レジスタに、RCUN2 レジスタ値を RLTC2 レジスタにラッチできます。</p>	LTCH(29h)

6.12.3.2 ラッチデータ 3, 4

ラッチデータ 3 (RLTC3) は、トリガー信号 OFF から ON で、カウンタ-1 (RCUN1) またはカウンタ-2 (RCUN2) の値をラッチできます。トリガー信号の入力は、以下 7 つの入力端子から選択できます。

- LTCn 端子
- ORGn 端子
- EZn 端子
- GPI4n 端子
- GPI5n 端子
- GPI6n 端子
- GPI7n 端子

LTCn 端子、ORGn 端子、EZn 端子を選択した場合は、それぞれ LTC 信号、ORG 信号、EZ 信号の機能が無効になります。

GPI4n 端子、GPI5n 端子、GPI6n 端子、GPI7n 端子を選択した場合は、汎用ポートの信号状態がトリガー信号になります。

ラッチデータ 4 (RLTC4) も同様のタイミングで、カウンタ-1 またはカウンタ-2 をラッチできます。

ラッチデータ 3 とラッチデータ 4 には、以下の設定があります。

ラッチ対象は、RENV4.L3DT ビットと RENV4.L4DT ビットで、カウンタ-1 またはカウンタ-2 から選択できます。

トリガー信号を入力する端子は、RENV4.L3T ビットと RENV4.L4T ビットで、無効または 7 つの入力端子から選択できます。

入力仕様は、RENV4.L3TL ビットと RENV4.L4TL ビットで、立ち下がリエッジまたは立ち上がりエッジから選択できます。

ラッチモードは、RENV4.L3MD ビットと RENV4.L4MD ビットで初回ラッチまたは毎回ラッチから選択できます。

入力ノイズフィルターは、RENV4.L3F ビットと RENV4.L4F ビットで、4 つのパルス幅から選択できます。

ラッチデータ 3 の割り込みは、イベント割り込み要求 (RIRQ. IRL3) で設定できます。

この割り込み結果は、イベント割り込み要因 (RIST. ISL3) で取得できます。

ラッチデータ 3 のトリガー信号は、LTC3E (3Ch) コマンドで監視を開始できます。

トリガー信号の監視有無は、拡張ステータス (RSTS. SL3E) で読み出せます。

ラッチデータ 3 のラッチ有無は、拡張ステータス (RSTS. SL3C) で読み出せます。

トリガー信号の監視結果は、拡張ステータス (RSTS. SL3F) で読み出せます。

拡張ステータスのラッチ有無と変化状態は、LTC3D (3Eh) コマンドで 0 にクリアし、監視を終了できます。

ラッチデータ 4 の割り込みは、イベント割り込み要求 (RIRQ. IRL4) で設定できます。

この割り込み結果は、イベント割り込み要因 (RIST. ISL4) で取得できます。

ラッチデータ 4 のトリガー信号は、LTC4E (3Dh) コマンドで監視を開始できます。

トリガー信号の監視有無は、拡張ステータス (RSTS. SL4E) で読み出せます。

ラッチデータ 4 のラッチ有無は、拡張ステータス (RSTS. SL4C) で読み出せます。

トリガー信号の監視結果は、拡張ステータス (RSTS. SL4F) で読み出せます。

拡張ステータスのラッチ状態と入力状態は、LTC4D (3Fh) コマンドで 0 にクリアし、監視を終了できます。

表 6.12-10 ラッチデータ 3,4 の関連情報

名称と説明	対象
<p><ラッチデータ 3></p> <p>詳しくは「5.4.6.3 RLTC3 : ラッチデータ 3」をご覧ください。</p>	RLTC3
<p><ラッチデータ 4></p> <p>詳しくは「5.4.6.4 RLTC4 : ラッチデータ 4」をご覧ください。</p>	RLTC4
<p><ラッチデータ 3 のトリガー信号を入力する端子></p> <p>000b : トリガー無効。 001b : LTCn 端子。 010b : ORGn 端子。 011b : EZn 端子。 100b : GPI4n 端子。 101b : GPI5n 端子。 110b : GPI6n 端子。 111b : GPI7n 端子。</p>	RENV4.L3T(2:0)
<p><ラッチデータ 3 のトリガー信号の入力仕様></p> <p>0 : 立ち下がりエッジ。 1 : 立ち上がりエッジ。</p>	RENV4.L3TL(3)
<p><ラッチデータ 3 にラッチするカウンタ></p> <p>0 : カウンタ-1 (RCUN1)。 1 : カウンタ-2 (RCUN2)。</p>	RENV4.L3DT(4)
<p><ラッチデータ 3 にラッチするモード></p> <p>0 : 初回のトリガー信号だけでラッチ。 1 : 毎回のトリガー信号ごとにラッチ。</p>	RENV4.L3MD(5)
<p><ラッチデータ 3 のトリガー信号の入力ノイズフィルタ (最短応答信号幅) ></p> <p>00b : 51~102 ns。 01b : 1.63~3.26 μs。 00b : 13.03~26.05 μs。 01b : 104.17~208.34 μs。</p>	RENV4.L3F(7,6)
<p><ラッチデータ 4 のトリガー信号を入力する端子></p> <p>000b : トリガー無効。 001b : LTCn 端子。 010b : ORGn 端子。 011b : EZn 端子。 100b : GPI4n 端子。 101b : GPI5n 端子。 110b : GPI6n 端子。 111b : GPI7n 端子。</p>	RENV4.L4T(10:8)
<p><ラッチデータ 4 のトリガー信号の入力仕様></p> <p>0 : 立ち下がりエッジ。 1 : 立ち上がりエッジ。</p>	RENV4.L4TL(11)
<p><ラッチデータ 4 にラッチするカウンタ></p> <p>0 : カウンタ-1 (RCUN1)。 1 : カウンタ-2 (RCUN2)。</p>	RENV4.L4DT(12)
<p><ラッチデータ 4 にラッチするモード></p> <p>0 : 初回のトリガー信号だけでラッチ。 1 : 毎回のトリガー信号ごとにラッチ。</p>	RENV4.L4MD(13)

名称と説明	対象
<p><ラッチデータ 4 のトリガー信号の入力ノイズフィルタ（最短応答信号幅）></p> <p>00b : 51~102 ns。</p> <p>01b : 1.63~3.26 μs。</p> <p>00b : 13.03~26.05 μs。</p> <p>01b : 104.17~208.34 μs。</p>	RENV4.L4F(15,14)
<p><イベント割り込み要求（IRL3）></p> <p>1 : RENV4.L3DT ビットで選択したカウンタをラッチしたとき、割り込みを生成します。</p>	RIRQ.IRL3(16)
<p><イベント割り込み要求（IRL4）></p> <p>1 : RENV4.L4DT ビットで選択したカウンタをラッチしたとき、割り込みを生成します。</p>	RIRQ.IRL4(17)
<p><イベント割り込み要因（ISL3）></p> <p>1 : RENV4.L3DT ビットで選択したカウンタをラッチしました。</p>	RIST.ISL3(18)
<p><イベント割り込み要因（ISL4）></p> <p>1 : RENV4.L4DT ビットで選択したカウンタをラッチしました。</p>	RIST.ISL4(19)
<p><ラッチデータ 3 用トリガー信号の監視状態></p> <p>0 : 監視していません。</p> <p>1 : 監視しています。</p>	RSTS.SL3E(17)
<p><ラッチデータ 3 のラッチ状態></p> <p>0 : 1 度もラッチしていません。</p> <p>1 : 1 度以上ラッチしています。</p>	RSTS.SL3C(18)
<p><ラッチデータ 3 のトグル状態></p> <p>ラッチデータ 3 が変更されるたびに、0 と 1 をトグルします。</p>	RSTS.SL3F(19)
<p><ラッチデータ 4 用トリガー信号の監視状態></p> <p>0 : 監視していません。</p> <p>1 : 監視しています。</p>	RSTS.SL4E(20)
<p><ラッチデータ 4 のラッチ状態></p> <p>0 : 1 度もラッチしていません。</p> <p>1 : 1 度以上ラッチしています。</p>	RSTS.SL4C(21)
<p><ラッチデータ 4 のトグル状態></p> <p>ラッチデータ 4 が変更されるたびに、0 と 1 をトグルします。</p>	RSTS.SL4F(22)
<p><RLTC3 トリガー監視開始></p> <p>RLTC3 レジスタ用ラッチトリガー信号の監視を開始します。</p>	LTC3E(3Ch)
<p><RLTC4 トリガー監視開始></p> <p>RLTC4 レジスタ用ラッチトリガー信号の監視を開始します。</p>	LTC4E(3Dh)
<p><RLTC3 トリガー監視終了></p> <p>RLTC3 レジスタ用ラッチトリガー信号の監視を終了します。</p>	LTC3D(3Eh)
<p><RLTC4 トリガー監視終了></p> <p>RLTC4 レジスタ用ラッチトリガー信号の監視を終了します。</p>	LTC4D(3Fh)

6.12.3.2.1 タッチプローブ使用例 1

初回のトリガー信号のみをラッチします。

<設定例>

RLTC4.L3T=100b (GPI4n 端子)

RLTC4.L3TL=0 (立ち下がリエッジ)

RLTC4.L3DT=0 (カウンタ=1)

RLTC4.L3MD=0 (初回)

<動作例>

- (1) LTC3E (3Ch) コマンド (監視開始)
⇒ RSTS.SL3E=1 (監視有効)、RSTS.SL3C=0 (ラッチ無し)、RSTS.SL3F=0 (トグル無し)
- (2) GPI4n=Negative edge (初回)
⇒ RSTS.SL3E=1 (監視有効)、RSTS.SL3C=1 (ラッチ有り)、RSTS.SL3F=1 (トグル実行)、RLTC3 ラッチ実行
- (3) GPI4n=Negative edge (2 回目)
⇒ RSTS.SL3E=1 (監視有効)、RSTS.SL3C=1 (ラッチ無視)、RSTS.SL3F=1 (トグル無視)、RLTC3 ラッチ無視
- (4) GPI4n=Negative edge (3 回目)
⇒ RSTS.SL3E=1 (監視有効)、RSTS.SL3C=1 (ラッチ無視)、RSTS.SL3F=1 (トグル無視)、RLTC3 ラッチ無視
- (5) LTC3D (3Eh) コマンド (監視終了)
⇒ RSTS.SL3E=0 (監視無効)、RSTS.SL3C=0 (ラッチ無し)、RSTS.SL3F=0 (トグル無し)
- (6) GPI4n=Negative edge (監視無効中)
⇒ RSTS.SL3E=0 (監視無効)、RSTS.SL3C=0 (ラッチ無し)、RSTS.SL3F=0 (トグル無し)

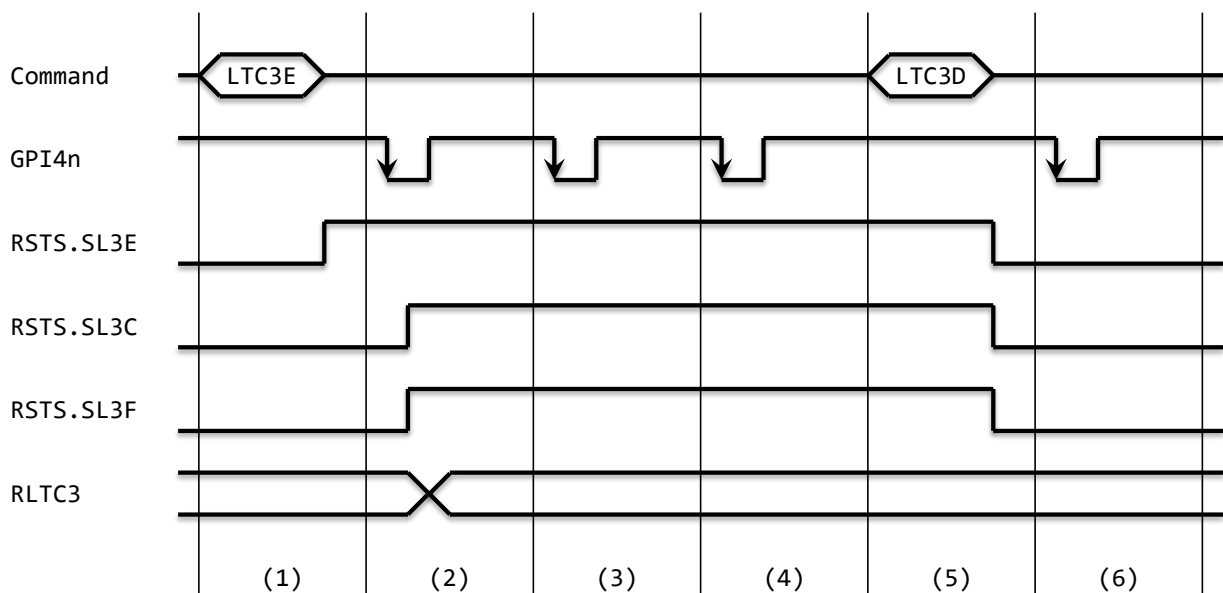


図 6.12-5 タッチプローブ使用例 1

6.12.3.2.2 タッチプローブ使用例 2

毎回のトリガー信号ごとにラッチします。

<設定例>

RLTC4.L4T=101b (GPI5n 端子)

RLTC4.L4TL=1 (立ち上がりエッジ)

RLTC4.L4DT=1 (カウンタ-2)

RLTC4.L4MD=1 (毎回)

<動作例>

- (1) LTC4E (3Dh) コマンド (監視開始)
⇒ RSTS.SL4E=1 (監視有効)、RSTS.SL4C=0 (ラッチ無し)、RSTS.SL4F=0 (トグル無し)
- (2) GPI5n=Positive edge (初回)
⇒ RSTS.SL4E=1 (監視有効)、RSTS.SL4C=1 (ラッチ有り)、RSTS.SL4F=1 (トグル実行)、RLTC4 ラッチ実行
- (3) GPI5n=Positive edge (2 回目)
⇒ RSTS.SL4E=1 (監視有効)、RSTS.SL4C=1 (ラッチ有り)、RSTS.SL4F=0 (トグル実行)、RLTC4 ラッチ実行
- (4) GPI5n=Positive edge (3 回目)
⇒ RSTS.SL4E=1 (監視有効)、RSTS.SL4C=1 (ラッチ有り)、RSTS.SL4F=1 (トグル実行)、RLTC4 ラッチ実行
- (5) LTC4D (3Fh) コマンド (監視終了)
⇒ RSTS.SL4E=0 (監視無効)、RSTS.SL4C=0 (ラッチ無し)、RSTS.SL4F=0 (トグル無し)
- (6) GPI5n=Positive edge (監視無効中)
⇒ RSTS.SL4E=0 (監視無効)、RSTS.SL4C=0 (ラッチ無し)、RSTS.SL4F=0 (トグル無し)

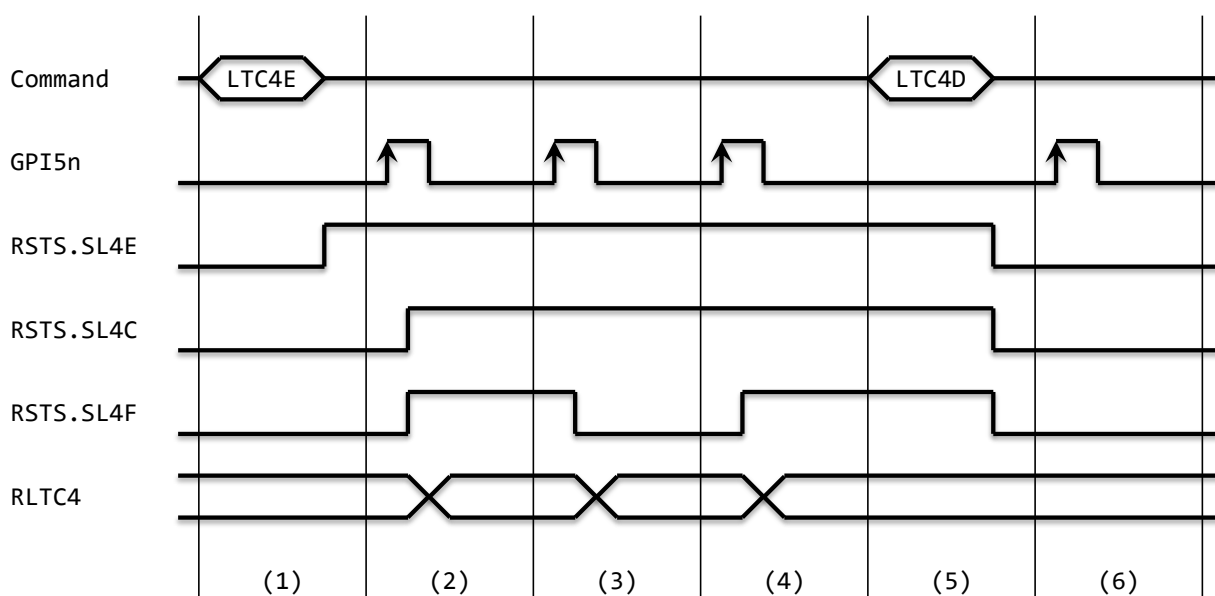


図 6.12-6 タッチプローブ使用例 2

6.12.4 カウンターのカウント停止と入力停止

カウンター1 (RCUN1) は、RENV3.CU1H ビットでカウントを停止できます。

カウンター2 (RCUN2) は、RENV3.CU2H ビットでカウントを停止できます。

指令パルス信号 (指令位置) は、RMD.MCCE ビットでカウンターへの入力を停止できます。

指令パルス信号は、RENV1.PMSK ビットで出力端子への出力を停止できます。

指令パルス信号は、RMD.MOD=47h ではカウンターへの入力が停止され、出力端子への出力も停止されます。

エンコーダー信号 (機械位置) は、RENV2.EOFF ビットでカウンターへの入力を停止できます。

表 6.12-11 カウント停止の関連情報

名称と説明	対象
<動作モード> 100 0111 (47h) : 位置決め制御によるタイマーの動作モード。	RMD.MOD(6:0)
<指令パルスのカウント機能> 0 : カウントします。 1 : カウントしません。指令パルスのカウントを停止したまま、パルス出力できます。	RMD.MCCE(11)
<指令パルスの出力機能> 0 : 指令パルスを出力します。 1 : 指令パルスを出力しません。指令パルスの出力を停止したまま、カウントできます。	RENV1.PMSK(31)
<EA, EB 信号の入力機能> 0 : エンコーダー信号を入力します。 1 : エンコーダー信号を入力しません。入力エラーも検出しません。	RENV2.EOFF(14)
<カウンター1 のカウント機能> 0 : カウントします。 1 : カウントしません。カウンター1 のカウントを止めたまま、パルス出力できます。	RENV3.CU1H(2)
<カウンター2 のカウント機能> 0 : カウントします。 1 : カウントしません。カウンター2 のカウントを止めたまま、パルス出力できます。	RENV3.CU2H(3)

6.13 コンパレータ

4 回路/軸の 32 bit コンパレータを内蔵しています。

6.13.1 コンパレータの機能

コンパレータの比較対象と比較条件、比較条件成立時の処理方法は、RENV2 レジスタと RENV3 レジスタで選択できます。

表 6.13-1 コンパレータの関連情報

名称と説明	対象
<コンパレータ1 比較値> 詳しくは「5.4.5.1 RCMP1: コンパレータ1 比較値」をご覧ください。	RCMP1
<コンパレータ2 比較値> 詳しくは「5.4.5.2 RCMP2: コンパレータ2 比較値」をご覧ください。	RCMP2

6.13.1.1 コンパレータの比較対象

表 6.13-2 コンパレータの比較対象

比較対象	コンパレータ1 (固定)	コンパレータ2 (固定)	コンパレータ3 (RENV3.SLCU)	コンパレータ4 (RENV3.SLCU)
カウンタ1 (RCUN1)	○	-	0	0
カウンタ2 (RCUN2)	-	○	1	1
用途	カウンタ1 リングカウント	カウンタ2 リングカウント	+側ソフトウェア リミット	-側ソフトウェア リミット

「リングカウント」については「6.13.2 リングカウント」をご覧ください。

「ソフトウェアリミット」については「6.13.3 ソフトウェアリミット」をご覧ください。

表 6.13-3 コンパレータ比較対象の関連情報

名称と説明	対象
<ソフトウェアリミットのカウンタ対象> 0: カウンタ1 (RCUN1)。 1: カウンタ2 (RCUN2)。	RENV3.SLCU(24)

6.13.1.2 比較対象との比較条件

表 6.13-4 コンパレータ比較条件

比較条件	コンパレータ1 (RENV3.C1S)	コンパレータ2 (RENV3.C2S)	コンパレータ3 (固定)	コンパレータ4 (固定)
常に不成立	00	00	-	-
比較対象＝	01	01	-	-
比較対象<	10	10	-	-
比較対象>	11	11	-	-
カウンタ1 リングカウント	00 (RENV3.C1RM=1)	-	-	-
カウンタ2 リングカウント	-	00 (RENV3.C2RM=1)	-	-
+側ソフトウェア リミット	-	-	○	-
-側ソフトウェア リミット	-	-	-	○

コンパレータ1の比較対象は、カウンタ1です。

コンパレータ2の比較対象は、カウンタ2です。

コンパレータ3とコンパレータ4の比較対象は、カウンタ1またはカウンタ2です。

「リングカウント」については「6.13.2 リングカウント」をご覧ください。

「ソフトウェアリミット」については「6.13.3 ソフトウェアリミット」をご覧ください。

表 6.13-5 コンパレータ比較条件の関連情報

名称と説明	対象
<カウンタ1 リングカウント> 0 : 無効。 1 : 有効。	RENV3.C1RM(7)
<カウンタ2 リングカウント> 0 : 無効。 1 : 有効。	RENV3.C2RM(11)
<コンパレータ1 の比較条件> 00b : 常に比較条件不成立。 01b : RCUN1 = RCMP1。 10b : RCUN1 < RCMP1。 11b : RCUN1 > RCMP1。	RENV3.C1S(13,12)
<コンパレータ2 の比較条件> 00b : 常に比較条件不成立。 01b : RCUN2 = RCMP2。 10b : RCUN2 < RCMP2。 11b : RCUN2 > RCMP2。	RENV3.C2S(15,14)

6.13.1.3 比較条件成立時の処理方法

比較条件成立時には、INT 信号の出力、CP1 信号や CP2 信号の出力、内部同期信号の出力が可能です。

CP1 信号と CP2 信号は、比較条件が成立しているときに出力できます。

表 6.13-6 コンパレータ処理方法の関連情報

名称と説明	対象
<p><P3 端子の入出力機能></p> <p>10b : コンパレータ-1 の条件が成立している間、CP1 信号を負論理のレベル信号で出力します。</p> <p>11b : コンパレータ-1 の条件が成立している間、CP1 信号を正論理のレベル信号で出力します。</p>	RENV2.P3M(7,6)
<p><P4 端子の入出力機能></p> <p>10b : コンパレータ-2 の条件が成立している間、CP2 信号を負論理のレベル信号で出力します。</p> <p>11b : コンパレータ-2 の条件が成立している間、CP2 信号を正論理のレベル信号で出力します。</p>	RENV2.P4M(9,8)
<p><内部同期信号の発生タイミング></p> <p>0001b : コンパレータ-1 比較条件成立時。 0010b : コンパレータ-2 比較条件成立時。</p>	RENV3.SY0(19:16)
<p><イベント割り込み要求 (IRC1) ></p> <p>1 : コンパレータ-1 の比較条件成立時、割り込みを生成します。</p> <p>(MSTS.SCP1 が 0 から 1 に変化した)</p>	RIRQ.IRC1(6)
<p><イベント割り込み要求 (IRC2) ></p> <p>1 : コンパレータ-2 の比較条件成立時、割り込みを生成します。</p> <p>(MSTS.SCP2 が 0 から 1 に変化した)</p>	RIRQ.IRC2(7)
<p><イベント割り込み要因 (ISC1) ></p> <p>1 : コンパレータ-1 の比較条件が成立しました。</p> <p>(MSTS.SCP1 が 0 から 1 に変化した)</p>	RIST.ISC1(6)
<p><イベント割り込み要因 (ISC2) ></p> <p>1 : コンパレータ-2 の比較条件が成立しました。</p> <p>(MSTS.SCP2 が 0 から 1 に変化した)</p>	RIST.ISC2(7)
<p><メインステータス (SCP1) ></p> <p>0 : コンパレータ-1 の比較条件が成立していません。</p> <p>1 : コンパレータ-1 の比較条件が成立しました。</p>	MSTS.SCP1(8)
<p><メインステータス (SCP2) ></p> <p>0 : コンパレータ-2 の比較条件が成立していません。</p> <p>1 : コンパレータ-2 の比較条件が成立しました。</p>	MSTS.SCP2(9)

6.13.2 リングカウント

リングカウント機能は、リングカウンタを使って、回転テーブルの角度位置などを制御できます。

リングカウンタは、0 から設定された最大値までをリング動作するアップ/ダウンカウンタです。

最大値からカウントアップすると、リングカウンタは0にジャンプします。

逆に、0 からカウントダウンすると、リングカウンタは最大値にジャンプします。

RENV3.C1RM=1、RENV3.C1S=00b を設定すると、カウンタ1 がリングカウントします。

カウンタ1 のリングカウンタは、コンパレータ1 (RCMP1) を最大値に使います。

RENV3.C2RM=1、RENV3.C2S=00b を設定すると、カウンタ2 がリングカウントします。

カウンタ2 のリングカウンタは、コンパレータ2 (RCMP2) を最大値に使います。

リングカウントの使用例：

位置決め制御の相対移動で、1 回転 8 pulse の回転テーブルを 2 周させます。

停止後の RCUN1 レジスタは、スタート前と同じ（以下の例では 0）になります。

設定値：RMV=00000010h, RMD=00000041h, RENV3=00000080h, RCUN1=0, RCMP1=7。

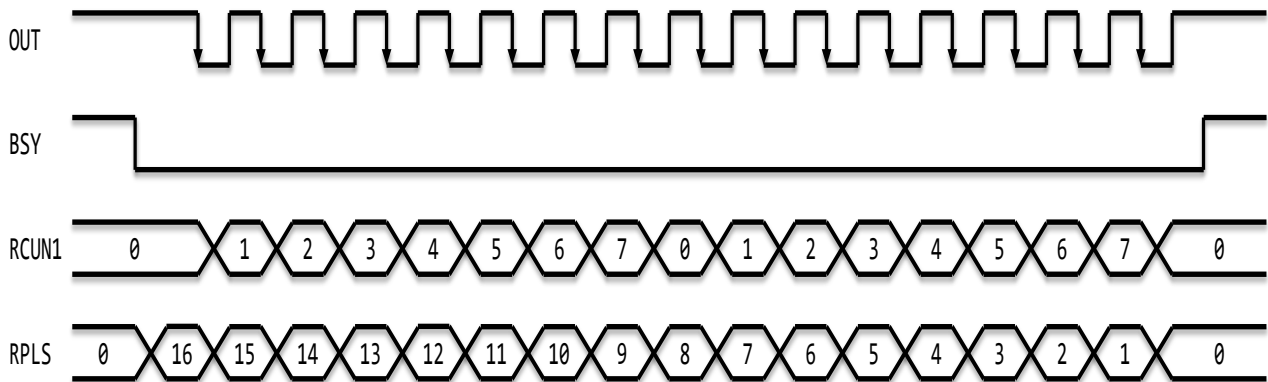


図 6.13-1 リングカウント使用例

表 6.13-7 リングカウンタの関連情報

名称と説明	対象
<カウンタ1> 詳しくは「5.4.4.1 RCUN1：カウンタ1」をご覧ください。	RCUN1
<カウンタ2> 詳しくは「5.4.4.2 RCUN2：カウンタ2」をご覧ください。	RCUN2
<コンパレータ1 比較値> 詳しくは「5.4.5.1 RCMP1：コンパレータ1 比較値」をご覧ください。	RCMP1
<コンパレータ2 比較値> 詳しくは「5.4.5.2 RCMP2：コンパレータ2 比較値」をご覧ください。	RCMP2
<コンパレータ1 の比較条件> 00b：常に比較条件不成立。	RENV3.C1S(13,12)

名称と説明	対象
<カウンタ-1 をリングカウント> 1 : リングカウントします。	RENV3.C1RM(7)
<コンパレータ-2 の比較条件> 00b : 常に比較条件不成立。	RENV3.C2S(15,14)
<カウンタ-2 をリングカウント> 1 : リングカウントします。	RENV3.C2RM(11)

注 意

リングカウントするカウンタの初期値は、0 から最大値（コンパレータ比較値）の範囲を設定してください。
 範囲外からスタートすると、正しく機能しません。

6.13.3 ソフトウェアリミット

コンパレータ-3（RCMP3）とコンパレータ-4（RCMP4）でソフトウェアリミットが使えます。

ソフトウェアリミットの発生条件は、以下の 2 つです。

- 十方向へ動作中に「カウント対象>コンパレータ-3（PSL）」の条件が成立した
- 一方向へ動作中に「カウント対象<コンパレータ-4（MSL）」の条件が成立した

ソフトウェアリミットの機能は、RENV3.SLM ビットで選択できます。

減速停止を選んだ場合は、ソフトウェアリミット位置を通過して停止します。

コンパレータ-3 が条件成立のときは、十方向にスタートしません。

コンパレータ-4 が条件成立のときは、一方向にスタートしません。

カウント対象は、RENV3.SLCU ビットでカウンタ-1（RCUN1）とカウンタ-2（RCUN2）から選択できます。

【設定例】

RENV3 = 00800000h : カウント対象にカウンタ-1 を選んで、ソフトウェアリミット位置で即停止を設定。

RCMP3 = +100,000 : コンパレータ-3 に十側ソフトウェアリミット値を設定（比較対象が+100,001 で即停止）。

RCMP4 = -100,000 : コンパレータ-4 に一側ソフトウェアリミット値を設定（比較対象が-100,001 で即停止）。

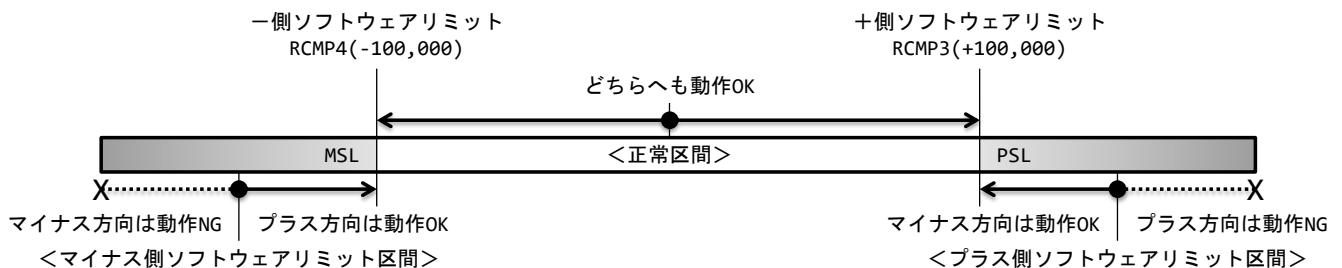


図 6.13-2 ソフトウェアリミットの区間

ソフトウェアリミットによるイベント割り込み要因は、RIST.ISPS ビットと RIST.ISMS ビットから読み出せます。

ソフトウェアリミットによるエラー割り込み要因は、REST.ESPS ビットと REST.ESMS ビットから読み出せます。

ソフトウェアリミットの成立状態は、MSTS.SCP3 ビットと MSTS.SCP4 から読み出せます。

表 6.13-8 ソフトウェアリミットの関連情報

名称と説明	対象
<p><カウンタ1></p> <p>詳しくは「5.4.4.1 RCUN1 : カウンタ1」をご覧ください。</p>	RCUN1
<p><カウンタ2></p> <p>詳しくは「5.4.4.2 RCUN2 : カウンタ2」をご覧ください。</p>	RCUN2
<p><コンパレータ3 比較値></p> <p>詳しくは「5.4.5.3 RCMP3 : コンパレータ3 比較値」をご覧ください。</p>	RCMP3
<p><コンパレータ4 比較値></p> <p>詳しくは「5.4.5.4 RCMP4 : コンパレータ4 比較値」をご覧ください。</p>	RCMP4
<p>ソフトウェアリミットの機能を選びます。</p> <p>00b : ソフトウェアリミット位置で停止せず、割り込みも発生しません。</p> <p>01b : ソフトウェアリミット位置で停止せず、イベント割り込み要因が発生します。</p> <p>10b : ソフトウェアリミット位置で即停止して、エラー割り込み要因が発生します。</p> <p>11b : ソフトウェアリミット位置で減速停止して、エラー割り込み要因が発生します。</p>	RENV3.SLM(23,22)
<p>ソフトウェアリミットのカウンタ対象を選びます。</p> <p>0 : カウンタ1 (RCUN1)。</p> <p>1 : カウンタ2 (RCUN2)。</p>	RENV3.SLCU(24)
<p><イベント割り込み要因 (ISPS) ></p> <p>1 : コンパレータ3 (PSL) の比較条件が成立しました。</p>	RIST.ISPS(14)
<p><イベント割り込み要因 (ISMS) ></p> <p>1 : コンパレータ4 (MSL) の比較条件が成立しました。</p>	RIST.ISMS(15)
<p><エラー割り込み要因 (ESPS) ></p> <p>1 : コンパレータ3 (PSL) の比較条件が成立による異常停止。</p>	REST.ESPS(9)
<p><エラー割り込み要因 (ESMS) ></p> <p>1 : コンパレータ4 (MSL) の比較条件が成立による異常停止。</p>	REST.ESMS(10)
<p><+側ソフトウェアリミットの比較結果></p> <p>0 : +側ソフトウェアリミット (PSL) は成立していません。</p> <p>1 : +側ソフトウェアリミット (PSL) が成立しました。</p>	MSTS.SCP3(10)
<p><-側ソフトウェアリミットの比較結果></p> <p>0 : -側ソフトウェアリミット (MSL) は成立していません。</p> <p>1 : -側ソフトウェアリミット (MSL) が成立しました。</p>	MSTS.SCP4(11)

6.14 同期スタート

スタートコマンド書き込み後のスタートタイミングに、指定軸の停止に同期してスタートを選択できます。
内部同期信号の出力でスタートすることも選択できます。

6.14.1 指定軸の停止によるスタート

スタートタイミングは、指定軸（RMD.MAX）の停止でスタート（RMD.MSY=11b）するように設定できます。
この設定で、スタートコマンドを書き込むと、他軸の停止待ち状態（RSTS.CND=0100b）になります。
この状態で、指定軸が停止すると、スタートします。

設定例：

以下の 1. から 3. を設定した後に、X 軸と Y 軸をスタートさせると、両軸が停止したとき、U 軸がスタートします。

1. U 軸に、指定軸の停止でスタート（PRMD.MSY=11b）を設定する。
2. U 軸に、指定軸は X 軸と Y 軸（PRMD.MAX=0011b）を設定する。
3. U 軸に、スタートコマンドを書き込む。

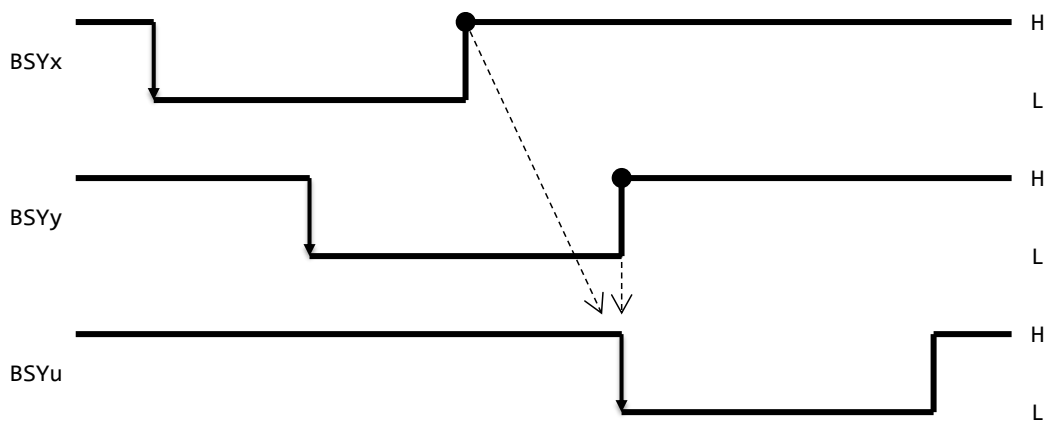


図 6.14-1 指定軸の停止によるスタート 1

RMD.MAX ビットで設定されたうちの 1 軸がスタートして停止すると、残りの軸がスタートせずとも条件は成立します。

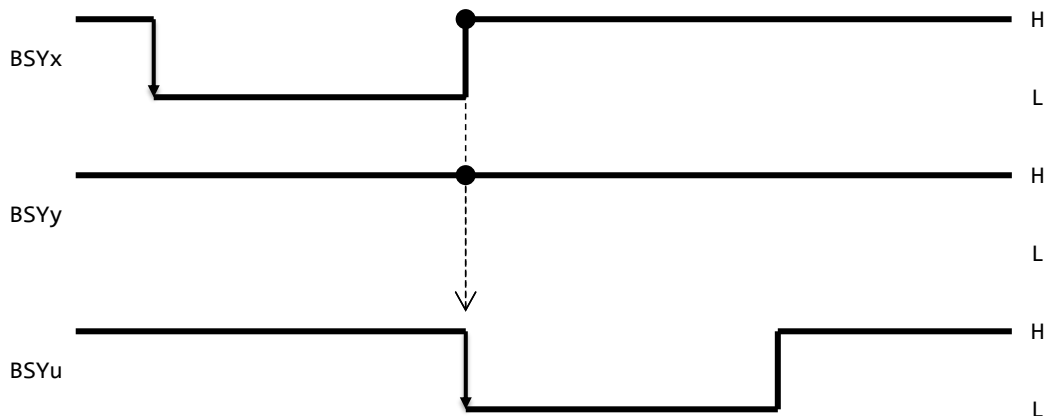


図 6.14-2 指定軸の停止によるスタート 2

表 6.14-1 指定軸の停止によるスタートの関連情報

名称と説明	対象
<スタートコマンド書き込み後のスタートタイミング> 11b : 指定軸 (RMD.MAX) の停止でスタートします。	RMD.MSY(19,18)
<RMD.MSY=11b のときに停止確認する軸> 例 : 0001b : X 軸が停止でスタートします。 0010b : Y 軸が停止でスタートします。PCL6115 の場合は、指定を無視します。 0100b : Z 軸が停止でスタートします。PCL6115 と PCL6125 の場合は、指定を無視します。 1000b : U 軸が停止でスタートします。PCL6115 と PCL6125 の場合は、指定を無視します。 0101b : X 軸と Z 軸が共に停止でスタートします。 1111b : 全軸が停止でスタートします。	RMD.MAX(23:20)
<動作状態> 0100b : 他軸の停止待ち。	RSTS.CND(3:0)

6.14.2 内部同期信号によるスタート

RMD.MSY=10b を設定すると、スタートコマンドを書き込んだ後、RSTS.CND=0011b が設定されます。

RENV3.SYI ビットに設定された軸が内部同期信号を出力すると、スタートします。

内部同期信号の出力タイミングは、RENV3.SYO ビットで 6 種類から選択できます。

6 種類の出力タイミングは、汎用ポートの入出力端子などから確認でき、イベント割り込み要求 (RIRQ) を設定できます。

生成した割り込みは、イベント割り込み要因 (RIST) で読み出せます。

設定例 1 :

Y 軸の加速終了時に、X 軸がスタートします。

以下の 1.~3. を設定した後に、X 軸と Y 軸をスタートさせます。

- 内部同期信号によるスタートを設定します。
(PRMDx.MSY=10b)
- X 軸に入力する内部同期信号には、Y 軸から出力する内部同期信号を設定します。(RENV3x.SYI=01b)
- Y 軸に加速終了時に内部同期信号の出力を設定します。
(RENV3y.SYO=1001b)

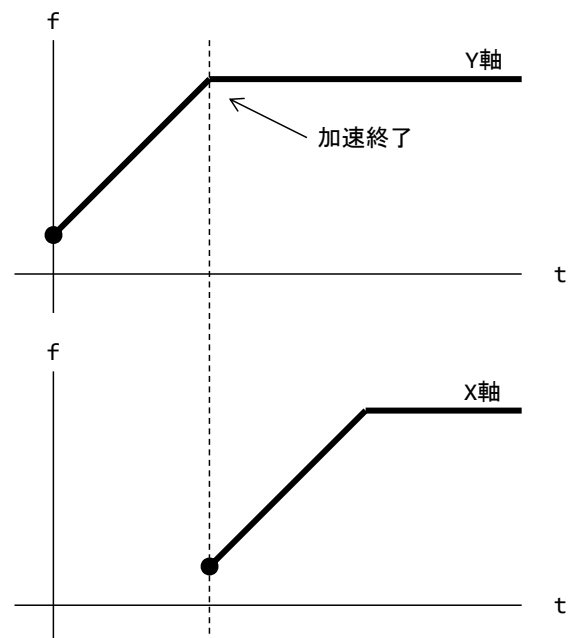


図 6.14-3 内部同期信号によるスタート

設定例 2 :

Y 軸のコンパレータ1 比較条件成立時に、X 軸がスタートします。

以下の 1.~5.を設定した後に、X 軸と Y 軸をスタートさせます。

1. X 軸のスタートタイミングに、内部同期信号によるスタート (PRMDx.MSY=10b) を設定します。
2. X 軸に入力する内部同期信号には、Y 軸から出力する内部同期信号 (RENV3x.SYI=01b) を設定します。
3. Y 軸の内部同期信号の出力タイミングに、コンパレータ1 比較条件成立時 (RENV3y.SY0=0001b) を設定します。
4. Y 軸のコンパレータ1 の比較条件に、カウンタ1 と等しい (RENV3y.C1S=01b) を設定します。
5. Y 軸のコンパレータ1 比較値に、1000 (RCMP1y=1000) を設定します。

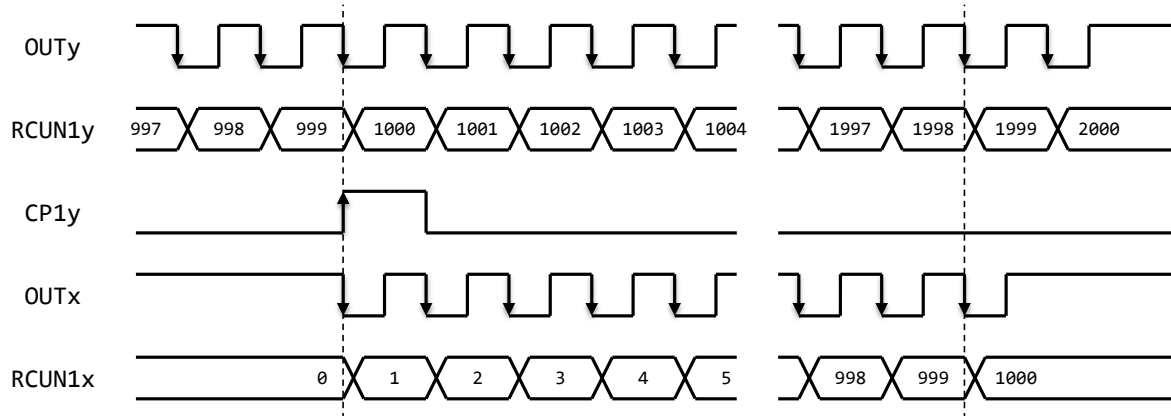


図 6.14-4 内部同期信号によるスタートの動作タイミング

この例では、PRMVy=2000 と PRMVx=1000 を設定すると、RCUN1y=1000 で RCUN1x=1 になります。

このため、RCUN1Y=1999 で RCUN1x=1000 になって、Y 軸より 1 pulse 手前で X 軸が停止します。

RCUN1y=2000 で RCUN1x=1000 にする場合は、Y 軸の比較条件に大なり (RENV3y.C1S=11b) を設定してください。

または、RCMP1y=1001 を設定してください。

表 6.14-2 内部同期信号によるスタートの関連情報

名称と説明	対象
<スタートコマンド書き込み後のスタートタイミング> 10b : 内部同期信号 (RENV3.SYI) でスタートします。	RMD.MSY(19,18)
<内部同期信号の入力対象> 00b : X 軸の内部同期信号 01b : Y 軸の内部同期信号 10b : Z 軸の内部同期信号 11b : U 軸の内部同期信号	RENV3.SYI(21,20)
<内部同期信号の出力タイミング> 0001b : コンパレータ1 比較条件成立時 0010b : コンパレータ2 比較条件成立時 1000b : 加速開始時 1001b : 加速終了時 1010b : 減速開始時 1011b : 減速終了時 その他 : 内部同期信号を出力しません。	RENV3.SY0(19:16)
<動作状態> 0011b : 内部同期信号の入力待ち。	RSTS.CND(3:0)
<サブステータス (SFU) > 0 : 加速中ではありません。 1 : 加速中です。	SSTS.SFU(8)
<サブステータス (SFD) > 0 : 減速中ではありません。 1 : 減速中です。	SSTS.SFD(9)
<メインステータス (SCP1) > 0 : コンパレータ1 の比較条件が成立していません。 1 : コンパレータ1 の比較条件が成立しました。	MSTS.SCP1(8)
<メインステータス (SCP2) > 0 : コンパレータ2 の比較条件が成立していません。 1 : コンパレータ2 の比較条件が成立しました。	MSTS.SCP2(9)

6.15 割り込み要求 (INT)

ホスト (CPU や FPGA など) に対して、INT 端子から割り込み要求を行う INT 信号を出力できます。

INT 信号は、割り込みを発生している全軸の全要素がクリアされるまで出力され続けます。

割り込み要因は、11 種類のエラー、20 種類のイベント、1 種類の動作停止があります。

割り込み発生軸と割り込み要因は、以下の手順で特定できます。

- (1) X 軸のメインステータスで、MSTS.SENI, SERR, SINT ビットのいずれかが 1 であるかを確認します。
- (2) MSTS.SENI=1 の場合は、動作停止割り込みが発生したことを意味します。
- (3) MSTS.SERR=1 の場合は、REST レジスタで、割り込み要因を特定します。
- (4) MSTS.SINT=1 の場合は、RIST レジスタで、割り込み要因を特定します。
- (5) 手順(1)から(4)を残りの Y, Z, U 軸に対しても行います。

パラレルバスインターフェースでは、割り込みルーチンでレジスタを読み出すと、入出力バッファが書き換えられます。

このため、メインルーチンで入出力バッファにアクセスしているときは、メインルーチンの処理が影響を受けます。

割り込みルーチンでレジスタにアクセスするときは、LIFO (スタック) などを実装して、対策してください。

割り込み発生軸を前述の(1)から(4)の手順で処理中に、処理済みの軸で新たな割り込みが発生する場合があります。

この場合、ホストの割り込み受け付け設定がエッジトリガーでは、この新たな割り込みの発生を受け付けられません。

エッジトリガーは、RENV1.INTM ビットを使ってサポートできます。

1. 全軸に RENV1.INTM=1 を設定します。
2. メインステータスと割り込み原因レジスタは変化せず、INT 端子から H レベルが出力されます。
3. 全軸に RENV1.INTM=0 を設定します。
4. 新たな割り込みがある場合、INT 端子から L レベルが出力され、エッジトリガーを生成できます。

または、割り込みルーチンの終了前に、全軸のメインステータスを再び読み出してください。

このとき、MSTS.SENI, SERR, SINT ビットのいずれかが 1 であれば、新たな割り込みが発生しています。

INT 端子を使わない場合は、オープンにしてください。

本製品を複数個使う場合でも、INT 端子同士はワイヤードオア接続できません (INT≠Hi-Z)。

表 6.15-1 割り込み要求の関連情報

名称と説明	対象
<p><INT 端子の出力機能></p> <p>0: 割り込み要因が発生すると、INT 端子から L レベルを出力します。</p> <p>1: 割り込み要因が発生しても、INT 端子から H レベルを出力し続けます。</p>	RENV1.INTM(29)

重 要

INT 端子からの出力信号は「ハードウェアリセット」完了後、H レベルに安定します。

電源投入後、リセットが完了するまでの間は、INT 端子から L レベル信号が出力されたとしても無視してください。

6.15.1 エラー割り込み

エラー割り込み要因は、各条件成立だけで発生します。

エラー割り込み要因を生成した場合、REST レジスタの対応するビットが 1 になります。

REST レジスタのいずれかのビットが 1 のとき、MSTS.SERR=1 になり、INT 端子から L レベルを出力できます。

REST レジスタは、対応するビットに 1 を書き込むと、0 にクリアされます。

RENV2.MRST=0 を設定した場合、RREST (F2h) コマンドの書き込みで 1 を読み出せたビットが、0 にクリアされます。

RENV2.MRST=1 を設定した場合、RREST (F2h) コマンドの書き込みでは、0 にクリアされません。

(RENV2.MRST ビットの設定は、メインステータスや RIST レジスタにも影響します)

表 6.15-2 エラー割り込みの関連情報

名称と説明	対象
<p><エラー割り込み要因></p> <p>詳しくは「5.4.7.2 REST : エラー割り込み要因」をご覧ください。</p>	REST レジスタ
<p><MSTS.SENI ビット、MSTS.SEOR ビット、REST レジスタ、RIST レジスタのクリア方法></p> <p>0 : メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアできます。それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアできます。</p> <p>1 : メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアしません。それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアしません。</p> <p>いずれの場合も、それぞれの制御コマンドを書き込むことで 0 にクリアできます。</p> <p>REST レジスタは、WREST (B2h) コマンドでクリアするビットに 1 を書き込みます。</p>	RENV2.MRST(31)
<p><メインステータス (SERR) ></p> <p>0 : エラー割り込み発生なし。</p> <p>1 : エラー割り込み発生あり。INT 端子から L レベルを出力できます。</p> <p>REST レジスタで 1 になっているビットが全て 0 になると MSTS.SERR=0 に戻ります。</p>	MSTS.SERR(4)
<p><REST レジスタ書き込み></p> <p>入出力バッファの内容を REST レジスタに書き込みます。</p> <p>1 を書き込めたビットが、0 にクリアされます。</p>	WREST(B2h)
<p><REST レジスタ読み出し></p> <p>REST レジスタの内容を入出力バッファに読み出します。</p> <p>1 を読み出せたビットが、0 にクリアされます。</p>	RREST(F2h)

6.15.2 イベント割り込み

イベント割り込み要因は、RIRQ レジスタの条件成立で発生します。

イベント割り込み要因を生成した場合、RIST レジスタの対応するビットが 1 になります。

RIST レジスタのいずれかのビットが 1 のとき、MSTS.SINT=1 になり、INT 端子から L レベルを出力できます。

RIST レジスタは、対応するビットに 1 を書き込むと、0 にクリアされます。

RENV2.MRST=0 を設定した場合、RRIST (F3h) コマンドの書き込みで 1 を読み出せたビットが、0 にクリアされます。

RENV2.MRST=1 を設定した場合、RRIST (F3h) コマンドの書き込みでは、0 にクリアされません。

(RENV2.MRST ビットの設定は、メインステータスや REST レジスタにも影響します)

表 6.15-3 イベント割り込みの関連情報

名称と説明	対象
<p><イベント割り込み要求></p> <p>詳しくは「5.4.7.1 RIRQ : イベント割り込み要求」をご覧ください。</p>	RIRQ レジスタ
<p><イベント割り込み要因></p> <p>詳しくは「5.4.7.3 RIST : イベント割り込み要因」をご覧ください。</p>	RIST レジスタ
<p><MSTS.SENI ビット、MSTS.SEOR ビット、REST レジスタ、RIST レジスタのクリア方法></p> <p>0 : メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアできます。それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアできます。</p> <p>1 : メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアしません。それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアしません。</p> <p>いずれの場合も、それぞれの制御コマンドを書き込むことで 0 にクリアできます。</p> <p>RIST レジスタは、WRIST (B3h) コマンドでクリアするビットに 1 を書き込みます。</p>	RENV2.MRST(31)
<p><メインステータス (SINT) ></p> <p>0 : イベント割り込み発生なし。</p> <p>1 : イベント割り込み発生あり。INT 端子から L レベルを出力できます。</p> <p>RIST レジスタで 1 になっているビットが全て 0 になると MSTS.SINT=0 に戻ります。</p>	MSTS.SINT(5)
<p><RIST レジスタ書き込み></p> <p>入出力バッファの内容を RIST レジスタに書き込みます。</p> <p>1 を書き込んだビットが、0 にクリアされます。</p>	WRIST(B3h)
<p><RIST レジスタ読み出し></p> <p>RIST レジスタの内容を入出力バッファに読み出します。</p> <p>1 を読み出したビットが、0 にクリアされます。</p>	RRIST(F3h)

6.15.3 動作停止割り込み

動作停止割り込み要因は、RENV2.IEND=1 を設定すると、動作の停止で生成します。

動作停止割り込み要因を生成すると、MSTS.SENI ビットが 1 になります。

MSTS.SENI ビットが 1 のとき、INT 端子から L レベルを出力できます。

MSTS.SENI ビットは、SENIR (2Dh) コマンドを書き込むと、0 にクリアされます。

RENV2.MRST=0 を設定すると、メインステータスの読み出しでも、MSTS.SENI ビットが 0 にクリアされます。

RENV2.MRST=1 を設定すると、メインステータスの読み出しでは、MSTS.SENI ビットが 0 にクリアされません。

(RENV2.MRST ビットの設定は、REST レジスタや RIST レジスタにも影響します)

動作停止割り込み要因は、正常停止と異常停止の区別がありません。

正常停止の割り込みは、イベント割り込み要因にもありますが、RIST レジスタの読み出しによる確認が必要です。

正常停止と異常停止を区別する必要がない場合は、動作停止割り込みだけで、動作の停止を確認できます。

表 6.15-4 動作停止割り込みの関連情報

名称と説明	対象
<p><MSTS.SENI ビットの機能仕様></p> <p>0: 無効。動作停止で MSTS.SENI=0 を維持します。</p> <p>1: 有効。動作停止で MSTS.SENI=1 に変化できます。</p>	RENV2.IEND(30)
<p><MSTS.SENI ビット、MSTS.SEOR ビット、REST レジスタ、RIST レジスタのクリア方法></p> <p>0: メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアできます。それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアできます。</p> <p>1: メインステータスの割り込み要因ビットは、メインステータスの読み出しで、0 にクリアしません。それぞれの割り込み要因レジスタは、それぞれのレジスタ読み出しコマンドの書き込みで 0 にクリアしません。</p> <p>いずれの場合も、それぞれの制御コマンドを書き込むことで 0 にクリアできます。</p> <p>MSTS.SENI ビットは、SENIR (2Dh) コマンドを書き込みます。</p>	RENV2.MRST(31)
<p><メインステータス (SENI) ></p> <p>0: 動作停止割り込みは発生していません。または RENV2.IEND=0 を選択しています。</p> <p>1: 動作停止割り込みが発生しました。INT 端子から L レベルを出力できます。</p> <p>RENV2.MRST=0 の場合は、メインステータスの読み出し後、CLK 信号 3 周期以内で 0 に戻ります。</p> <p>RENV2.MRST=1 の場合は、SENIR(2Dh)コマンド書き込み後、CLK 信号 3 周期以内で 0 に戻ります。</p>	MSTS.SENI(2)
<p><割り込み制御コマンド (SENIR) ></p> <p>MSTS.SENI ビットを 0 にクリアします。</p>	SENIR(2Dh)

6.16 ID モニター

旧製品との識別用に、パラレルバスインターフェースのみで読み出せる ID コードを搭載しています。

ID コードは、以下の手順で確認できます。

1. X 軸に IDMON (03h) コマンドを書き込む。
2. X 軸に RRMG (D5h) コマンドを書き込む。
3. X 軸の入出力バッファーを読み出す。
4. 読み出しデータの上位 16 bit を確認する。

RMG レジスタからは、IDMON(03h)コマンドを書き込んだときだけ、ID コードを読み出せます。

NOP(00h)コマンドを含め、IDMON(03h)コマンド以外のコマンドを書き込んだときは、ID コードの部分が 0 になります。

なお、読み出せる ID コードは、下表のとおりです。

表 6.16-1 ID コード一覧

LSI	ID コード
PCL6115	03E0h
PCL6125	03F0h
PCL6145	0400h

表 6.16-2 動作停止割り込みの関連情報

名称と説明	対象
<p><速度倍率 (ID コード) ></p> <p>詳しくは「5.4.1.5 RMG(PRMG) : 速度倍率」をご覧ください。</p>	RMG
<p><RMG レジスタ読み出し></p> <p>RMG レジスタの内容を入出力バッファーに読み出します。</p>	RRMG(D5h)
<p><ID コード確認></p> <p>ID コードを RMG レジスタの上位 16 bit にセットします。</p> <p>セットした ID コードは RRMG (D5h) コマンドで読み出せます。</p> <p>IDMON (03h) コマンド以外を書き込むと、RMG レジスタの上位 16 bit を 0 でリセットします。</p> <p>RRMG (D5h) コマンドで ID コードを読み出した直後も、同様に 0 でリセットします。</p>	IDMON(03h)

備 考

PCL61x5 シリーズ以外の旧製品は、以下の方法で識別することができます。

PCL61x4 シリーズは、RENV3 レジスタに 02000000h を書き込み、02000000h が読み出せるかどうかで識別できます。

(PCL61x5 シリーズと PCL61x3 シリーズは、RENV3.M614 ビットが 0 に固定されています)

PCL61x3 シリーズは、PRMV レジスタに 08000000h を書き込み、F8000000h が読み出せるかどうかで識別できます。

(PCL61x5 シリーズと PCL61x4 シリーズは、PRMV レジスタが 32 bit なので符号拡張されません)

6.17 汎用ポート制御

本製品は、各軸に 8 本の汎用ポートの入出力端子を搭載しています。

それぞれ、RENV2 レジスタで機能を選択できます。

表 6.17-1 動作停止割り込みの関連情報

名称と説明	対象
<p><GPI0n/GP00n/FUPn 端子の入出力機能></p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : 加速中信号 (FUP) を負論理で出力します。</p> <p>11b : 加速中信号 (FUP) を正論理で出力します。</p>	RENV2.P0M(1,0)
<p><GPI1n/GP01n/FDWn 端子の入出力機能></p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : 減速中信号 (FDW) を負論理で出力します。</p> <p>11b : 減速中信号 (FDW) を正論理で出力します。</p>	RENV2.P1M(3,2)
<p><GPI2n/GP02n/MVCn 端子の入出力機能></p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : 定速中信号 (MVC) を負論理で出力します。</p> <p>11b : 定速中信号 (MVC) を正論理で出力します。</p>	RENV2.P2M(5,4)
<p><GPI3n/GP03n/CP1n 端子の入出力機能></p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : コンパレータ1 信号 (CP1) を負論理で出力します。</p> <p>11b : コンパレータ1 信号 (CP1) を正論理で出力します。</p>	RENV2.P3M(7,6)
<p><GPI4n/GP04n 端子の入出力機能></p> <p>00b : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>01b : 汎用出力信号 (GPO) を正論理で出力します。</p> <p>10b : コンパレータ2 信号 (CP2) を負論理で出力します。</p> <p>11b : コンパレータ2 信号 (CP2) を正論理で出力します。</p>	RENV2.P4M(9,8)
<p><GPI5n/GP05n 端子の入出力機能を選びます。></p> <p>0 : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>1 : 汎用出力信号 (GPO) を正論理で出力します。</p>	RENV2.P5M(10)
<p><GPI6n/GP06n 端子の入出力機能></p> <p>0 : 汎用入力信号 (GPI) を正論理で入力します。</p> <p>1 : 汎用出力信号 (GPO) を正論理で出力します。</p>	RENV2.P6M(11)

名称と説明	対象
<p><GPI7n/GPO7n 端子の入出力機能></p> <p>0：汎用入力信号（GPI）を正論理で入力します。</p> <p>1：汎用出力信号（GPO）を正論理で出力します。</p>	RENV2.P7M(12)

6.17.1 汎用入力ポート（GPI）

汎用入力ポート（GPI）は、汎用ポート（IOP）から入力状態を読み出せます。

詳しくは「5.2.2 サブステータス（SSTS）&汎用ポート（IOP）」をご覧ください。

6.17.2 汎用出力ポート（GPO）

汎用出力ポート（GPO）書き込みや汎用出力ビット制御コマンドで出力状態を書き込みます。

パラレル通信での書き込みは「5.1.1.7 汎用出力ポート書き込みアクセス」をご覧ください。

シリアル通信での書き込みは「5.1.2.7 汎用出力ポート書き込みフォーマット」をご覧ください。

汎用出力ビット制御コマンドは「5.3.2.2 汎用出力ビット制御コマンド」をご覧ください。

汎用出力ポート（GPO）は、汎用ポート（IOP）から出力状態を読み出せます。

詳しくは「5.2.2 サブステータス（SSTS）&汎用ポート（IOP）」をご覧ください。

6.17.3 加速中信号（FUP）

加速中信号（FUP）の出力端子を選択した場合は、加速の開始から終了まで FUP 信号を出力します。

RIRQ.IRUS=1 を設定すると、加速を開始したとき、割り込み要求を生成します。

RIRQ.IRUE=1 を設定すると、加速を終了したとき、割り込み要求を生成します。

割り込み要因は、それぞれ RIST.ISUS ビットおよび RIST.ISUE ビットで確認できます。

表 6.17-2 加速中信号の関連情報

名称と説明	対象
<p><割り込み要求（IRUS）></p> <p>1：加速を開始したとき、割り込みを生成します。</p>	RIRQ.IRUS(2)
<p><割り込み要求（IRUE）></p> <p>1：加速を終了したとき、割り込みを生成します。</p>	RIRQ.IRUE(3)
<p><割り込み要因（ISUS）></p> <p>1：加速を開始しました。</p>	RIST.ISUS(2)
<p><割り込み要因（ISUE）></p> <p>1：加速を終了しました。</p>	RIST.ISUE(3)
<p><サブステータス（SFU）></p> <p>0：加速中ではありません。</p> <p>1：加速中です。</p>	SSTS.SFU(8)
<p><FUP 信号の出力端子></p> <p>PCL6125 には、独立した専用出力端子があります。</p>	FUPn 端子

6.17.4 減速中信号（FDW）

減速中信号（FDW）の出力端子を選択した場合は、減速の開始から終了まで FDW 信号を出力します。

RIRQ.IRDS=1 を設定すると、減速を開始したとき、割り込み要求を生成します。

RIRQ.IRDE=1 を設定すると、減速を終了したとき、割り込み要求を生成します。

割り込み要因は、それぞれ RIST.ISDS ビットおよび RIST.ISDE ビットで確認できます。

表 6.17-3 減速中信号の関連情報

名称と説明	対象
<割り込み要求（IRDS）> 1：減速を開始したとき、割り込みを生成します。	RIRQ.IRDS(4)
<割り込み要求（IRDE）> 1：減速を終了したとき、割り込みを生成します。	RIRQ.IRDE(5)
<割り込み要因（ISDS）> 1：減速を開始しました。	RIST.ISDS(4)
<割り込み要因（ISDE）> 1：減速を終了しました。	RIST.ISDE(5)
<サブステータス（SFD）> 0：減速中ではありません。 1：減速中です。	SSTS.SFD(9)
<FDW 信号の出力端子> PCL6125 には、独立した専用出力端子があります。	FDWn 端子

6.17.5 定速中信号（MVC）

定速中信号（MVC）の出力端子を選択した場合は、定速の開始から終了まで MVC 信号を出力します。

割り込み要求や割り込み要因は、加速中信号や減速中信号を転用してください。

表 6.17-4 定速中信号の関連情報

名称と説明	対象
<割り込み要求（IRUE）> 1：加速を終了したとき、割り込みを生成します。	RIRQ.IRUE(3)
<割り込み要求（IRDS）> 1：減速を開始したとき、割り込みを生成します。	RIRQ.IRDS(4)
<割り込み要因（ISUE）> 1：加速を終了しました。	RIST.ISUE(3)
<割り込み要因（ISDS）> 1：減速を開始しました。	RIST.ISDS(4)
<サブステータス（SFC）> 0：定速中ではありません。 1：定速中です。	SSTS.SFC(10)
<MVC 信号の出力端子> PCL6125 には、独立した専用出力端子があります。	MVCn 端子

6.17.6 コンパレータ1 信号 (CP1)

コンパレータ1 信号 (CP1) の出力端子を選択した場合は、比較条件成立中に CP1 信号を出力します。

RIRQ.IRC1=1 を設定すると、コンパレータ1 の比較条件が成立したとき、割り込み要求を生成します。

割り込み要因は、RIST.ISC1 ビットで確認できます。

表 6.17-5 コンパレータ1 信号の関連情報

名称と説明	対象
<カウンタ1 のカウント対象> 0 : 指令位置 (指令パルス信号)。 1 : 機械位置 (エンコーダ信号)。	RENV3.CIS1(0)
<コンパレータ1 の比較条件> 00b : 常に比較条件不成立。 01b : RCUN1 = RCMP1。 10b : RCUN1 < RCMP1。 11b : RCUN1 > RCMP1。	RENV3.CIS(13,12)
<カウンタ1> 詳しくは「5.4.4.1 RCUN1 : カウンタ1」をご覧ください。	RCUN1
<コンパレータ1 比較値> 詳しくは「5.4.5.1 RCMP1 : コンパレータ1 比較値」をご覧ください。	RCMP1
<割り込み要求 (IRC1) > 1 : コンパレータ1 の比較条件が成立したとき、割り込みを生成します。	RIRQ.IRC1(6)
<割り込み要因 (ISC1) > 1 : コンパレータ1 の比較条件が成立しました。	RIST.ISC1(6)
<メインステータス (SCP1) > 0 : コンパレータ1 の比較条件が成立していません。 1 : コンパレータ1 の比較条件が成立しました。	MSTS.SCP1(8)
<CP1 信号の出力端子> PCL6125 には、独立した専用出力端子があります。	CP1n 端子

6.17.7 コンパレータ2 信号（CP2）

コンパレータ2 信号（CP2）の出力端子を選択した場合は、比較条件成立中に CP2 信号を出力します。

RIRQ.IRC2=1 を設定すると、コンパレータ2 の比較条件が成立したとき、割り込み要求を生成します。

割り込み要因は、RIST.ISC2 ビットで確認できます。

表 6.17-6 コンパレータ2 信号の関連情報

名称と説明	対象
<p><カウンタ2 のカウント対象></p> <p>0：機械位置（エンコーダ信号）。</p> <p>1：指令位置（指令パルス信号）。</p>	RENV3.CIS2(1)
<p><コンパレータ2 の比較条件></p> <p>00b：常に比較条件不成立。</p> <p>01b：RCUN2 = RCMP2。</p> <p>10b：RCUN2 < RCMP2。</p> <p>11b：RCUN2 > RCMP2。</p>	RENV3.C2S(15,14)
<p><カウンタ2></p> <p>詳しくは「5.4.4.2 RCUN2：カウンタ2」をご覧ください。</p>	RCUN2
<p><コンパレータ2 比較値></p> <p>詳しくは「5.4.5.2 RCMP2：コンパレータ2 比較値」をご覧ください。</p>	RCMP2
<p><割り込み要求（IRC2）></p> <p>1：コンパレータ2 の比較条件が成立したとき、割り込みを生成します。</p>	RIRQ.IRC2(7)
<p><割り込み要因（ISC2）></p> <p>1：コンパレータ2 の比較条件が成立しました。</p>	RIST.ISC2(7)
<p><メインステータス（SCP2）></p> <p>0：コンパレータ2 の比較条件が成立していません。</p> <p>1：コンパレータ2 の比較条件が成立しました。</p>	MSTS.SCP2(9)
<p><CP2 信号の出力端子></p> <p>PCL6125 には、独立した専用出力端子があります。</p>	CP2n 端子

6.18 共用ポート制御

本製品は、シリアルバスインターフェースを選択した場合に、データバスを共用ポートとして使えます。

共用ポートの機能選択は「5.4.9.1 RSMG：共用ポート管理」をご覧ください。

共用ポートの書き込みと読み出しは「5.4.9.2 RSDT：共用ポート情報」をご覧ください。

7. 電気的特性

7.1 絶対最大定格

表 7.1-1 絶対最大定格

項目	記号	定格	単位	説明
電源電圧	V_{DD}	-0.3 ~ +4.0	V	-
入力電圧	V_I	-0.3 ~ +7.0	V	-
出力電圧	V_O	-0.3 ~ +7.0	V	-
出力電流	I_{OUT}	±30	mA	端子あたり。
保存温度	T_{stg}	-65 ~ +150	°C	-

注 意

出力電圧の絶対最大定格については、電源電圧を超える電圧がかかると大電流が流れる場合があります。

7.2 推奨動作条件

表 7.2-1 推奨動作条件

項目	記号	Min.	Typ.	Max.	単位	説明
電源電圧	V_{DD}	3.0	3.3	3.6	V	-
入力電圧	V_I	-0.3	-	+5.8	V	-
オーバーシュート	T_{OS}	-	-	50	ns	5.8 V < V_I < 7.0 V である許容時間。
アンダーシュート	T_{US}	-	-	0	ns	V_I < -0.3 V である許容時間。
周囲温度	T_a	-40	+25	+85	°C	$T_j = -40 \sim +125^\circ\text{C}$ PCL6115: $\theta_{j-a} = 44^\circ\text{C/W}$ PCL6125: $\theta_{j-a} = 41^\circ\text{C/W}$ PCL6145: $\theta_{j-a} = 34^\circ\text{C/W}$ 結露無き事。
入力立ち上がり時間	T_r	-	-	50	ns	電源電圧の 10%~90% の変化時間
入力立ち下がり時間	T_f	-	-	50	ns	電源電圧の 10%~90% の変化時間

7.3 DC 特性

表 7.3-1 DC 特性

項目	記号	条件	Min.	Max.	単位
静的消費電流	I_{DD51}	CLK = 0 MHz, 無負荷,	-	35	μA
	I_{DD52}	$V_{DD} = 3.6 \text{ V}$,		90	
	I_{DD54}	$T_j = 85^\circ\text{C}$		90	
消費電流	I_{DD1}	CLK = 30 MHz, 1 軸 15 Mpps, 無負荷	-	37	mA
	I_{DD2}	CLK = 30 MHz, 2 軸 15 Mpps, 無負荷		75	
	I_{DD4}	CLK = 30 MHz, 4 軸 15 Mpps, 無負荷		139	
高レベル入力電圧	V_{IH}	$V_{OD} = 3.6 \text{ V}$ *1,*2,*3,*4	2.0	5.8	V
低レベル入力電圧	V_{IL}	$V_{OD} = 3.0 \text{ V}$ *1,*2,*3,*4	-0.3	0.8	V
入力リーク電流	I_{LI}	$V_{IH} = 3.6 \text{ V}$, $V_{IL} = 0 \text{ V}$ *1,*3	-1	1	μA
入力抵抗リーク電流	I_{LIRF}	$V_{DD} = 3.0 \text{ V}$, $V_{IH} = 5.5 \text{ V}$ *2,*4	-	30	μA
高レベル出力電圧	V_{OH}	$I_{OH} = -6 \text{ mA}$ *3,*4,*5	$V_{DD}-0.4$	-	V
低レベル出力電圧	V_{OL}	$I_{OL} = 6 \text{ mA}$ *3,*4,*5	-	0.4	V
高レベル出力電流	I_{OH}	$V_{OH} = V_{DD} - 0.4 \text{ V}$ *3,*4,*5	-6	-	mA
低レベル出力電流	I_{OL}	$V_{OL} = 0.4 \text{ V}$ *3,*4,*5	-	6	mA
出力リーク電流	I_{OZ}	$V_{DD} = 3.6 \text{ V}$, $V_{OH} = 3.6 \text{ V}$, $V_{OL} = 0 \text{ V}$ *6	-1	1	μA
内部プルアップ抵抗	R_{PU}	$V_I = \text{GND}$ *2,*4	40	240	k Ω
端子容量	C	-	-	10	pF

記号の数字は、1=PCL6115, 2=PCL6125, 4=PCL6145 です。

*1 入力端子 : CLK, A0/SN0, A1/SN1, A2, A3, A4。

*2 入力端子 (プルアップ抵抗内蔵) : IF0/SCK, IF1/MOSI, CS/SS, RD, WR, PELn, MELn, SDn, ORGn, ALMn, PCSn/OSTAn, INPn, LTCn, EAn, EBn, EZn, PAn/PDRn, PBn/MDRn, PEn, CEMG, RST, ELLn。

*3 入出力端子 : D0/SP0, D1/SP1, D2/SP2, D3/SP3, D4/SP4, D5/SP5, D6/SP6, D7/SP7, D8/SP8, D9/SP9, D10/SP10, D11/SP11, D12/SP12, D13/SP13, D14/SP14, D15/SP15。

*4 入出力端子 (プルアップ抵抗内蔵) : GPI0n/GP00n/FUPn, GPI1n/GP01n/FDWn, GPI2n/GP02n/MVCn, GPI3n/GP03n/CP1n, GPI4n/GP04n/CP2n, GPI5n/GP05n, GPI6n/GP06n, GPI7n/GP07n, CSD, CSTA, CSTEP。

*5 出力端子 : INT, WRQ/MISO (WRQ only), IFB, OUTn/PLSn/PHAn, DIRn/MNSn/PHBn, ERCn, BSYn, FUPn, FDWn, MVCn, CP1n, CP2n。

*6 出力端子 (Hi-Z) : WRQ/MISO (MISO only)

電流の符号は、正数が流れ込み電流値、負数が流れ出し電流値を表します。

7.4 AC 特性

7.4.1 基準クロック

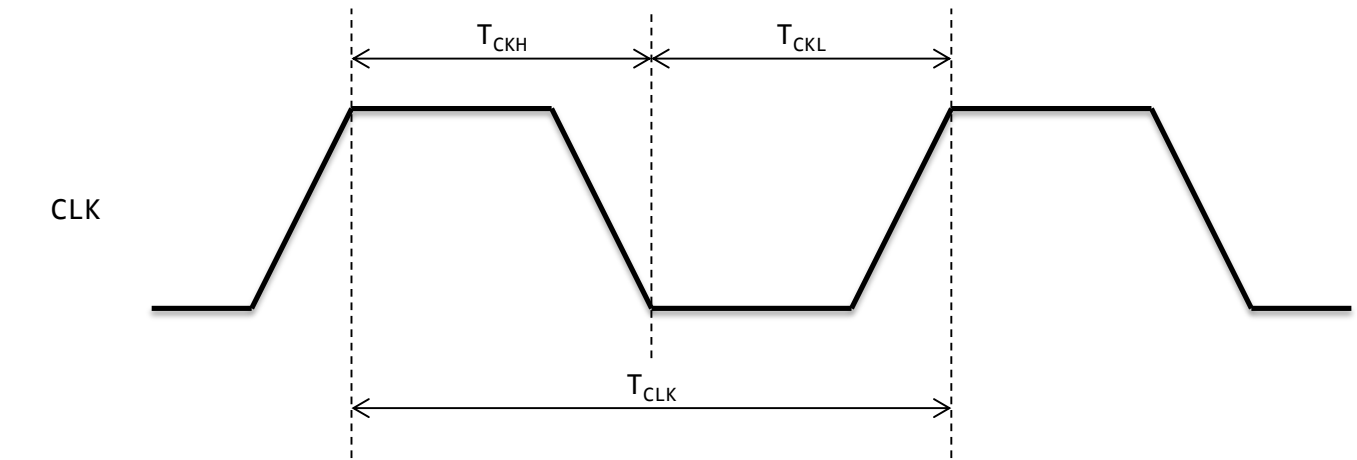


図 7.4-1 基準クロック

表 7.4-1 基準クロック

項目	記号	条件	Min.	Max.	単位
周波数	f_{CLK}	(推奨周波数 19.6608 MHz)	-	30	MHz
周期	T_{CLK}	-	33	-	ns
H レベル幅	T_{CKH}	-	13	-	ns
L レベル幅	T_{CKL}	-	13	-	ns

備 考
基準クロックの H レベル幅と L レベル幅を加算した周期は、33 ns 以上である必要があります。 最小の H レベル幅が 13 ns の場合、L レベル幅は 20 ns 以上が必要です。 最小の L レベル幅が 13 ns の場合、H レベル幅は 20 ns 以上が必要です。

7.4.2 68000 インターフェース

IF1=L レベルかつ IF0=L レベルを設定すると、68000 系 CPU 向けのインターフェースになります。

<ライトサイクル>

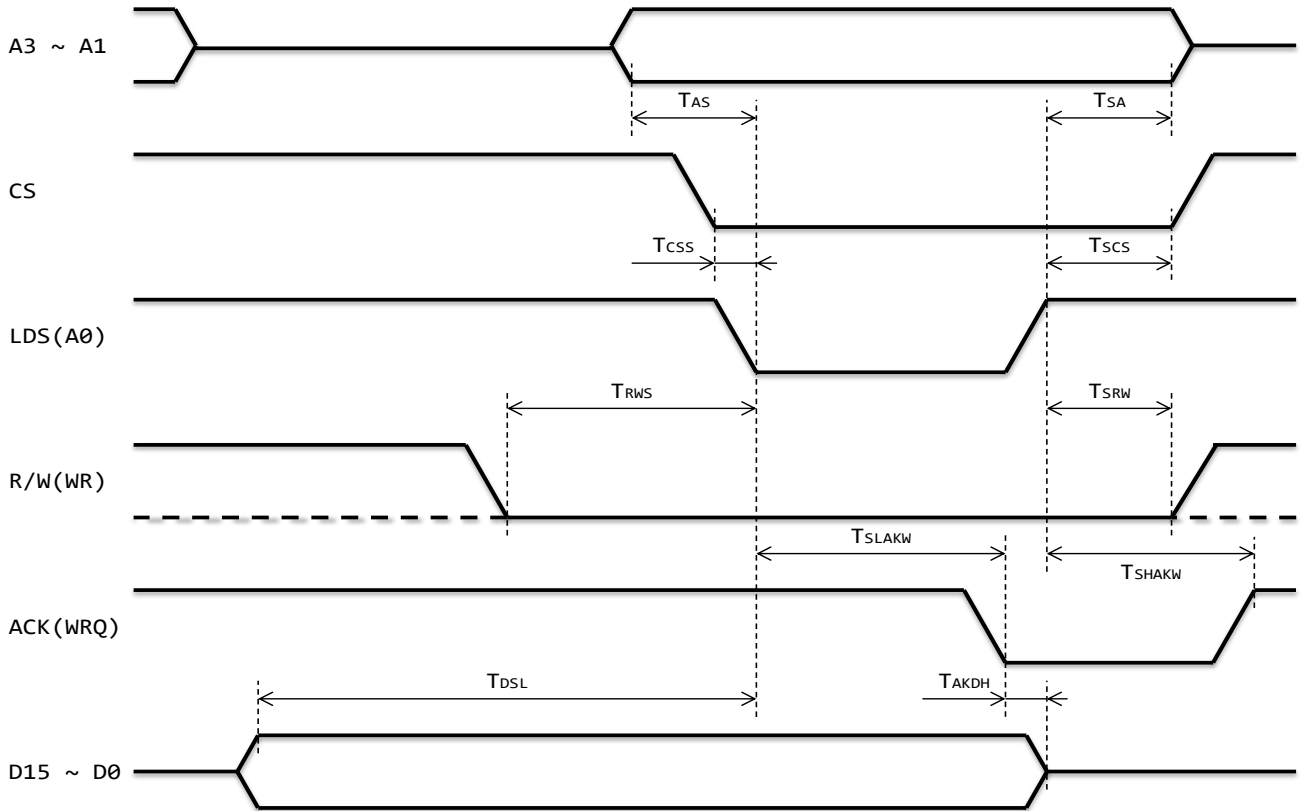


図 7.4-2 ライトサイクル (68000)

<リードサイクル>

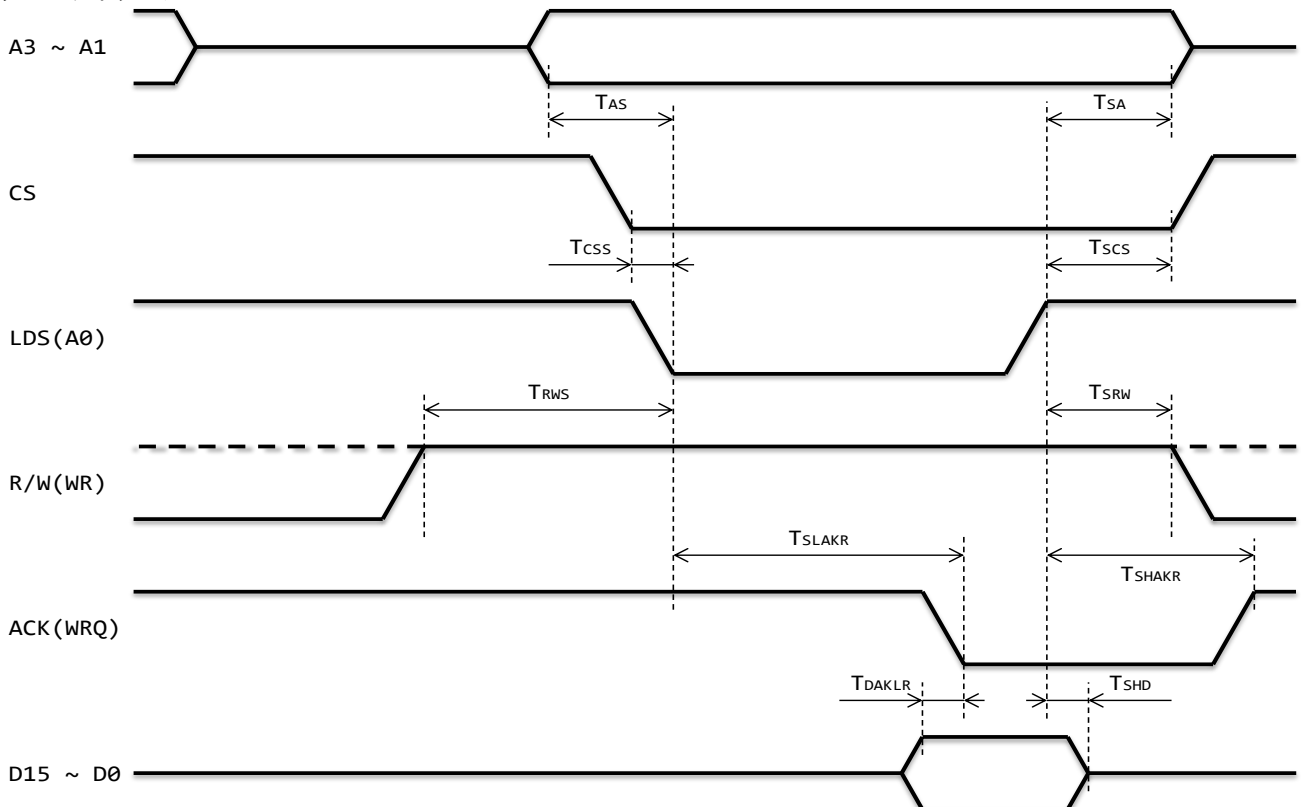


図 7.4-3 リードサイクル (68000)

表 7.4-2 AC 特性 (68000)

項目		記号	条件	Min.	Max.	単位
アドレスセットアップ時間	LDS↓	T _{AS1}	-	11	-	ns
		T _{AS2}		11		
		T _{AS4}		12		
アドレスホールド時間	LDS↑	T _{SA}	-	0	-	ns
CS セットアップ時間	LDS↓	T _{CSS1}	-	0	-	ns
		T _{CSS2}		1		
		T _{CSS4}		1		
CS ホールド時間	LDS↑	T _{SCS}	-	0	-	ns
R/W セットアップ時間	LDS↓	T _{RWS}	-	0	-	ns
R/W ホールド時間	LDS↑	T _{SRW1}	-	0	-	ns
		T _{SRW2}		0		
		T _{SRW4}		1		
ACK ON 遅延時間	LDS↓	T _{SLAKR1}	C _L =40pF	1・T _{CLK}	4・T _{CLK} +12	ns
		T _{SLAKR2}			4・T _{CLK} +12	
		T _{SLAKR4}			4・T _{CLK} +13	
		T _{SLAKW1}	C _L =40pF	1・T _{CLK}	4・T _{CLK} +12	ns
		T _{SLAKW2}			4・T _{CLK} +12	
		T _{SLAKW4}			4・T _{CLK} +13	
ACK OFF 遅延時間	LDS↑	T _{SHAKR1}	C _L =40pF	-	16	ns
		T _{SHAKR2}			16	
		T _{SHAKR4}			17	
		T _{SHAKW1}	C _L =40pF	-	16	ns
		T _{SHAKW2}			16	
		T _{SHAKW4}			17	
データ出力先行時間	ACK↓	T _{DAKLR}	C _L =40pF	1・T _{CLK}	-	ns
データフロート遅延時間	LDS↑	T _{SHD1}	C _L =40pF	-	21	ns
		T _{SHD2}			21	
		T _{SHD4}			23	
データセットアップ時間	LDS↑	T _{DSL1}	-	14	-	ns
		T _{DSL2}		16		
		T _{DSL4}		17		
データホールド時間	ACK↓	T _{AKDH}	-	0	-	ns

記号の数字は、1=PCL6115, 2=PCL6125, 4=PCL6145 です。

7.4.3 H8 インターフェース

IF1=L レベルかつ IF0=H レベルを設定すると、H8 系 CPU 向けのインターフェースになります。

<ライトサイクル>

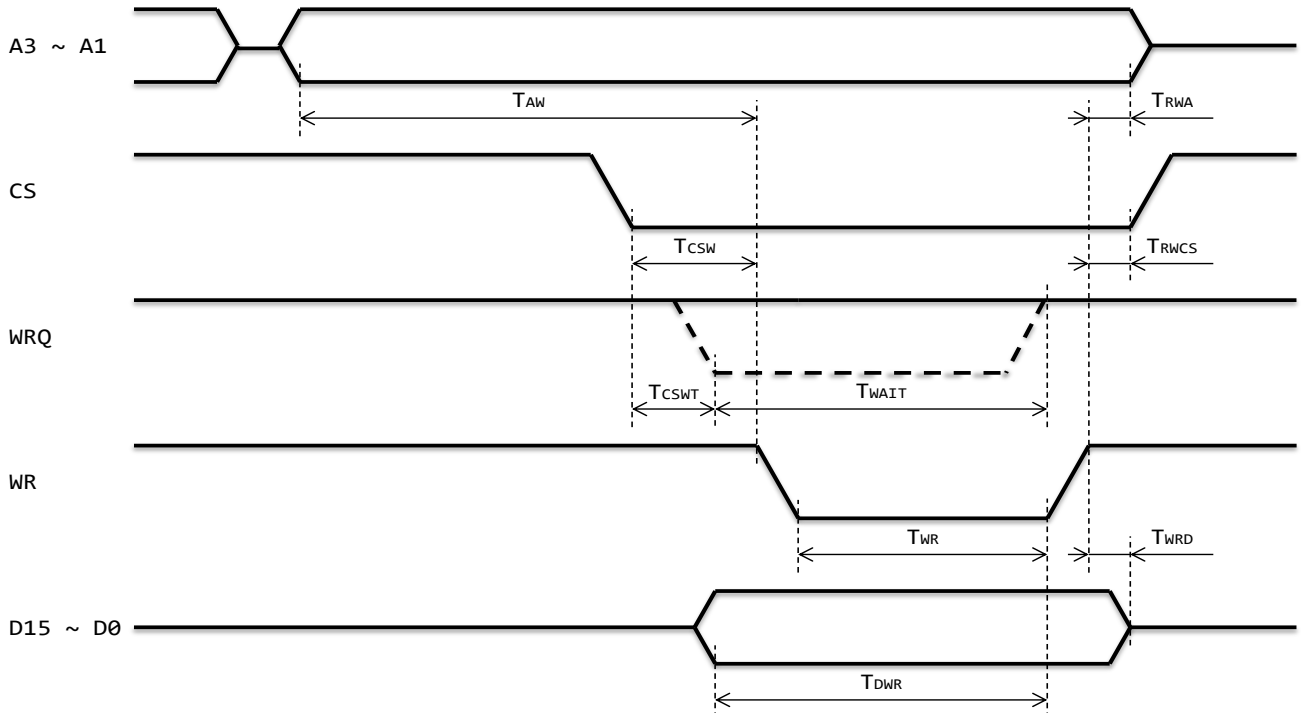


図 7.4-4 ライトサイクル (H8)

<リードサイクル>

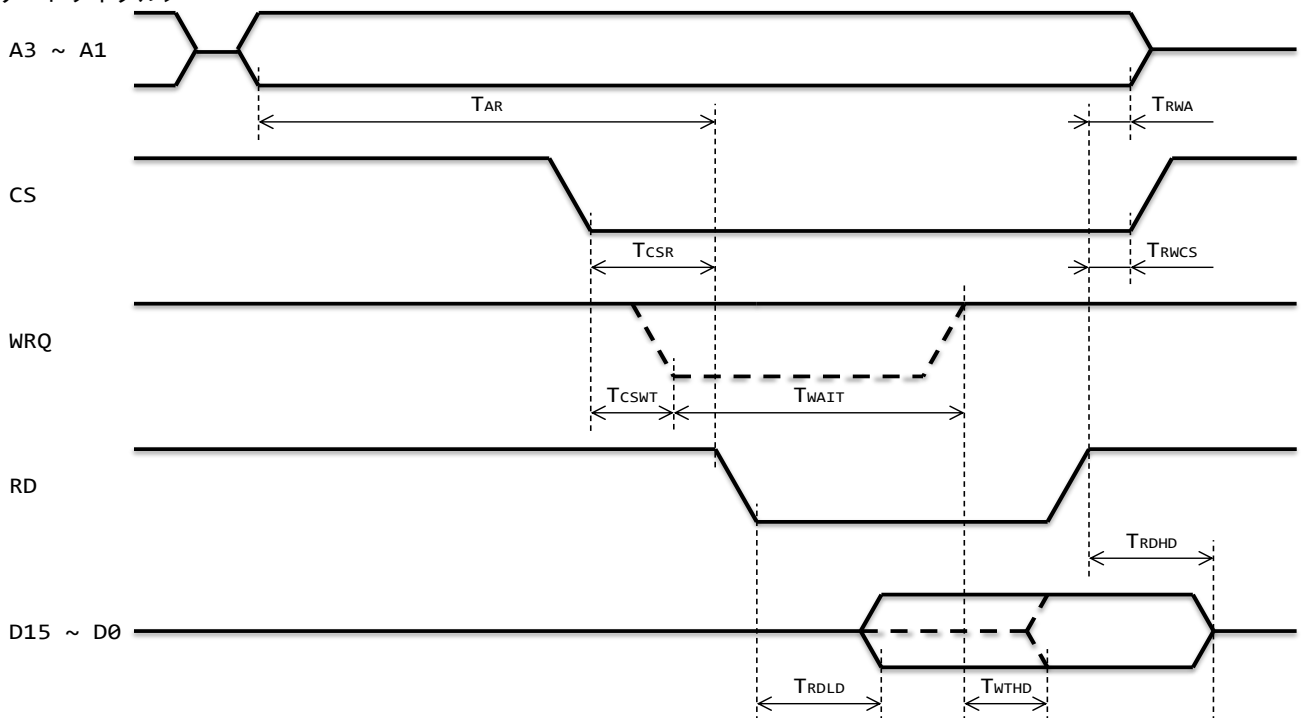


図 7.4-5 リードサイクル (H8)

表 7.4-3 AC 特性 (H8)

項目		記号	条件	Min.	Max.	単位
アドレスセットアップ時間	RD↓	T _{AR1}	-	11	-	ns
		T _{AR2}		11		
		T _{AR4}		12		
アドレスセットアップ時間	WR↓	T _{AW}	-	0	-	ns
アドレスホールド時間	RD↑, WR↑	T _{RWA}	-	0	-	ns
CS セットアップ時間	RD↓	T _{CSR}	-	0	-	ns
CS セットアップ時間	WR↓	T _{CSW}	-	0	-	ns
CS ホールド時間	RD↑, WR↑	T _{RWCS}	-	0	-	ns
WRQ ON 時間	CS↓	T _{CSWT}	C _L =40pF	-	13	ns
WRQ L レベル時間		T _{WAIT}	-	-	4・T _{CLK}	ns
データ出力遅延時間	RD↓	T _{RDLD1}	C _L =40pF	-	13	ns
		T _{RDLD2}			13	
		T _{RDLD4}			14	
データ出力遅延時間	WRQ↑	T _{WTHD}	C _L =40pF	-	8	ns
データフロート遅延時間	RD↑	T _{RDHD1}	C _L =40pF	-	12	ns
		T _{RDHD2}			12	
		T _{RDHD4}			13	
WR 信号幅		T _{WR1}	*1	15	-	ns
		T _{WR2}		15		
		T _{WR4}		16		
データセットアップ時間	WR↑	T _{DWR1}	-	14	-	ns
		T _{DWR2}		15		
		T _{DWR4}		17		
データホールド時間	WR↑	T _{WRD}	-	0	-	ns

記号の数字は、1=PCL6115, 2=PCL6125, 4=PCL6145 です。

*1 WRQ 信号が出力されたときは、WRQ=H レベルから WR=H レベルまでの時間。

7.4.4 8086 インターフェース

IF1=H レベルかつ IF0=L レベルを設定すると、8086 系 CPU 向けのインターフェースになります。

<ライトサイクル>

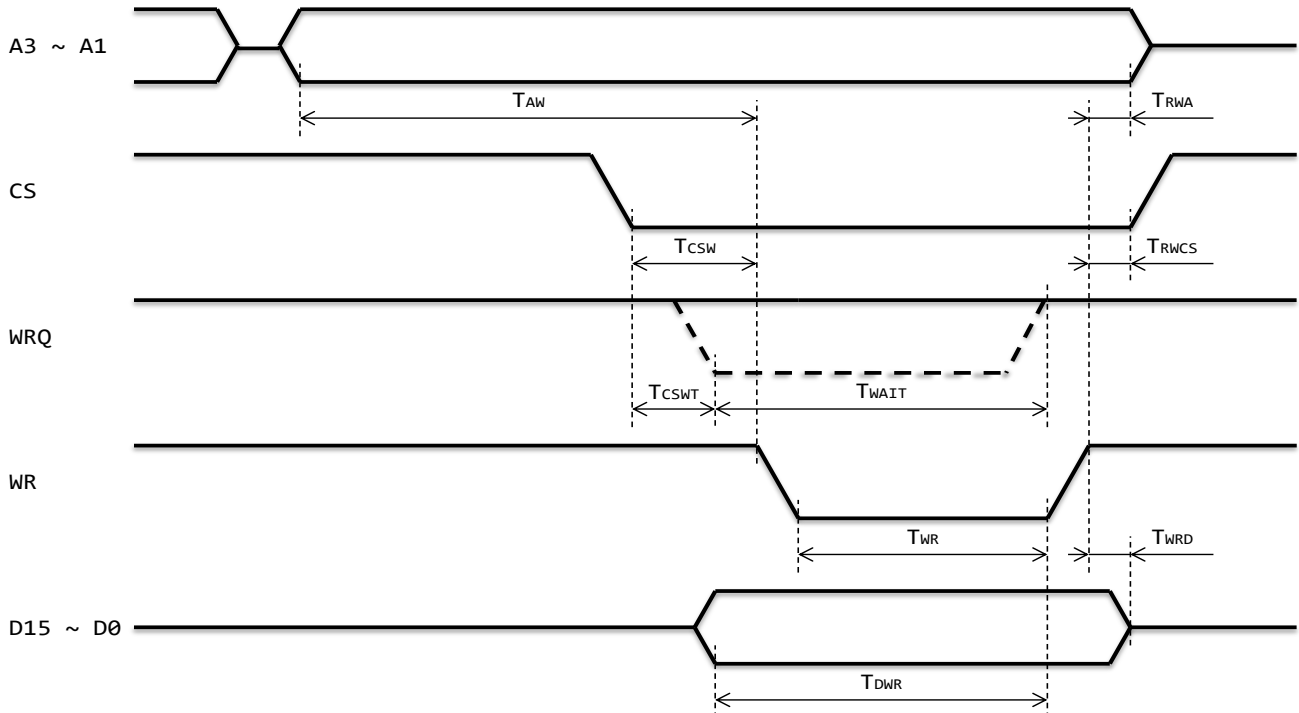


図 7.4-6 ライトサイクル (8086)

<リードサイクル>

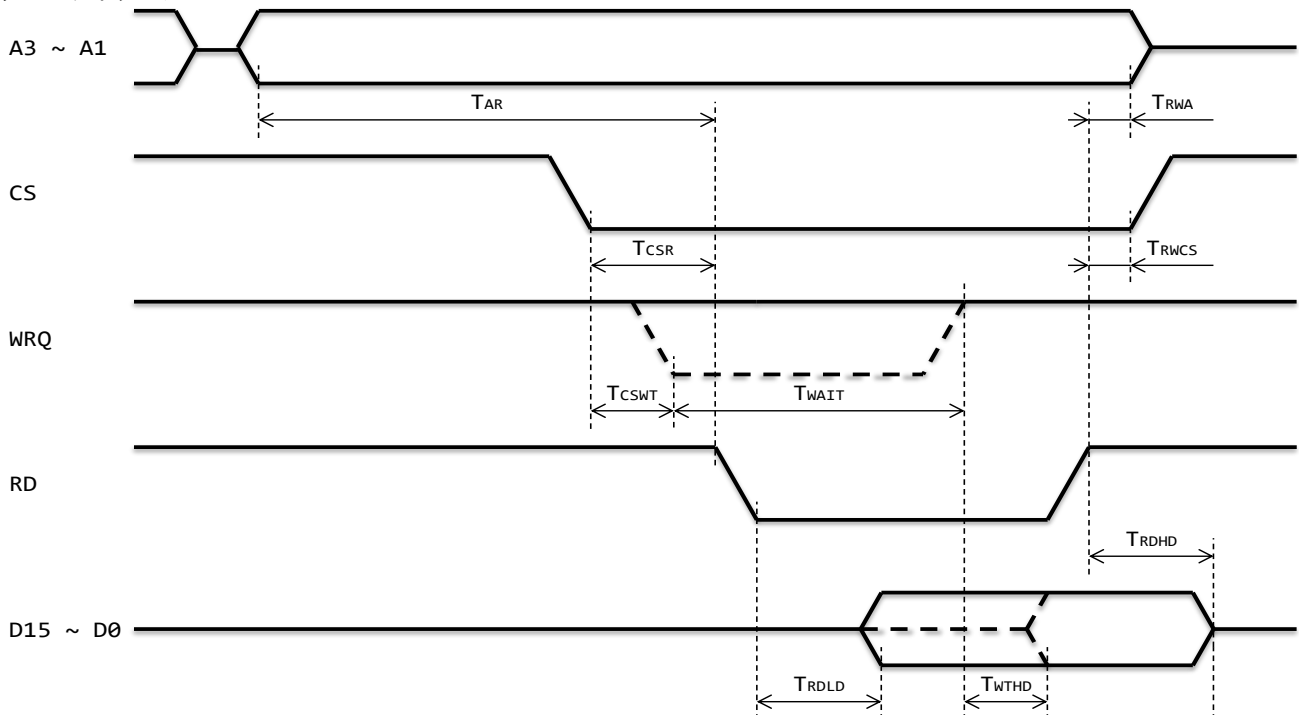


図 7.4-7 リードサイクル (8086)

表 7.4-4 AC 特性 (8086)

項目		記号	条件	Min.	Max.	単位
アドレスセットアップ時間	RD↓	T _{AR1}	-	11	-	ns
		T _{AR2}		11		
		T _{AR4}		12		
アドレスセットアップ時間	WR↓	T _{AW}	-	0	-	ns
アドレスホールド時間	RD↑, WR↑	T _{RWA}	-	0	-	ns
CS セットアップ時間	RD↓	T _{CSR}	-	0	-	ns
CS セットアップ時間	WR↓	T _{CSW}	-	0	-	ns
CS ホールド時間	RD↑, WR↑	T _{RWCS}	-	0	-	ns
WRQ ON 時間	CS↓	T _{CSWT}	C _L =40pF	-	13	ns
WRQ L レベル時間		T _{WAIT}	-	-	4・T _{CLK}	ns
データ出力遅延時間	RD↓	T _{RDLD1}	C _L =40pF	-	13	ns
		T _{RDLD2}			13	
		T _{RDLD4}			14	
データ出力遅延時間	WRQ↑	T _{WTHD}	C _L =40pF	-	8	ns
データフロート遅延時間	RD↑	T _{RDHD1}	C _L =40pF	-	12	ns
		T _{RDHD2}			12	
		T _{RDHD4}			13	
WR 信号幅		T _{WR1}	*1	15	-	ns
		T _{WR2}		15		
		T _{WR4}		16		
データセットアップ時間	WR↑	T _{DWR1}	-	14	-	ns
		T _{DWR2}		15		
		T _{DWR4}		17		
データホールド時間	WR↑	T _{WRD}	-	0	-	ns

記号の数字は、1=PCL6115, 2=PCL6125, 4=PCL6145 です。

*1 WRQ 信号が出力されたときは、WRQ=H レベルから WR=H レベルまでの時間。

7.4.5 Z80 インターフェース

IF1=H レベルかつ IF0=H レベルを設定すると、Z80 系 CPU 向けのインターフェースになります。

<ライトサイクル>

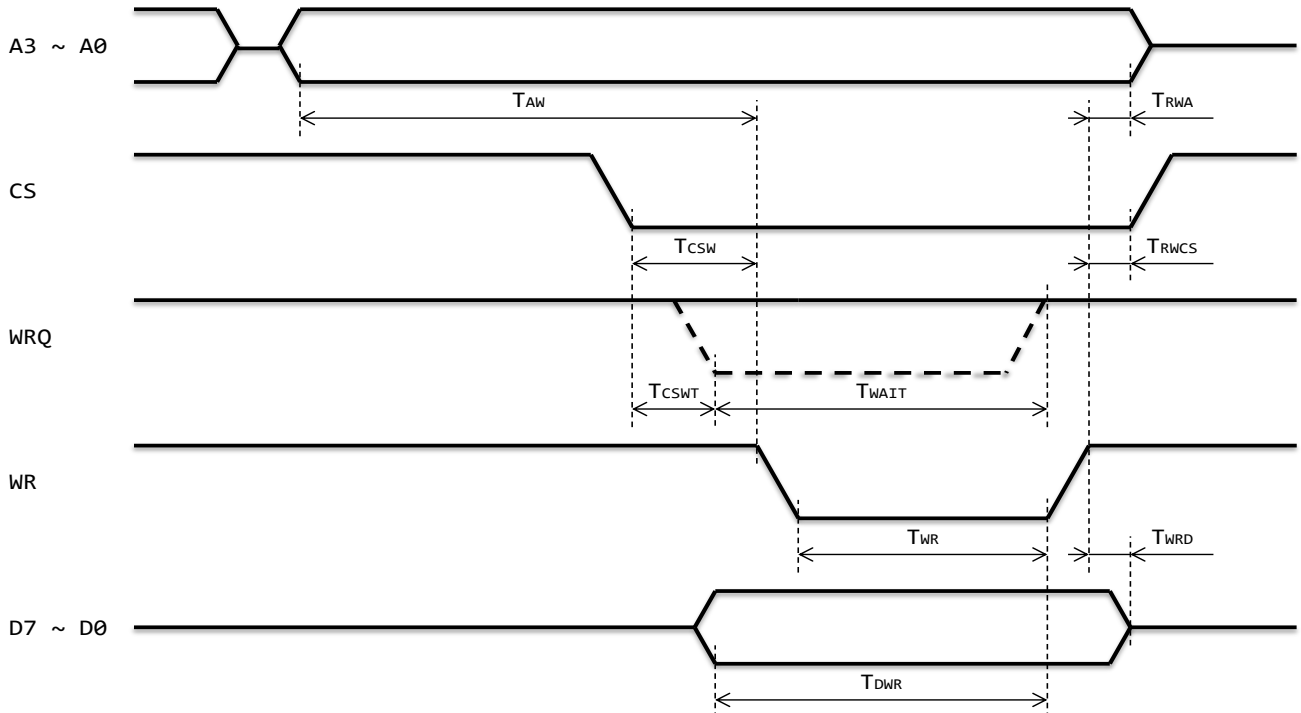


図 7.4-8 ライトサイクル (Z80)

<リードサイクル>

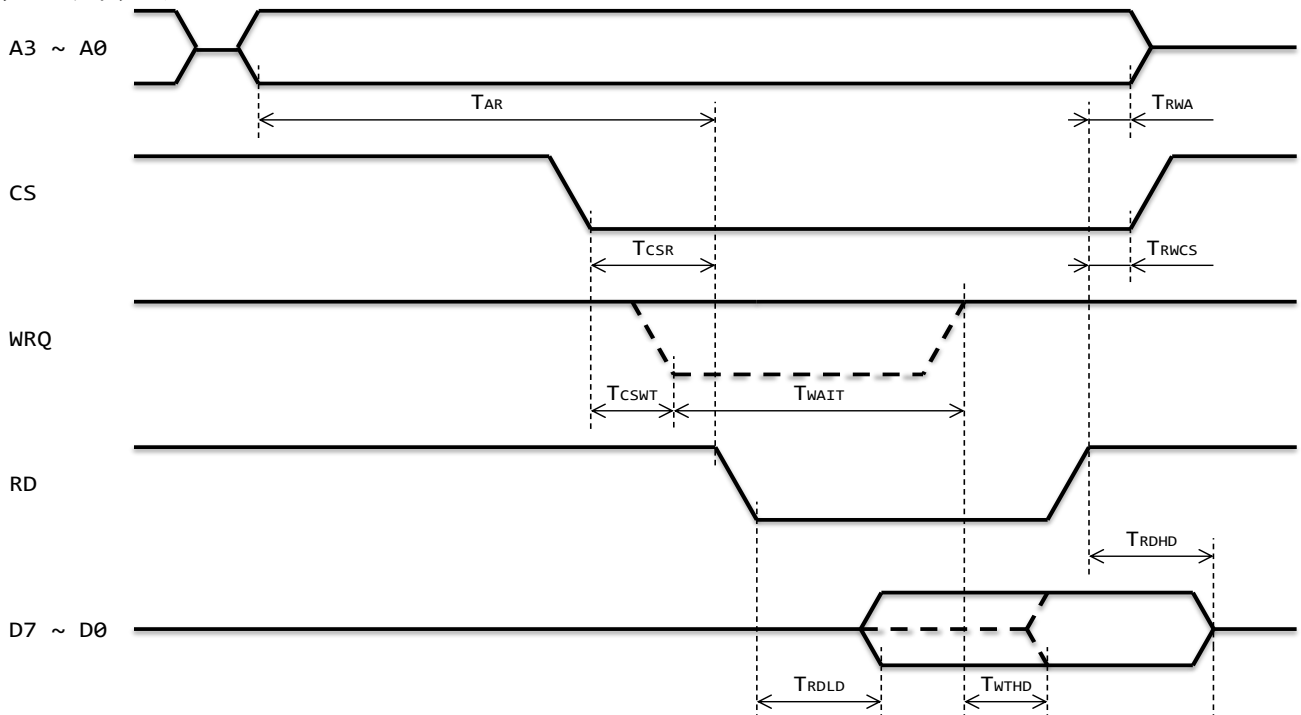


図 7.4-9 リードサイクル (Z80)

表 7.4-5 AC 特性 (Z80)

項目	記号	条件	Min.	Max.	単位
アドレスセットアップ時間	RD↓	-	T _{AR1}	11	ns
			T _{AR2}	11	
			T _{AR4}	12	
アドレスセットアップ時間	WR↓	-	T _{AW}	0	ns
アドレスホールド時間	RD↑, WR↑	-	T _{RWA}	0	ns
CS セットアップ時間	RD↓	-	T _{CSR}	0	ns
CS セットアップ時間	WR↓	-	T _{CSW}	0	ns
CS ホールド時間	RD↑, WR↑	-	T _{RWCS}	0	ns
WRQ ON 時間	CS↓	C _L =40pF	T _{CSWT}	-	13
WRQ L レベル時間		-	T _{WAIT}	-	4・T _{CLK}
データ出力遅延時間	RD↓	C _L =40pF	T _{RDLD1}	-	13
			T _{RDLD2}		13
			T _{RDLD4}		14
データ出力遅延時間	WRQ↑	C _L =40pF	T _{WTHD}	-	8
データフロート遅延時間	RD↑	C _L =40pF	T _{RDHD1}	-	12
			T _{RDHD2}		12
			T _{RDHD4}		13
WR 信号幅			T _{WR1}	*1	15
			T _{WR2}		15
			T _{WR4}		16
データセットアップ時間	WR↑	-	T _{DWR1}	14	ns
			T _{DWR2}	15	
			T _{DWR4}	17	
データホールド時間	WR↑	-	T _{WRD}	0	ns

記号の数字は、1=PCL6115, 2=PCL6125, 4=PCL6145 です。

*1 WRQ 信号が出力されたときは、WRQ=H レベルから WR=H レベルまでの時間。

7.4.6 4 線式シリアルインターフェース (SPI)

RD=L レベルかつ WR=L レベルを設定すると、4 線式シリアルインターフェース (SPI) になります。

<ライトサイクル>

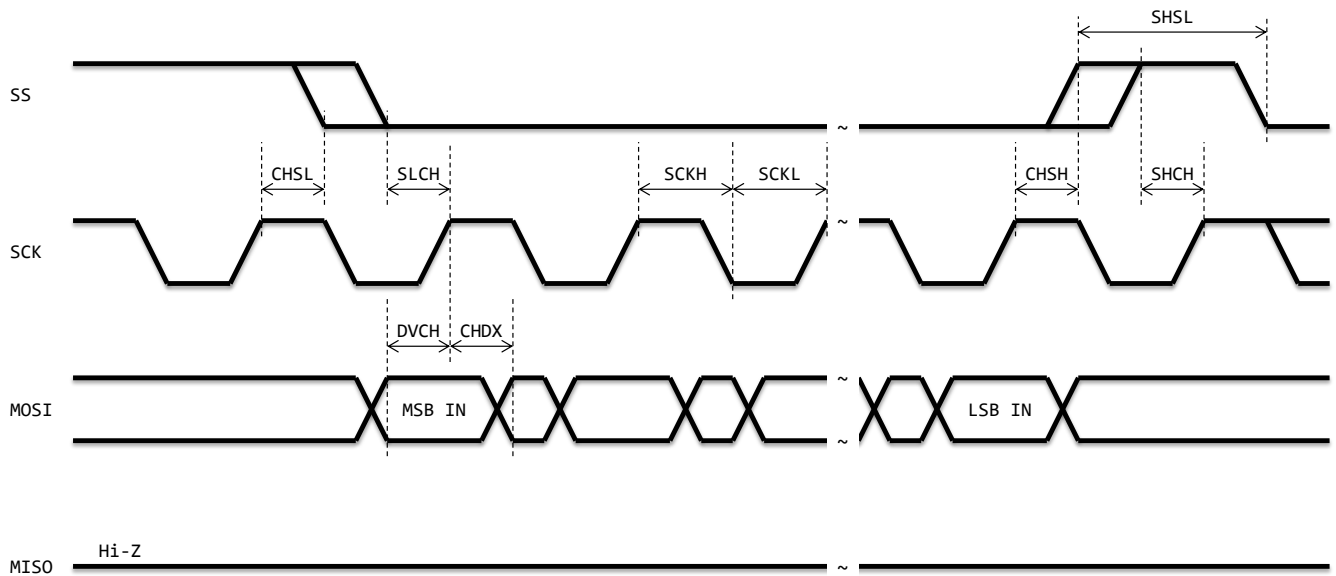


図 7.4-10 ライトサイクル (SPI)

<リードサイクル>

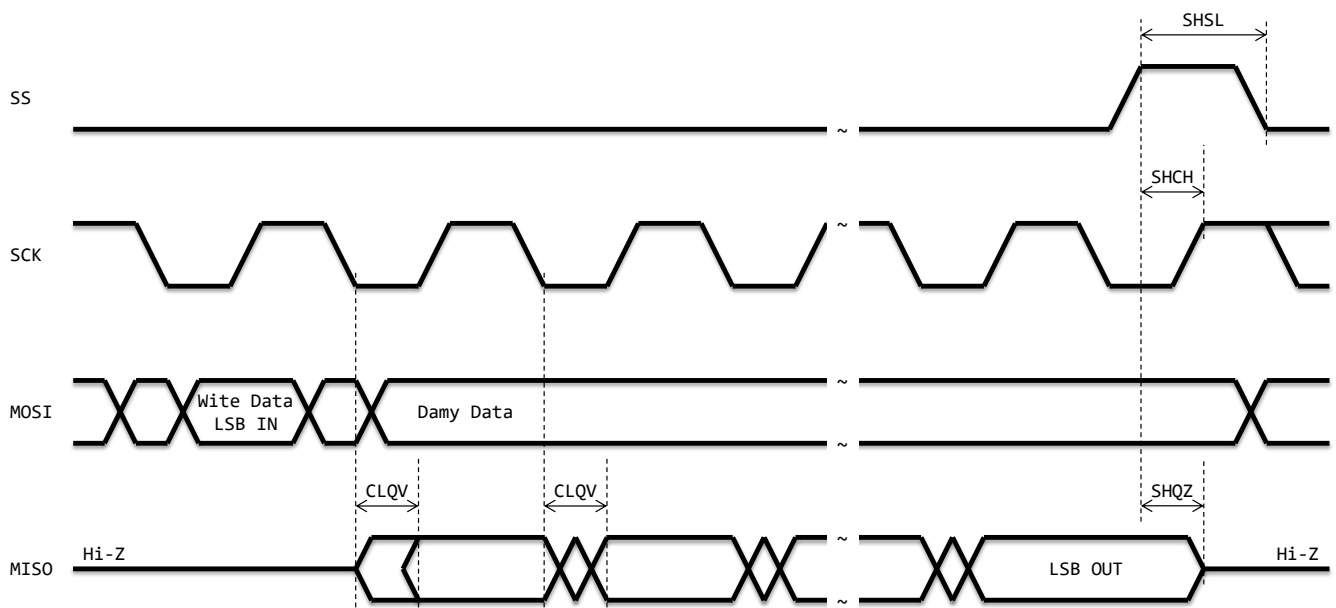


図 7.4-11 リードサイクル (SPI)

表 7.4-6 AC 特性 (Z80)

項目	記号	条件	Min.	Max.	単位
シリアルクロック周波数	F _{SCK}	-	-	$f_{CLK}/1.5$	MHz
シリアルクロック周期	T _{SCK}	-	50	-	ns
シリアルクロックHレベル幅	SCKH	-	20	-	ns
シリアルクロックLレベル幅	SCKL	-	20	-	ns
SSアクティブセットアップ	SLCH	-	10+T _{CLK}	-	ns
SS非アクティブセットアップ	SHCH	-	10+T _{CLK}	-	ns
SSディセレクト	SHSL	-	4·T _{CLK}	-	ns
SSアクティブホールド	CHSH	-	0	-	ns
SS非アクティブホールド	CHSL	-	0	-	ns
データセットアップ	DVCH1	-	3	-	ns
	DVCH2		2		
	DVCH4		3		
データホールド	CHDX	-	1	-	ns
出力ディセーブル	SHQZ1	C _L = 40pF	-	16+T _{CLK}	ns
	SHQZ2			18+T _{CLK}	
	SHQZ4			20+T _{CLK}	
出力遅延	CLQV1	C _L = 40pF	-	20	ns
	CLQV2			19	
	CLQV4			19	

記号の数字は、1=PCL6115, 2=PCL6125, 4=PCL6145 です。

7.5 動作タイミング

信号入力は、閾値の時間未満を無視し、標準値の時間以上は無視しません。

信号出力は、閾値の時間以上を出力し、標準値の時間超過は出力しません。

遅延時間は、閾値の時間以上は遅延し、標準値の時間超過は遅延しません。

表 7.5-1 動作タイミング

項目	記号	条件	閾値	標準値	単位
RST 信号入力	T_{RST}	-	7	8	$\times T_{CLK}$ ns
RST 遅延時間	T_{RSTD}	-	7	8	
SRST 遅延時間	T_{SRSTD}	-	11	12	
EA, EB, EZ 信号入力	T_{EAB}	RENV2.EINF=0	-	2	
		RENV2.EINF=1	2	3	
PA, PB 信号入力	T_{PAB}	RENV2.PINF=0	-	2	
		RENV2.PINF=1	2	3	
PEL, MEL, SD, ORG, ALM, INP, CEMG 信号入力	-	RENV1.FLTR=0	-	2	
		RENV1.FLTR=1 & RENV1.FTM=00b	32	64	
		RENV1.FLTR=1 & RENV1.FTM=01b	256	512	
		RENV1.FLTR=1 & RENV1.FTM=10b	2048	4096	
		RENV1.FLTR=1 & RENV1.FTM=11b	16384	32768	
ERC 信号出力	-	RENV1.EPW=000b	225	240	
		RENV1.EPW=001b	1793	1920	
		RENV1.EPW=010b	7169	7680	
		RENV1.EPW=011b	28673	30720	
		RENV1.EPW=100b	229377	245760	
		RENV1.EPW=101b	917505	983040	
		RENV1.EPW=110b	1835009	1966080	
ERC 信号 OFF 後スタート遅延時間	-	RENV1.ETW=01b	225	240	
		RENV1.ETW=10b	28673	30720	
		RENV1.ETW=11b	1835009	1966080	
PDR, MDR, PE 信号入力	-	RENV1.DRF=0	-	2	
		RENV1.DRF=1	524288	1048576	
PCS 信号入力	-	-	-	2	
LTC 信号入力	-	-	-	2	
方向変化タイマー（遅延時間）	-	RENV1.DTMF=0	3585	3840	
	-	RENV1.DTMF=1	10	-	

項目	記号	条件	閾値	標準値	単位
CSTA, OSTA 信号入力	-	-	4	5	$\times T_{CLK}$ ns
CSTA 信号出力	-	-	8	9	
CSTP 信号入力	-	-	4	5	
CSTP 信号出力	-	-	8	9	
BSY 信号 ON 遅延時間	T_{CMDBSY}	-	4	5	
	T_{STABSY}	-	4	5	
スタート遅延時間	T_{CMDPLS}	-	15	16	
	T_{STAPLS}	-	15	16	
減速遅延時間	T_{CWDWD}	-	5	6	
	T_{SDFDW}	-	2	3	

7.5.1 RST 信号

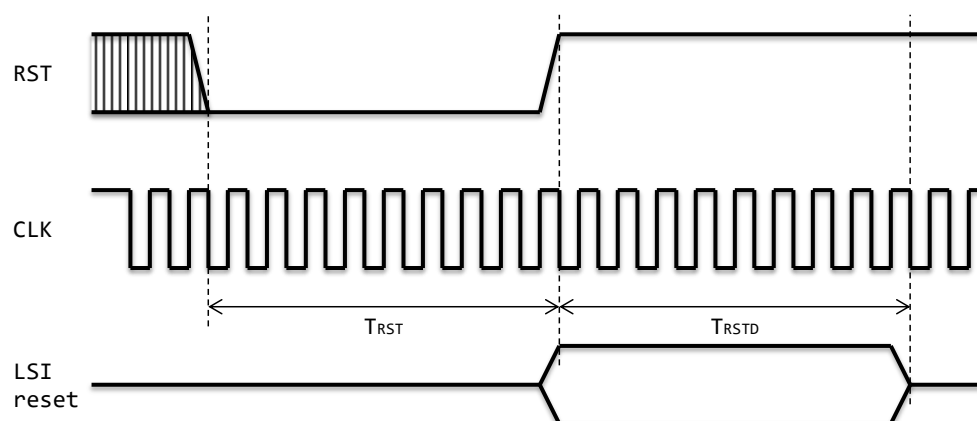


図 7.5-1 動作タイミング (RST 信号)

7.5.2 SRST コマンド

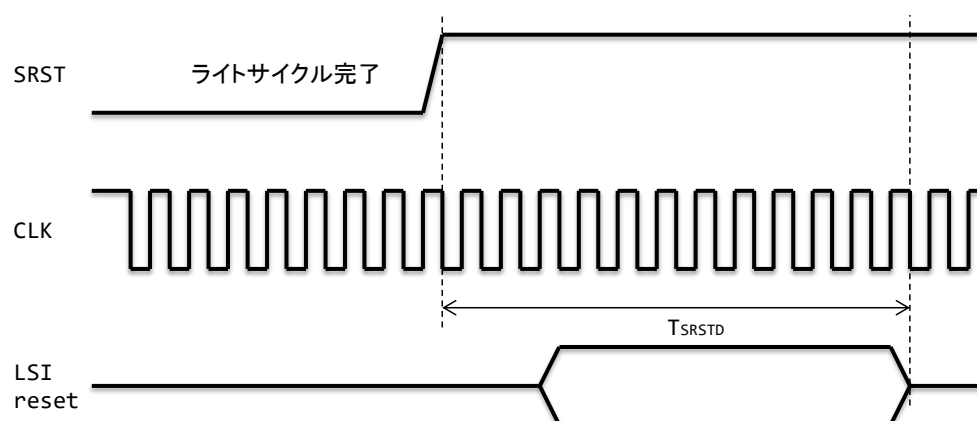


図 7.5-2 動作タイミング (SRST コマンド)

7.5.3 EA, EB 信号

7.5.3.1 2パルスモード（エンコーダー）

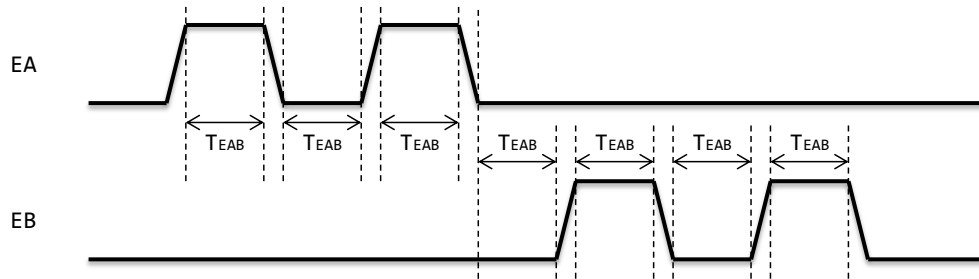


図 7.5-3 動作タイミング（エンコーダーの2パルスモード）

7.5.3.2 90度位相差モード（エンコーダー）

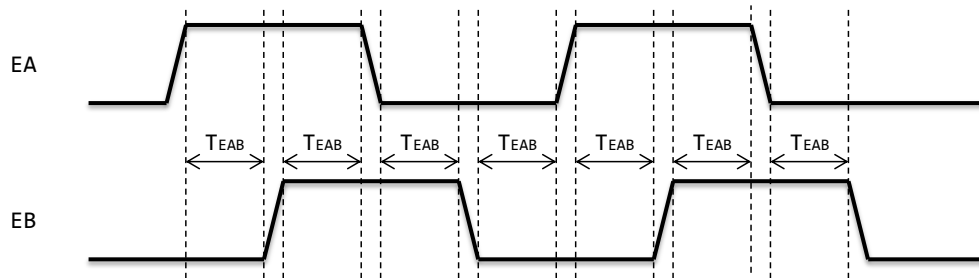


図 7.5-4 動作タイミング（エンコーダーの90度位相差モード）

7.5.4 PA, PB 信号

7.5.4.1 2パルスモード（手動パルサー）

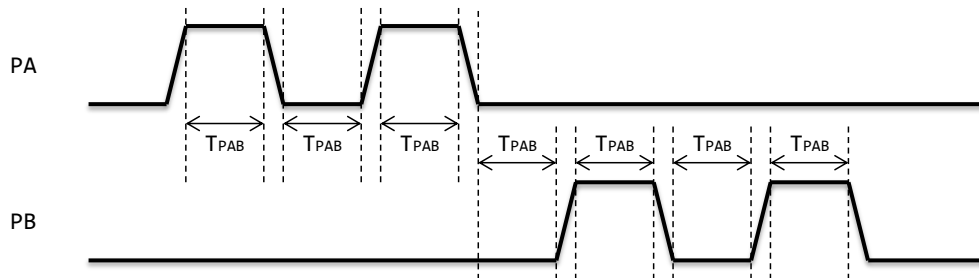


図 7.5-5 動作タイミング（手動パルサーの2パルスモード）

7.5.4.2 90度位相差モード（手動パルサー）

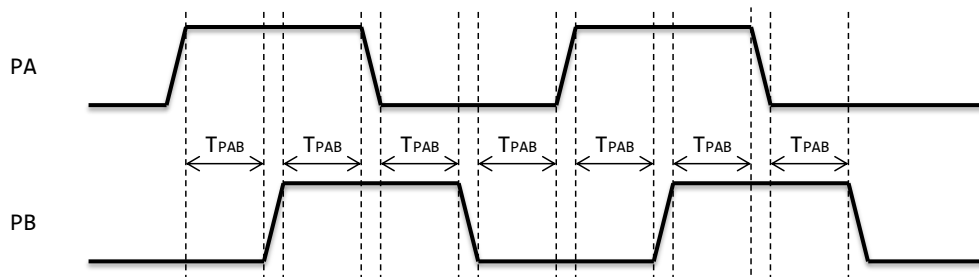


図 7.5-6 動作タイミング（手動パルサーの90度位相差モード）

7.5.5 スタートコマンド

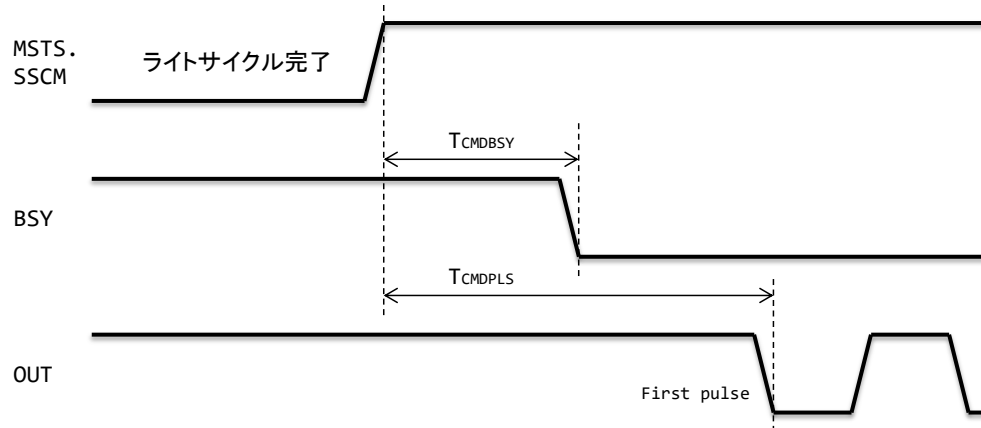


図 7.5-7 動作タイミング (スタートコマンド)

7.5.6 CSTA 信号

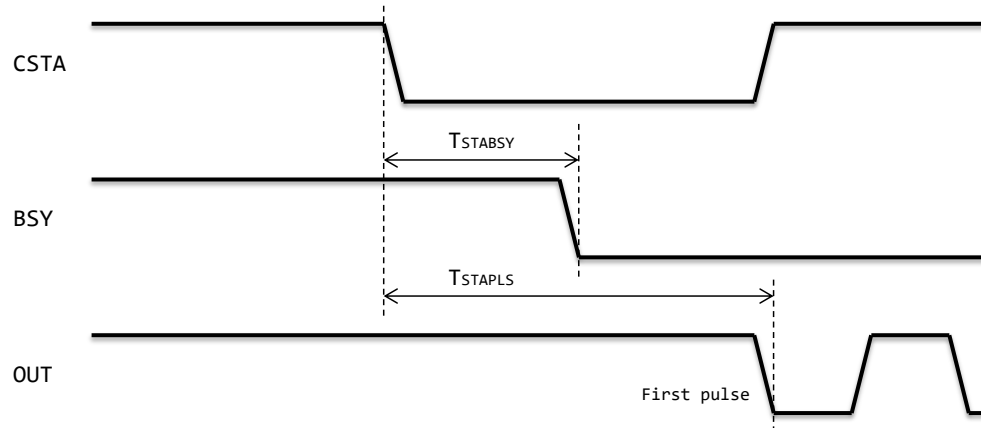


図 7.5-8 動作タイミング (CSTA 信号)

7.5.7 FSCHL/SDSTP コマンド

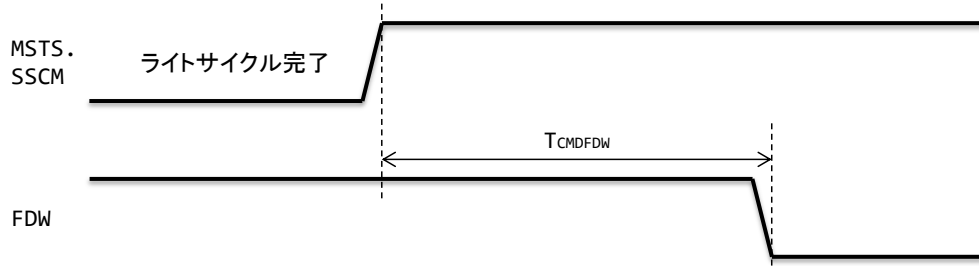


図 7.5-9 動作タイミング（減速開始コマンド）

7.5.8 SD/CSD 信号

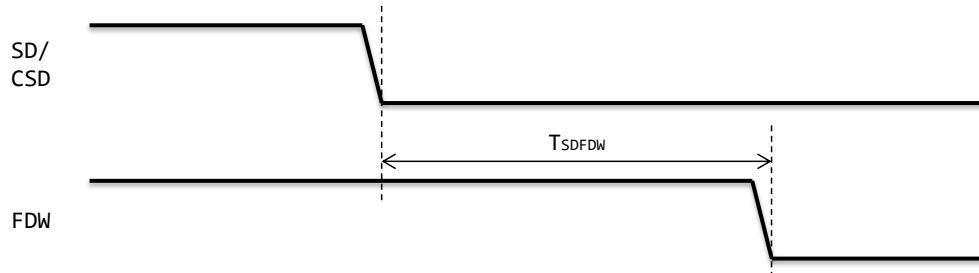


図 7.5-10 動作タイミング（減速開始信号）

7.5.9 MSTS.SENI=1 (RMD.MOD=00h or 08h)

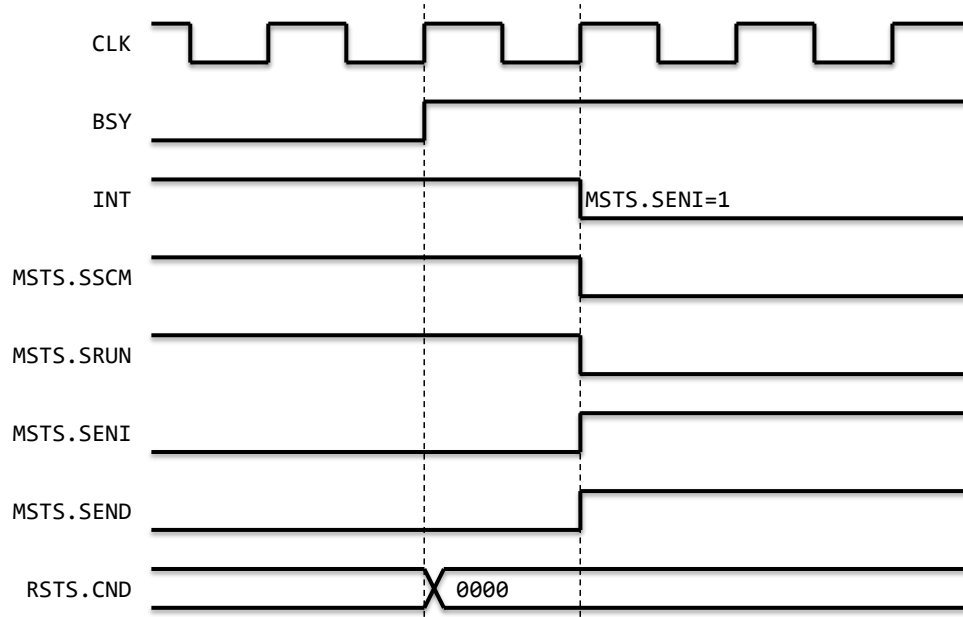


図 7.5-11 動作タイミング（STOP コマンド）

7.5.10 MSTS.SINT=1 (RMD.MOD=41h)

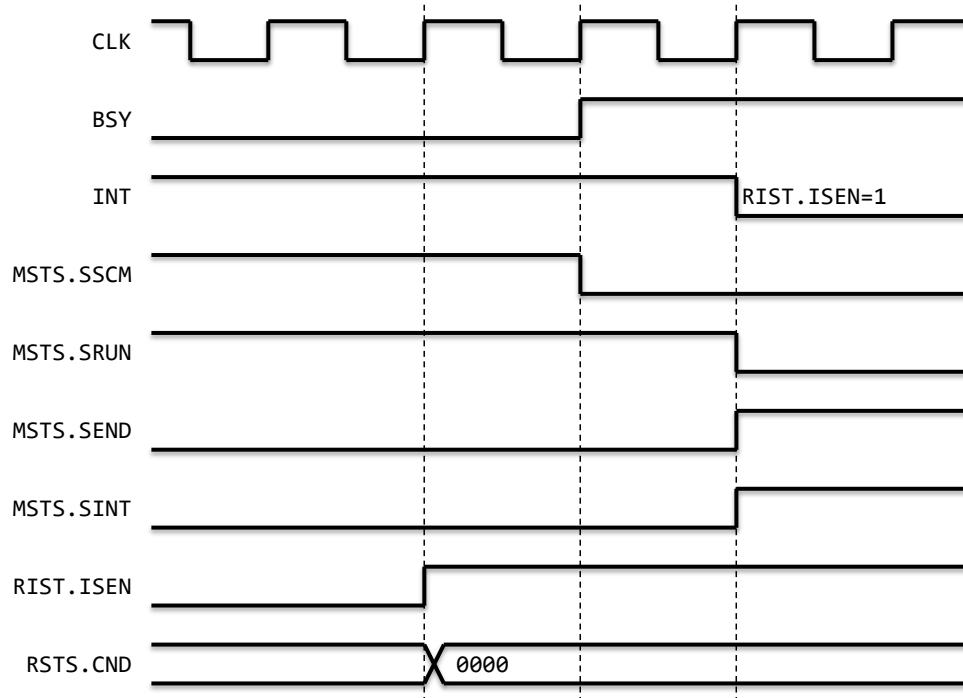


図 7.5-12 動作タイミング (正常停止)

7.5.11 MSTS.SERR=1 (RMD.MOD=41h)

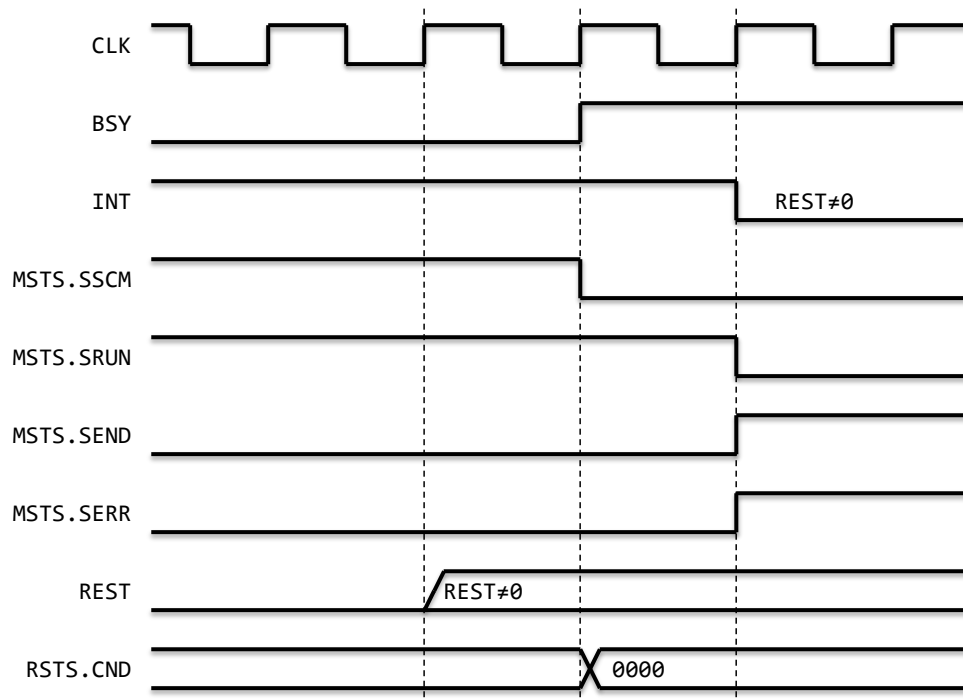


図 7.5-13 動作タイミング (異常停止)

改訂履歴

版数	日付	内容
初版	2018 年 1 月 11 日	DA70152-1/0。 新規作成。
第 2 版	2025 年 5 月 27 日	<p>TA600179-JP0/0。</p> <p>以下に示す「DA70152-1/0」の誤記を訂正し、全面的に見直し。</p> <p>1-2. 特長</p> <p>誤記：</p> <ul style="list-style-type: none"> 汎用入出力ポート <p>各軸に 8bit の汎用ポートがあります。</p> <p>入出力の仕様や論理は、ソフトウェア設定で変更できます。</p> <p>訂正：</p> <p>入出力の機能は、ソフトウェアで変更できます。</p> <p>∴ 本書では「2.1 特長」の「• 汎用ポート」をご覧ください。</p> <p>汎用ポートの仕様や論理は変更できず、レベル入出力の正論理です。</p> <p>機能は、汎用入力ポートを汎用出力ポートや専用信号の出力ポートに変更できます。</p> <p>3-1. 外径寸法図 2. PCL6125</p> <p>誤記：HD 寸法線の右端が、端子寸法 L1-L の位置にある。</p> <p>HE 寸法線の上端が、端子寸法 L1-L の位置にある。</p> <p>訂正：HD 寸法線の右端は、端子寸法 L1 の位置である。</p> <p>HE 寸法線の上端は、端子寸法 L1 の位置である。</p> <p>∴ 本書では「4.1.2 PCL6125（外形寸法）」をご覧ください。</p> <p>HD や HE は、モールド部に加えて端子先端までの長さを含めた外形寸法を示します。</p> <p>3-1. 外径寸法図 3. PCL6145</p> <p>誤記：HD 寸法線の右端が、端子寸法 L1-L の位置にある。</p> <p>HE 寸法線の上端が、端子寸法 L1-L の位置にある。</p> <p>訂正：HD 寸法線の右端は、端子寸法 L1 の位置である。</p> <p>HE 寸法線の上端は、端子寸法 L1 の位置である。</p> <p>∴ 本書では「4.1.3 PCL6145（外形寸法）」をご覧ください。</p> <p>HD や HE は、モールド部に加えて端子先端までの長さを含めた外形寸法を示します。</p>

3-3-1. PCL6115

誤記：

9	A2	I	P	PU(PD)
---	----	---	---	--------

～中略～

40	PCS	I	N#	GN
41	INP	I	N#	GN
42	LTC	I	N#	GN

～中略～

44	EA	I	-	GN
45	EB	I	-	GN
46	EZ	I	N#	GN
47	PA/PDR	I	-	GN
48	PB/MDR	I	-	GN
49	PE	I	N	GN

～中略～

78	ELL	I	-	-
----	-----	---	---	---

訂正：

9	A2	I	P	<u>+V(GN)</u>
---	----	---	---	---------------

～中略～

40	PCS	I	N#	<u>+V(GN)</u>
41	INP	I	N#	<u>+V(GN)</u>
42	LTC	I	N#	<u>+V(GN)</u>

～中略～

44	EA	I	-	<u>+V(GN)</u>
45	EB	I	-	<u>+V(GN)</u>
46	EZ	I	N#	<u>+V(GN)</u>
47	PA/PDR	I	-	<u>+V(GN)</u>
48	PB/MDR	I	-	<u>+V(GN)</u>
49	PE	I	N	<u>+V(GN)</u>

～中略～

78	ELL	I	-	<u>+V</u>
----	-----	---	---	-----------

∴ 本書では「4.3.1 PCL6115（端子一覧）」をご覧ください。

入力端子は、抵抗器を介する必要がないので、電源に直結できます。

ノイズ耐性の向上と消費電流の減少が期待できるので、VDD 接続を推奨します。

誤記のままで設計された回路基板でも、機能には問題ありません。

3-3-2. PCL6125

誤記：

9	A2	I	P	PU(PD)
10	A3			

～中略～

41	PCSx	I	N#	GN
42	INPx	I	N#	GN
43	LTCx	I	N#	GN

～中略～

45	EAx	I	-	GN
46	EBx	I	-	GN
47	EZx	I	N#	GN
48	PAX/PDRx	I	-	GN
49	PBx/MDRx	I	-	GN
50	PEx	I	N	GN

～中略～

78	PCSy	I	N#	GN
79	INPy	I	N#	GN
80	LTCy	I	N#	GN

～中略～

82	EAY	I	-	GN
83	EBY	I	-	GN
84	EZY	I	N#	GN
85	PAY/PDRy	I	-	GN
86	PBY/MDRy	I	-	GN
87	PEy	I	N	GN

～中略～

125	ELLx	I	-	-
126	ELLy	I	-	-

訂正：

9	A2	I	P	<u>+V(GN)</u>
10	A3			

～中略～

41	PCSx	I	N#	<u>+V(GN)</u>
42	INPx	I	N#	<u>+V(GN)</u>
43	LTCx	I	N#	<u>+V(GN)</u>

～中略～

45	EAX	I	-	<u>+V(GN)</u>
----	-----	---	---	---------------

46	EBx	I	-	<u>+V(GN)</u>
47	EZx	I	N#	<u>+V(GN)</u>
48	PAX/PDRx	I	-	<u>+V(GN)</u>
49	PBx/MDRx	I	-	<u>+V(GN)</u>
50	PEx	I	N	<u>+V(GN)</u>

～中略～

78	PCSy	I	N#	<u>+V(GN)</u>
79	INPy	I	N#	<u>+V(GN)</u>
80	LTCy	I	N#	<u>+V(GN)</u>

～中略～

82	EAY	I	-	<u>+V(GN)</u>
83	EBY	I	-	<u>+V(GN)</u>
84	EZY	I	N#	<u>+V(GN)</u>
85	PAY/PDRy	I	-	<u>+V(GN)</u>
86	PBY/MDRy	I	-	<u>+V(GN)</u>
87	PEy	I	N	<u>+V(GN)</u>

～中略～

125	ELLx	I	-	<u>+V</u>
126	ELLy	I	-	<u>+V</u>

∴ 本書では「4.3.2 PCL6125（端子一覧）」をご覧ください。

入力端子は、抵抗器を介する必要がないので、電源に直結できます。

ノイズ耐性の向上と消費電流の減少が期待できるので、VDD 接続を推奨します。

誤記のままで設計された回路基板でも、機能には問題ありません。

3-3-3. PCL6145

誤記：

9	A2	I	P	PU(PD)
10	A3			
11	A4			


～中略～

42	PCSx	I	N#	GN
43	INPx	I	N#	GN
44	LTCx	I	N#	GN

～中略～

46	EAX	I	-	GN
47	EBx	I	-	GN
48	EZx	I	N#	GN
49	PAX/PDRx	I	-	GN
50	PBx/MDRx	I	-	GN

51	PEx	I	N	GN
～中略～				
73	PCSy	I	N#	GN
74	INPy	I	N#	GN
75	LTCy	I	N#	GN
～中略～				
77	EAY	I	-	GN
78	EBY	I	-	GN
79	EZY	I	N#	GN
80	PAY/PDRy	I	-	GN
81	PBY/MDRy	I	-	GN
82	PEy	I	N	GN
～中略～				
104	PCSz	I	N#	GN
105	INPz	I	N#	GN
106	LTCz	I	N#	GN
～中略～				
108	EAz	I	-	GN
109	EBz	I	-	GN
110	EZz	I	N#	GN
111	PAz/PDRz	I	-	GN
112	PBz/MDRz	I	-	GN
113	PEz	I	N	GN
～中略～				
135	PCSu	I	N#	GN
136	INPu	I	N#	GN
137	LTCu	I	N#	GN
～中略～				
139	EAu	I	-	GN
140	EBu	I	-	GN
141	EZu	I	N#	GN
142	PAu/PDRu	I	-	GN
143	PBu/MDRu	I	-	GN
144	PEu	I	N	GN
～中略～				
171	ELLx	I	-	-
172	ELLy	I	-	-
173	ELLz	I	-	-

174	ELLu	I	-	
-----	------	---	---	---

訂正：

9	A2	I	P	<u>+V(GN)</u>
10	A3			
11	A4			

～中略～

42	PCSx	I	N#	<u>+V(GN)</u>
43	INPx	I	N#	<u>+V(GN)</u>
44	LTCx	I	N#	<u>+V(GN)</u>

～中略～

46	EAx	I	-	<u>+V(GN)</u>
47	EBx	I	-	<u>+V(GN)</u>
48	EZx	I	N#	<u>+V(GN)</u>
49	PAX/PDRx	I	-	<u>+V(GN)</u>
50	PBx/MDRx	I	-	<u>+V(GN)</u>
51	PEx	I	N	<u>+V(GN)</u>

～中略～

73	PCSy	I	N#	<u>+V(GN)</u>
74	INPy	I	N#	<u>+V(GN)</u>
75	LTCy	I	N#	<u>+V(GN)</u>

～中略～

77	EAY	I	-	<u>+V(GN)</u>
78	EBY	I	-	<u>+V(GN)</u>
79	EZY	I	N#	<u>+V(GN)</u>
80	PAY/PDRy	I	-	<u>+V(GN)</u>
81	PBY/MDRy	I	-	<u>+V(GN)</u>
82	PEy	I	N	<u>+V(GN)</u>

～中略～

104	PCSz	I	N#	<u>+V(GN)</u>
105	INPz	I	N#	<u>+V(GN)</u>
106	LTCz	I	N#	<u>+V(GN)</u>

～中略～

108	EAz	I	-	<u>+V(GN)</u>
109	EBz	I	-	<u>+V(GN)</u>
110	EZz	I	N#	<u>+V(GN)</u>
111	PAz/PDRz	I	-	<u>+V(GN)</u>
112	PBz/MDRz	I	-	<u>+V(GN)</u>
113	PEz	I	N	<u>+V(GN)</u>

～中略～

135	PCSu	I	N#	<u>+V(GN)</u>
136	INPu	I	N#	<u>+V(GN)</u>
137	LTCu	I	N#	<u>+V(GN)</u>

～中略～

139	EAu	I	-	<u>+V(GN)</u>
140	EBu	I	-	<u>+V(GN)</u>
141	EZu	I	N#	<u>+V(GN)</u>
142	PAu/PDRu	I	-	<u>+V(GN)</u>
143	PBu/MDRu	I	-	<u>+V(GN)</u>
144	PEu	I	N	<u>+V(GN)</u>

～中略～

171	ELLx	I	-	<u>+V</u>
172	ELLy	I	-	<u>+V</u>
173	ELLz	I	-	<u>+V</u>
174	ELLu	I	-	<u>+V</u>

∴ 本書では「4.3.3 PCL6145（端子一覧）」をご覧ください。

入力端子は、抵抗器を介する必要がないので、電源に直結できます。

ノイズ耐性の向上と消費電流の減少が期待できるので、VDD 接続を推奨します。

誤記のままで設計された回路基板でも、機能には問題ありません。

3-5-1-1. 接続 CPU の設定

誤記：

8bit I/F：RD 信号、WR 信号、WAIT 信号による 8bit 幅の I/F です。

下位アドレスが、入出力バッファの下位ワードに対応しています。

訂正：

下位アドレスが、入出力バッファの下位バイトに対応しています。

∴ 本書では「4.4 CPU 接続」（ビット幅）をご覧ください。

バス幅が 8 bit なので、WORD（16 bit）ではなく BYTE（8 bit）です。

4-4-4. 環境設定レジスタ

誤記：

No.	名称	内容	長さ	数値範囲	R/W
-----	----	----	----	------	-----

～中略～

4.	RENV3	環境設定 3	26	-	R/W
----	-------	--------	----	---	-----

訂正：

4.	RENV3	環境設定 3	25	-	R/W
----	-------	--------	----	---	-----

∴ 本書では「5.4 レジスタ」をご覧ください。

RENV3 レジスタは、ビット 24 までは設定を必要とするビットです。

データ長は 4 byte なので、4 byte 分を読み書きしてください。

4-4-4-1. RMD(PRMD) : 動作モード設定レジスタ

旧版 :

10	MSMD	1 : S 字加減速を選択します。	
----	------	-------------------	--

追記 :

10	MSMD	1 : S 字加減速を選択します。	*1
----	------	-------------------	----

～中略～

*1 S 字加減速 ($RMD.MSMD = 1$) を選択し、S 字減速時の S 字区間 ($RDS > 0$) を設定した場合、ALM 信号 ON などで減速停止を試みても、出力パルスを停止しなくなるタイミングがあります。

このタイミングで減速停止を指示すると、動作状態が減速中 ($RSTS.CND = 1101b$) のまま、FL 速度を維持 ($RSPD.AS = RFL$) します。

・発生タイミング (すべての条件を満たす必要があります) :

S 字加減速 ($RMD.MSMD = 1$) を選択する。

S 字減速時の S 字区間 ($RDS > 0$) を設定する。

加速直後 ($RSPD.AS = RFL$ の間)に、減速停止 (ALM 信号などを入力する, SDSTP (4Ah) コマンドを書き込むなど)を試みる。

・対処 (発生後) :

動作状態が減速中 ($RSTS.CND = 1101b$) のまま、FL 速度を維持 ($RSPD.AS = RFL$) しているとき、STOP (49h) コマンドを書き込んで即停止する。

・対策 (発生前) :

以下のいずれか 1 つで対策してください。

1. 直線加減速 ($RMD.MSMD = 0$) を選択する。

S 字加減速 ($RMD.MSMD = 1$) を選択できません。

2. 直線減速部分がない完全 S 字減速 ($RDS = 0$) を設定する。

S 字減速時の S 字区間 ($RDS > 0$) を設定できません。

3. ALM 信号などの入力処理に減速停止を使用しない。

S 字加減速 ($RMD.MSMD = 1$) を選択できます。

S 字減速時の S 字区間 ($RDS > 0$) も設定できます。

ただし、この場合、加速直後 ($RSPD.AS = RFL$ の間)に、SDSTP (4Ah) コマンドを使用しないでください。

加速直後 ($RSPD.AS = RFL$) である時間 Ta は、次式で計算できます。

$$RUS > 0 \text{ の場合 : } Ta[s] = \frac{(RUR + 1) \times 4 \times \sqrt{RUS}}{f_{CLK}}$$

$$RUS = 0 \text{ の場合 : } Ta[s] = \frac{(RUR + 1) \times 4 \times \sqrt{\frac{RFH - RFL}{2}}}{f_{CLK}}$$

∴ 本書では「5.4.3.1 RMD(PRMD) : 動作モード」をご覧ください。

旧製品の PCL61x3 シリーズでは、本現象が発生しません。

旧製品の PCL61x4 シリーズでも、本現象は発生します。

4-4-4-2. RENV1 : 環境設定 1 レジスタ

誤記 :

5	SDLT	SDn 端子が OFF でスタート時に、ラッチ状態は OFF します。 また、"RENV1.SDLT=0"の書き込みでも、ラッチ状態を OFF します。
---	------	---

～中略～

14~12	EPW	010b : 360~390 μ s
-------	-----	------------------------

～中略～

21, 20	FTM	00b : 3.2 μ s 01b : 25 μ s 10b : 200 μ s 11b : 1.6ms
--------	-----	--

～中略～

26	FLTR	0 : パルス幅が 0.1 μ s 以上の信号を認識します。 1 : パルス幅が RENV1.FTM ビット選択値以上の信号を認識します。
27	DRF	0 : パルス幅が 0.1 μ s 以上の信号を認識します。 1 : パルス幅が 54ms 以上の信号を認識します。

訂正 :

5	SDLT	スタートするとき、SSTS.SSDビットはRSTS.SDINの値になります。 RENV1.SDLT=0を選択したときも、SSTS.SSDビットはRSTS.SDINの値になります。
---	------	--

～中略～

14~12	EPW	010b : 364~391 μ s
-------	-----	------------------------

～中略～

21, 20	FTM	00b : 1.63~3.26 μ s 01b : 13.03~26.05 μ s 10b : 104.17~208.34 μ s 11b : 0.84~1.67 ms
--------	-----	---

～中略～

26	FLTR	0 : 51~102 ns 1 : RENV1.FTM ビットで選択します。
27	DRF	0 : 51~102 ns 1 : 27~54 μ s

∴ 本書では「5.4.3.2 RENV1 : 環境設定 1」をご覧ください。

SDLT ビットは、SSTS.SSD ビットのラッチ機能を選択するビットで、有効から無効に切り替わった場合は RSTS.SDIN ビットの値を取得し、OFF とは限りません。

出力信号の幅は、一定間隔のサンプリング時間で ON 幅や OFF 幅を切り替えています。

入力ノイズフィルターは、一定間隔のサンプリング結果が連続して一致しなかった信号をフィルタリングしていますので、サンプリングのタイミング次第で、検出に幅があります。

4-4-4-3. RENV2 : 環境設定 2 レジスタ

誤記 :

18	EINF	0 : パルス幅が 0.1μs 以上の信号を認識します。 1 : パルス幅が 0.15μs 以上の信号を認識します。
----	------	---

訂正 :

18	EINF	0 : 51~102 ns 0 : 102~153 ns
----	------	---------------------------------

∴ 本書では「5.4.3.3 RENV2 : 環境設定 2」をご覧ください。

入力ノイズフィルタは、一定間隔のサンプリング結果が連続して一致しなかった信号をフィルタリングしていますので、サンプリングのタイミング次第で、検出に幅があります。

4-4-4-5. RENV4 : 環境設定 4 レジスタ

誤記 :

注釈 :

先に"RENV4.L3TL=00b"を設定してからトリガー信号の入力仕様(RENV4.L3TL)を変更し、任意の入力ノイズフィルタ特性に設定し直せば、レジスタ書き込み時間によって待ち時間が不要になります。

訂正 :

先に"RENV4.L3T=000b"を設定してからトリガー信号の入力仕様(RENV4.L3TL)を変更し、任意の入力ノイズフィルタ特性に設定し直せば、レジスタ書き込み時間によって待ち時間が不要になります。

∴ 本書では「5.4.3.5 RENV4 : 環境設定 4」をご覧ください。

RENV4.L3T ビットは、3 bit です。

4-4-4-6. RGPM : 共用入出力ポート管理レジスタ

誤記 :

15~0	GM15~GP0	
------	----------	--

訂正 :

15~0	GM15~GM0	
------	----------	--

∴ 本書では「5.4.9.1 RSMG : 共用ポート管理」をご覧ください。

4-4-4-7. RGPD : 共用入出力ポート情報レジスタ

誤記 :

15~0	GD15~GP0	
------	----------	--

訂正 :

15~0	GD15~GD0	
------	----------	--

∴ 本書では「5.4.9.2 RSDT : 共用ポート情報」をご覧ください。

4-4-7-1. RSTS : 拡張ステータス取得レジスタ

誤記 :

8	SPCS	1 : "RMD.PCSL=0"のときは"PCSn=L レベル", "RMD.PCSL=1"のときは"PCSn=H レベル"
9	SERC	1 : "RMD.ERCL=0"のときは"ERCn=L レベル", "RMD.ERCL=1"のときは"ERCn=H レベル"

～中略～

11	SPDR	1 : "RMD.DRL=0"のときは"PDRn=L レベル", "RMD.DRL=1"のときは"PDRn=H レベル"
12	SMDR	1 : "RMD.DRL=0"のときは"MDRn=L レベル", "RMD.DRL=1"のときは"MDRn=H レベル"

～中略～

14	SDIN	1 : "RMD.SDL=0"のときは"SDn=L レベル", "RMD.SDL=1"のときは"SDn=H レベル" スローダウンラッチ信号はSSTS.SSDビットで取得できます。
15	SINP	1 : "RMD.INPL=0"のときは"INPn=L レベル", "RMD.INPL=1"のときは"INPn=H レベル"

訂正 :

8	SPCS	1 : "RENV1.PCSL=0"のときは"PCSn=L レベル", "RENV1.PCSL=1"のときは"PCSn=H レベル"
9	SERC	1 : "RENV1.ERCL=0"のときは"ERCn=L レベル", "RENV1.ERCL=1"のときは"ERCn=H レベル"

～中略～

11	SPDR	1 : "RENV1.DRL=0"のときは"PDRn=L レベル", "RENV1.DRL=1"のときは"PDRn=H レベル"
12	SMDR	1 : "RENV1.DRL=0"のときは"MDRn=L レベル", "RENV1.DRL=1"のときは"MDRn=H レベル"

～中略～

14	SDIN	1 : "RENV1.SDL=0"のときは"SDn=L レベル", "RENV1.SDL=1"のときは"SDn=H レベル" スローダウンラッチ信号はSSTS.SSDビットで取得できます。
15	SINP	1 : "RENV1.INPL=0"のときは"INPn=L レベル", "RENV1.INPL=1"のときは"INPn=H レベル"

∴ 本書では「5.4.8.1 RSTS : 拡張ステータス」をご覧ください。

入出力端子の仕様は、RENV1 レジスタで設定します。

5-6-1. 連続移動の動作モード (MOD : 62h)

誤記 :

PRMD.MOD	63h	63h	63h	
----------	-----	-----	-----	--

訂正 :

PRMD.MOD	62h	62h	62h	
----------	-----	-----	-----	--

∴ 本書では「5.5.6.1 連続移動 (62h)」をご覧ください。

直線補間制御の連続移動は、RMD.MOD=62h です。

6-2. 速度パターン設定

誤記 :

スローダウンポイント \leq 残量パルス数 (RPLS)

訂正 :

スローダウンポイント (RSDC) $>$ 残量パルス数 (RPLS)

∴ 本書では「6.3.2 速度設定例」をご覧ください。

動作モードが相対移動で、速度パターンが高速 1 や高速 2 の場合は、RSDC レジスタで読み出せる値よりも RPLS レジスタで読み出せる値が下回ったときに減速します。

7-1. リセット

誤記 :

リセットするためには、“RST=L レベル”の間に CLK 信号 8 回以上を入力する必要があります。

訂正 :

リセットするためには、“RST=L レベル”の間に CLK 信号 8 回以上と、“RST=H レベル”の間に CLK 信号 8 回以上を入力する必要があります。

∴ 本書では「6.1.1 ハードウェアリセット」をご覧ください。

RST 信号の入力フィルタが $8 \times T_{CLK}$ なので、リセット解除にも $8 \times T_{CLK}$ 以上が必要です。

誤記 :

電源投入後からリセットまでは、双方向端子が出力端子になったり、L レベルが出力されたりする場合があります。。

訂正 :

電源投入後からリセットまでは、双方向端子が出力端子になったり、L レベルや H レベルが出力されたりする場合があります。

∴ 本書では「6.1.1 ハードウェアリセット」をご覧ください。

7-10-2-1. ラッチ 1, 2

誤記：

カウンター1 クリアコマンド <CUN2R> カウンター2(RCUN2)をクリアします。	[コマンド] 21h
--	---------------

訂正：

カウンター2 クリアコマンド <CUN2R> カウンター2(RCUN2)をクリアします。	[コマンド] 21h
--	---------------

∴ 本書では「6.12.3.1 ラッチデータ 1, 2」をご覧ください。

7-11-3. ソフトウェアリミット機能

誤記：

【設定例】

RENV3=00C0000h

訂正：

【設定例】

RENV3=00C00000h

∴ 本書では「6.13.3 ソフトウェアリミット」をご覧ください。

本書では減速停止を即停止に変更しているため、0080000h を記載しております。

7-14. ID モニター

誤記：

他の LSI 製品と判別するため、ID コードを搭載しています。

訂正：

旧製品との識別用に、パラレルバスインターフェースのみで読み出せる ID コードを搭載しています。

∴ 本書では「6.16 ID モニター」をご覧ください。

8-4-6. Serial I/F

誤記：

項目	記号	条件	Min.	Max.	単位
----	----	----	------	------	----

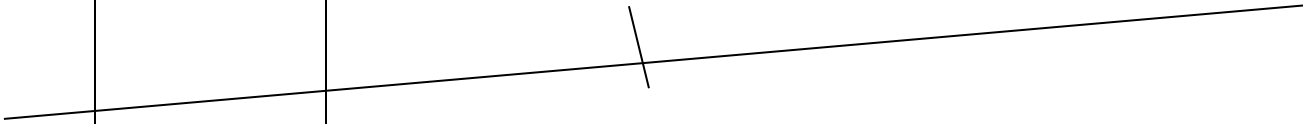
～中略～

シリアルクロック周期	T _{SCK}	-	-	50	ns
------------	------------------	---	---	----	----

訂正：

シリアルクロック周期	T _{SCK}	-	50	-	ns
------------	------------------	---	----	---	----

∴ 本書では「7.4.6 4 線式シリアルインターフェース (SPI)」をご覧ください。

		<p>8-5-2. エンコーダー信号の入力(90 度位相差モード)</p> <p>誤記 :</p> <p>EA, EB 信号の 2 パルス幅を描画 (1 周期で $T_{EAB} \times 2$ 幅)。</p> <p>訂正 :</p> <p>EA, EB 信号の 90 度位相差幅を描画 (1 周期で $T_{EAB} \times 4$ 幅)。</p> <p>∴ 本書では「7.5.3.2 90 度位相差モード (エンコーダー)」をご覧ください。</p>
		



お問い合わせ

www.pulsemotor.com/support

東京 電話 03 (3813) 8841 FAX 03 (3813) 8550

大阪 電話 06 (6576) 8330 FAX 06 (6576) 8335

お電話受付時間 平日 9:00~17:00