

PCD46x1 ご使用上の注意

日本パルスモーター株式会社

拝啓 時下益々ご清栄のこととお慶び申し上げます。
平素は格別のご高配を賜り、厚く御礼申し上げます。
さて、弊社製 LSI:PCD46x1 シリーズに於いて、ご使用上の注意事項を連絡させていただきます。

1. 内容

高速パラレルバスから PCD46x1 を制御する時のソフトタイマー時間において、マニュアルに記載されている時間では、レジスタ読み出し値の誤り・レジスタへの書き込みができない場合があることが見つかりました。

2. 発生条件

以下①②の条件を共に満たしている場合のみ、正常に動作しない可能性があります。

- ①PCD46x1 のウェイト制御 (WRQ 出力) を使用せずに、ソフトタイマー時間で対応している。
- ②PCD46x1 の基準クロック 1 周期 (4.9152MHz の場合約 203ns) の間に 4 回以上のアクセスが可能な高速パラレルバスで制御している。(PCD46x1 の最短アクセス時間は、読み出し時が 34ns、書き込み時が 14ns)

3. 対処方法

最近の CPU には、100MHz 以上の内部クロックで動作し、外部バスの動作速度もソフト設定によりかなり高速化できる高速パラレルバス製品があります。

この様な高速 CPU を使用し、2 項の条件の下に PCD46x1 の最短アクセス周期近くで使用される場合は、マニュアル記載 (6-5 項) のソフトタイマー時間では正常に動作しない場合があります。

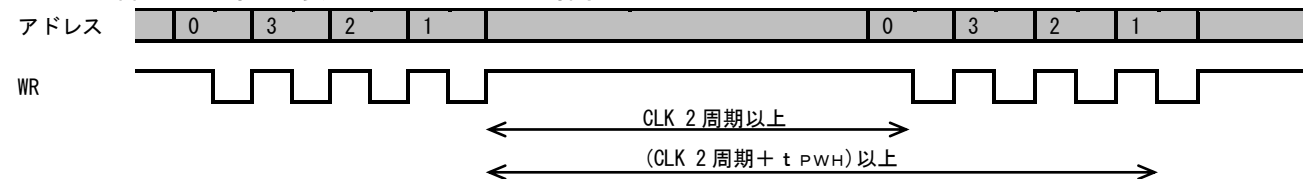
その場合、下表の訂正值でのご使用をお願いいたします。

ソフトタイマーの挿入箇所	マニュアル記載値	訂正值
レジスタ書き込み時の下位データ書き込み後	CLK 2 周期分	CLK 2 周期分 + t_{PWH}
レジスタ読み出し時のコマンド書き込み後	CLK 2 周期分	CLK 2 周期分 + t_{PWH}
スタート用ダミーコマンド書き込み後	CLK 1 周期分	変更ありません

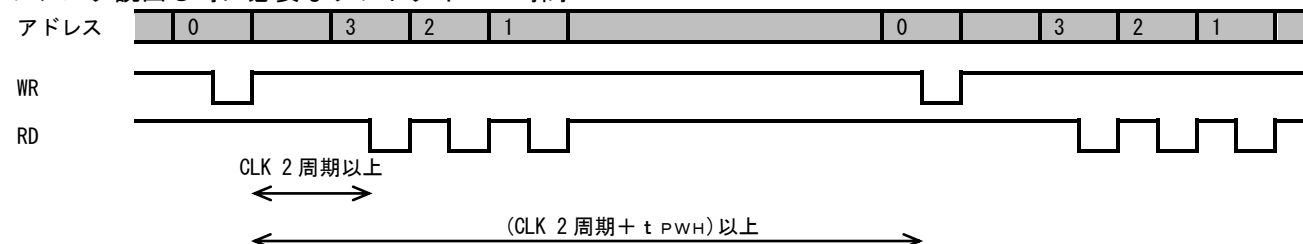
注意. t_{PWH} : CLK 信号のハイレベル時間

訂正值は、下図のように、次のアクセスまでに必要な時間ではありませんが、定義が難しいためソフトタイマー時間の訂正とさせていただきます。

レジスタ書き込み時に必要なソフトタイマー時間



レジスタ読み出し時に必要なソフトタイマー時間



以上