

PCL61x3 シリーズ から PCL61x5 シリーズ への移行について

日本パルスモーター株式会社

拝啓 時下益々ご清栄のこととお慶び申し上げます。
 平素は格別のご高配に預かり厚くお礼申し上げます。
 さて、PCL61x3 シリーズ (PCL6113/6123/6143) と PCL61x5 シリーズ (PCL6115/6125/6145) の相違点と、
 PCL61x5 シリーズへ移行される場合にご確認いただきたい事項を下記の通りご案内いたします。
 つきましては、誠にお手数をお掛けしますが、内容のご確認のほど、よろしくお願い申し上げます。

敬具

記

1. 概要

PCL61x5 シリーズは、PCL61x3 シリーズを機能アップした製品ですが、完全な上位互換製品ではなく、一部の機能が異なりますのでご注意ください。

ソフト的には、ほとんどの場合は、PCL61x3 用に開発したソフトにより PCL61x5 を制御することができます。

ハード的には、PCL6115/6145 はパッケージと端子配置が PCL6113/6143 と同一ですが、PCL6125 だけはパッケージと端子配置が PCL6123 と異なりますのでご注意ください。

また、PCL6115/6145 を PCL6113/6143 用ボードに実装される場合には、「2. 移行時の注意点」のご確認をお願いいたします。

2. 移行時の注意点

移行検討時には、下記の相違点が問題にならないことをご確認ください。

ご使用される制御システムで、相違点が問題になる場合にはソフト・ハードの変更が必要になります。

2-1. 外形寸法

PCL6115 のパッケージは、PCL6113 と同一です。

PCL6125 のパッケージは、PCL6123 と異なります。

PCL6145 のパッケージは、PCL6143 と同一です。

2-2. 消費電流の増加

PCL61x3 とは消費電流が異なります。

機種	条件	PCL61x3	PCL61x5
PCL6113, PCL6115	1 軸 15Mpps 動作、無負荷	36 mA Max	37 mA Max
PCL6123, PCL6125	2 軸 15Mpps 動作、無負荷	77 mA Max	75 mA Max
PCL6143, PCL6145	4 軸 15Mpps 動作、無負荷	180 mA Max	139 mA Max

2-3. 原点復帰時の ORG サンプリングタイミングの変更

PCL61x5 では、PCL61x3 使用時と、原点位置が 1 パルス分だけずれる場合があります。

PCL61x3 では ORG 入力フィルタとして時間フィルタと距離フィルタの併用を行っていました。

距離フィルタでは出力パルスの ON タイミングで ORG 入力をサンプリングして、1 パルス区間以上の間、ORG センサが ON し続けていないとノイズとして無効としていました。

しかし、ON 距離範囲が短い近接センサでは使いにくい場合があるため、PCL61x5 では距離フィルタを廃止し、時間フィルタだけにしました。

2-4. PCS 入力による位置管理制御方法の変更

RENV1.PCSM=1 にすると、PCS 入力端子を自軸だけの CSTA 入力として使用できました。

PCL61x3 では、PCSM=1 でも本来の PCS 機能が動作しており、自軸だけの CSTA との認識と同時に PCS 入力としても認識して目標位置オーバーライド 2 の開始信号としても動作していました。

PCL61x5 では、PCSM=1 の場合には目標位置オーバーライドとしては認識しないようにしました。

2-5. ERC 出力条件の変更

モータドライバ内の偏差カウンタのクリア信号(ERC)は、原点復帰動作時、エラー停止時、ERC 出力コマンドにより出力されますが、エラー停止時の出力条件を変更しました。

PCL61x3 では、RENV1.EROE=1 で、停止方法が即停止の時にだけ出力されていました。

PCL61x5 では、RENV1.EROE=1 で、停止時の速度が FL 速度より高かった場合だけ出力され、停止方法には影響されません。

2-6. 次動作スタートコマンドの過書き込み

プリレジスタは 1 段であるため、動作中に次動作のスタートコマンドを書き込むことはできますが、次々動作のスタートコマンドは書き込めません。

PCL61x3 ではプリレジスタが確定状態(次動作スタートコマンド書き込み済み)の時に、さらにスタートコマンドを書き込むと、次動作スタートコマンドが上書きされていました。

PCL61x5 では、プリレジスタ確定状態でのスタートコマンド書き込みは無視します。

2-7. CMEMG コマンドの実行軸の変更

CEMG 端子から非常停止信号を入力すると全軸が即停止します。

CEMG 入力と同等なコマンドとして CMEMG コマンドがあります。

PCL61x3 では、CMEMG コマンドを書き込んだ軸しか停止しないので、CMEMG コマンド書き込み時に COMW(11~8)で全軸有効に指定する必要がありました。また、停止中の CEMG 入力でも発生するエラー割り込み(REST.ESEM)が、停止中の CMEMG コマンドでは発生しませんでした。

PCL61x5 では、COMW(11~8)で全軸を指定しなくても、どれかの軸に CMEMG コマンドを書き込むと全軸が即停止します。また、停止中に書き込んでもエラー割り込み(REST.ESEM)が発生します。

2-8. PCS 端子状態のモニタ機能の変更

PCS 入力端子の状態は、RSTS.SPCS ビットで確認できます。

また、RENV1.PCSM=1 にすると、PCS 端子は自軸だけの CSTA 信号として動作します。

PCL61x3 では、RENV1.PCSM=1 の場合に、PCS 端子状態で RSTS.SSTA ビットが変化し、RSTS.SPCS ビットは変化しませんでした。

PCL61x5 では RENV1.PCSM 設定に関係なく、RSTS.SPCS ビットは PCS 端子状態の確認、RSTS.SSTA ビットは CSTA 端子状態の確認ができます。

機種	RENV1.PCSM=0		RENV1.PCSM=1	
	RSTS.SPCS	RSTS.SSTA	RSTS.SPCS	RSTS.SSTA
PCL61x3	PCS 端子モニタ	CSTA 端子モニタ	常に 0	PCS 端子モニタ
PCL61x5	PCS 端子モニタ	CSTA 端子モニタ	PCS 端子モニタ	CSTA 端子モニタ

2-9. 停止中の RPLS モニタ値

RPLS レジスタは、位置決め動作中に残パルス数を確認したい時に読み出します。

PCL61x3 では、停止中の読出しを想定していなかったため、停止中に RMV レジスタまたは RMD レジスタ書き込みを行うと、残パルス数以外の値に変化していました。

PCL61x5 では、停止中に RMV, RMD レジスタを変更しても、前回停止時の RPLS の値を保持します。

2-10. メインステータスの定義追加

ソフトリミット機能の追加により、未定義（読出し値は 0）ビット 10, 11 が SCP3, SCP4 となりました。

PCL61x3 では、ビット 11~10 は未定義のため常に“00”です。

PCL61x5 では、常にソフトリミット状態に変化します。

2-11. RSDC レジスタモニタ値の上位ビットの定義変更

RSDC はスローダウンポイント値の読出し専用レジスタです。

スローダウンポイントの範囲としては、0~16, 777, 215, の 24 ビットのため、PCL61x3 では未使用のビット 31~24 を全て 0 固定にしていました。

スローダウンポイント手動設定時 (RMD. MSDP=1) には、RDP 設定値と等しくなります。

スローダウンポイント自動設定時 (RMD. MSDP=0) には、RDP 設定値であるオフセット値 (-8, 388, 608 ~ +8, 388, 607) がスローダウンポイント値の初期値になり、スタート後に出カパルスに同期してカウントアップしてゆき、最大で +16, 777, 215 まで増加する可能性があります。

しかし、RSDC 読出し値として、-8, 388, 608 (00800000h) ~ -1 (00FFFFFFh) の値と、+8388, 608 (00800000h) ~ 16, 777, 215 (00FFFFFFh) との区別が出来ませんでした。

なお、回路内部では符号付 25 ビット数値として制御して扱っているので問題ありません。

そこで、PCL61x5 では RSDC の上位ビットを 0 固定から符号拡張に変更して、符号付 32 ビットデータとして読み出せるように変更しました。数値範囲は、-8, 388, 608 (FF800000h) ~ +16, 777, 215 (00FFFFFFh) です。

2-12. PA/PB, +DR/-DR 動作の停止割り込み

RENV2. IEND=1 にすると、正常停止/異常停止に関係なく割り込み (MSTSW. SENI) が発生する仕様でした。

しかし、PCL61x3 では下記の 3 つの動作モードの時には、コマンド停止時とエラー停止時に INT 信号が出力されませんでした。

- ①パルサ (PA/PB) 入力による連続動作 (RMD. MOD=01h)
- ②外部信号 (+DR/-DR) 入力による連続動作 (RMD. MOD=02h)
- ③外部信号 (+DR/-DR) 入力による位置決め動作 (RMD. MOD=56h)

PCL61x5 では、上記のモードの時には INT 信号が出力されます。

2-13. 停止中の停止割り込み

PCL61x3 では、RENV2. IEND=1 の設定で停止中でも STOP コマンドまたは DSTP コマンドを書き込むと下記の現象が発生していました。

- ・ RIRQ. IREN=1 の時には、正常停止割り込み (RIST. ISEN) が発生する。
- ・ RENV2. IEND=1 の時には、停止割り込み (MSTSW. SENI) が発生する。
- ・ 初期状態 (MSTSW. SEND=0) の時には、MSTSW. SEND=1 になる。

PCL61x5 では、停止中 (MSTSW. SSCM=0) には上記現象が発生しないようにしました。

2-14. 停止中の ALM, EMG エラー停止割り込み

PCL61x3 では、動作中の ALM, EMG 入力はレベル検出でしたが、停止中は入力信号のエッジを検出していたため、電源投入時から入力されていた場合にはエラー割り込みが発生しませんでした。

PCL61x5 では停止中もレベル検出に変更しましたので、電源投入時に ALM, EMG 信号が入力されているとエラー割り込みが発生します。

ただし、検出後にエッジ信号に変換しているため、入力状態が継続していても何度もエラー割り込みが

発生することはありません。

2-15. INP 入力待ち状態でのエラー停止

PCL61x3 では、INP 入力待ち状態 (RSTS. CND=1110) の間に EL, ALM 等のエラー停止要因が発生しても無視されていました。

PCL61x5 では、INP 入力待ち状態でもエラー停止割込みが発生するようにしました。

2-16. プリレジスタ継続時の停止コマンド

プリレジスタを使用して次動作を継続動作させている場合、現在動作が停止して次動作がスタートするタイミングと停止コマンド (49h, 4Ah) の書き込みタイミングとが完全に一致した場合、PCL61x3 では停止コマンドが無視されていました。

PCL61x5 では無視されないように修正しました。

2-17. PRDP レジスタ読出し時の符号拡張

スローダウンポイント自動設定時には PRDP レジスタにオフセット値として符号付数値を設定します。

そのため、24 ビット長の PRDP 設定値は負数になる場合もありますが、PRDP レジスタを 32 ビット符号拡張して読出す時の符号として PRDP 設定値の符号の代わりに RDP 設定値の符号を誤使用していました。

PCL61x5 では PRDP 設定値の符号を使用するように修正しました。

2-18. 位置オーバーライド中止時の動作方向信号の変化

動作方向反転が必要な位置オーバーライドによる減速停止中に、停止コマンドまたは減速停止コマンドで停止させた時に、まだ反転前なのに停止後に動作方向が変化していました。

PCL61x5 では、反転前の時には動作方向が変化しないようにしました。

2-19. 状態モニタの修正

RSTS. CND の読出しにより状態モニタができます。

加速中には CND=1011 になり、加速終了で CND=1100 (FH 定速中) に変化します。

しかし、加速中に FCHGH コマンドで瞬時に FH 速度に変更しても、CND=1100 への変化が遅れていました。

PCL61x5 では瞬時に CND=1100 に変化するように修正しました。

2-20. パルサ、エンコーダ信号の 2 パルス入力時の修正

パルサ (PA, PB) 入力、エンコーダ (EA, EB) 入力には、2 パルス入力仕様を選択でき、A 入力の立ち上がりでカウントアップ、B 入力の立ち上がりでカウントダウンします。

しかし、PCL61x3 では、どちらかの信号の立ち上がりと他の信号の立下りのタイミングが一致したときに入力変化を無視してカウントしませんでした。

PCL61x5 では、他の信号の立下りを無視してカウントするように修正しました。

2-21. S 字減速特性 (時間) の修正

S 字減速時間の計算式はユーザーズマニュアルに記載しており、PCL61x3, PCL61x5 で共通です。

① 直線部分がない S 字減速のとき

$$\text{減速時間 [sec]} = (\text{RFH} - \text{RFL}) \times (\text{RDR} + 1) \times 4 / (\text{基準クロック周波数 [Hz]})$$

② 直線部分がある S 字減速のとき

$$\text{減速時間 [sec]} = (\text{RFH} - \text{RFL} + 2 \times \text{RDS}) \times (\text{RDR} + 1) \times 2 / (\text{基準クロック周波数 [Hz]})$$

しかし、PCL61x3 では減速制御回路の誤差により、実際の減速時間が数 10 ms も短い場合があります。PCL61x5 では回路修正により誤差を小さくしましたが、結果的に PCL61x3 よりも動作時間が長くなる場合があります。動作時間差を数式で表すことはできませんが、RFL 設定値が小さいほど時間差が大きくなる傾向があります。なお、直線加減速の場合には PCL61x3/61x5 で動作時間は変わりません。

2-22. 最終パルス周期の修正

動作完了タイミングは RMD. METM 設定により、周期完了／パルス完了とから選択できます。

1 周期はパルス出力が ON 状態に変化した時を基点としているため、周期完了を選択した時には最終パルス出力が OFF 状態になった後、周期完了まで待ってから停止状態になります。

しかし、PCL61x3 では最終パルスの周期完了タイミング検出回路に誤差があり、(周期／(RMG+1))の時間だけ早めに停止状態に変化していました。

CLK=19.6608MHz での 1 倍モードは RMG=1199 ですので、RFL=1 (1pps) 時の誤差は 0.8ms 程度になります。

PCL61x5 では修正しましたが、結果的に PCL61x3 よりも動作時間が少し長くなります。

3. 機能アップ内容

3-1. 移動量設定範囲の拡張

PCL61x3 は、移動量 (PRMV, RMV) とコンパレート値 (RCMP1, RCMP2) の設定範囲が 28 ビットでした。

PCL61x5 では、32 ビット長へ拡張しました。

3-2. 加減速レート設定範囲の拡張

PCL61x3 は、加速レート (PRUR, RUR) と減速レート (PRDR, RDR) の設定範囲が 14 ビットでした。

PCL61x5 では、16 ビット長へ拡張しました。

3-3. ソフトリミット機能の追加

PCL61x3 にはソフトリミット機能がありませんでした。

PCL61x5 では、ソフトリミット機能を追加しました。

(+)ソフトリミット値 (RCMP3:32bit) と、(-)ソフトリミット値 (RCMP4:32bit) 用の設定レジスタを追加し、COUNTER1 または COUNTER2 との比較によりソフトリミット管理を行います。

3-4. MSTSW. SENI、MSTSW. SEOR ビットの自動リセット停止機能の追加

PCL61x3 では、メインステータスの SENI, SEOR ビットのリセットは読出し処理による自動リセットだけでした。

PCL61x5 では、読出し時の自動リセットの他に、コマンドによるリセットも行えます。

RENV2. MRST=1 にすると自動リセット機能が停止し、SENIR コマンド (2Dh) で SENI ビットがリセットされ、SEORR コマンド (2Eh) で SEOR ビットがリセットされます。

ただしシリアルバス I/F の場合、RENV2. MRST ビットは 1 に固定されるため、自動リセット機能は使用できません。

3-5. REST, RIST レジスタの自動リセット停止機能の追加

PCL61x3 では、エラー割り込みステータス (REST レジスタ) のリセット方法は REST レジスタ読出しによる自動リセットだけで、イベント割り込みステータス (RIST レジスタ) のリセット方法は RIST レジスタ読出しによる自動リセットだけでした。

PCL61x5 では、読出しによる自動リセット機能の他に、指定したビットだけをリセットする機能を追加しました。

RENV2. MRST=1 にすると自動リセット機能が停止し、REST レジスタ書き込みコマンド (WREST:B2h)、RIST レジスタ書き込みコマンド (WRIST:B3h) により任意のビットだけリセットできます。

なお、リセットされるのは、書き込みデータが 1 になっているビットだけです。

ただしシリアルバス I/F の場合、RENV2. MRST ビットは 1 に固定されるため、自動リセット機能は使用できません。

3-6. 機種確認用に ID モニタ機能を追加

PCL61x3 では、機種 (LSI 名) を確認する情報は有りませんでした。

PCL61x5 では、機種を判断できる ID コードの確認機能を追加しました。

ID モニタコマンド (IDMON:03h) に続けて RMG レジスタ読出しコマンド (RRMG:D5h) を書き込むと、読出しデータのビット 31~16 が ID コードになります。

ID コードは、PCL6115 が 03E0h、PCL6125 が 03F0h、PCL6145 が 0400h です。

PCL61x3 で上記手順を行うと、読出しデータのビット 31~16 は 3 機種とも 0000h になります。

なお、本機能はパラレルバスを使用している既存機種との判別用であるため、PCL61x5 をシリアルバスでご使用されている場合には ID コードの読み出しはできません。読み出し値は 0000h になります。

3-7. CPU 接続用シリアル I/F の追加

PCL61x3 は 8, 16 ビットのパラレル I/F 接続だけでした。

PCL61x5 では SPI-I/F (4 線式シリアル I/F) も使用できます。

なお、シリアル I/F 用通信クロック (SCK) 周波数は、基準クロック周波数の 1/1.5 以下までです。

【注意】

既存のパラレル I/F とシリアル I/F との切り替えは、 \overline{RD} 、 \overline{WR} 入力端子で行います。

リセット解除時に共にローレベルの時にシリアル I/F、その他の時はパラレル I/F になります。

CPU の機種によっては、 \overline{RD} 、 \overline{WR} 出力端子の初期状態がフローティング (汎用入力ポート) になっているものがありますが、PCL61x5 の \overline{CS} 、 \overline{RD} 、 \overline{WR} 入力端子はプルアップ抵抗を内蔵していますのでハイレベルとして認識します。

3-8. シリアル I/F 時のみに使用できる共用ポートの追加

PCL61x5 でシリアル I/F で使用する時には、データバス (D0~D15) を使用しません。

そこで、16 ビットの汎用ポートとして使用できるようにしました。軸ごとに割り付けられた汎用ポートではないため、多軸製品 (PCL6125、PCL6145) の場合は各軸が共通で使用します。このためこの汎用ポートは「共用ポート」と表記し、軸ごとに割り当てられている汎用ポートと区別します。なお、入出力はビットごとに指定できます。

3-9. EZ 入力を使用した原点復帰での割り込みの追加

RENV2.ORM=1 にすると、ORG 入力と EZ 入力を使用した原点復帰仕様になり、高速スタート時には ORG=ON で減速を開始し、指定回数の EZ 入力により即停止しますが、停止時の速度は確認していません。

そのため、必ず減速が完了するような EZ 回数を指定する必要があります。

PCL61x3 では、EZ 設定回数が少なく減速途中で停止しても検出できませんでした。

PCL61x5 では、RENV2.ORM=1 の高速原点復帰で、減速しきれずに停止した時にイベント割り込みを発生させる機能を追加しました。

3-10. スタート割り込みの追加

スタートコマンドを書き込んでから実際にスタートするまでには、方向変化タイマと ERC 制御タイマの完了を待ってからスタート処理を行うための遅延時間があります。

PCL61x3 で実際の動作開始タイミングを知るには、動作状態モニタ (RSTS.CND3~0) の確認を繰り返す必要がありました。

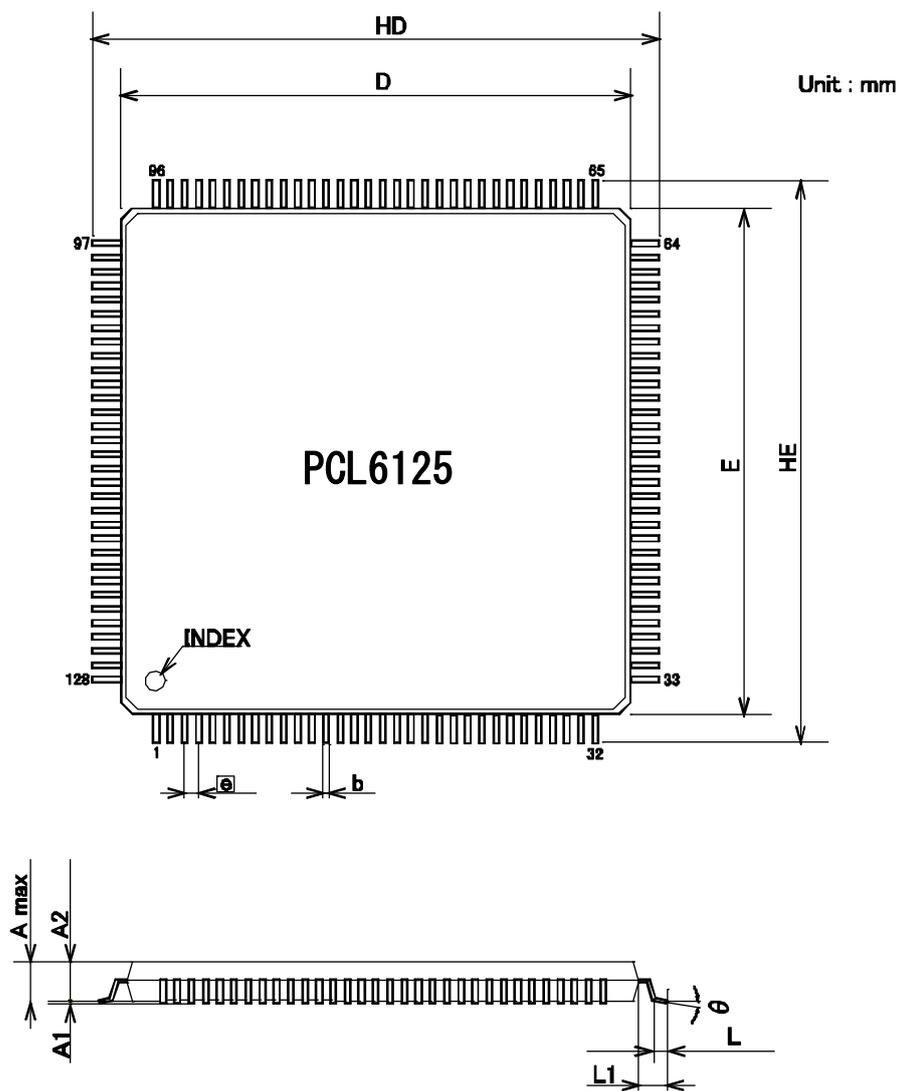
PCL61x5 には、実際の動作開始時にイベント割り込みを発生させる機能を追加しました。

3-11. 現在位置カウンタのラッチ回路を追加

現在位置カウンタのラッチ回路を 2 回路追加しました。(RLTC3, RLTC4)

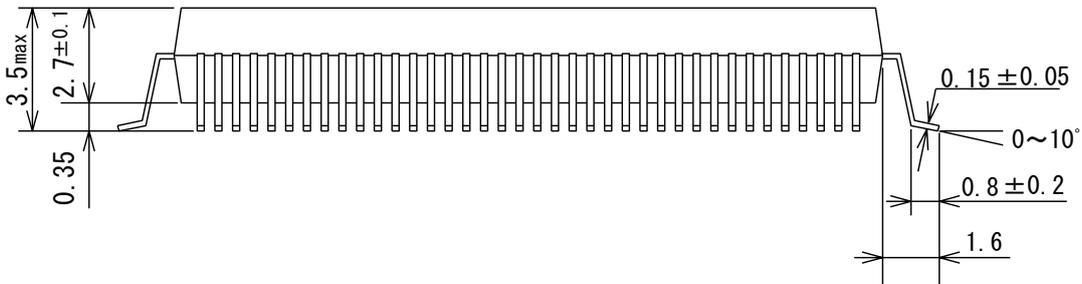
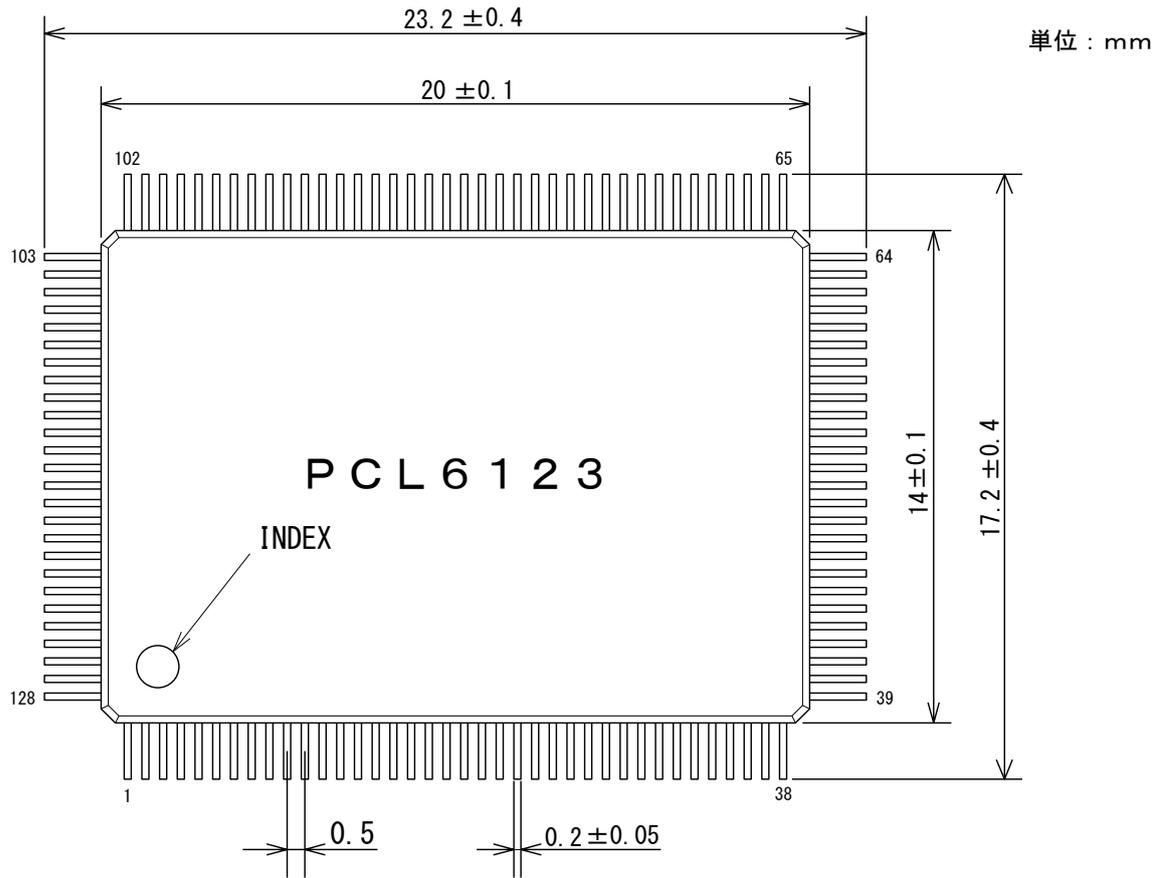
4. 外形寸法の差異 (PCL6115/6145 は PCL6113/6143 と同一寸法です)

【PCL6125 寸法図】



Symbol	Dimension in Millimeters		
	Min.	Nom.	Max.
E	-	14	-
D	-	14	-
HE	-	16	-
HD	-	16	-
e	0.4		
b	0.13	-	0.23
A max	-	-	1.7
A1	-	0.1	-
A2	-	1.4	-
L	0.3	-	0.75
L1	-	1	-
θ	0°	-	10°
y	-	-	0.08

【PCL6123 寸法图】



5. 追加コマンド

5-1. ID モニタコマンド

COMBO	記号	内容
03h	IDMON	RRMG コマンドで ID コードを読み出せる状態にします

本コマンド書き込み直後に RMG レジスタを読み出すと、ビット (31~16) で機種 ID コードが確認できます。(PCL61x3 では ID コードは 0000h)

機種	機種 ID コード
PCL6115	03E0h
PCL6125	03F0h
PCL6145	0400h

5-2. ステータス リセットコマンド

COMBO	記号	内容
2Dh	SENIR	停止割り込みステータス (MSTSW. SENI) をリセットします
2Eh	SEORR	目標位置オーバーライド失敗ステータス (MSTSW. SEOR) をリセットします

5-3. レジスタ制御コマンド

内容	Bit 長	名称	読出しコマンド		書き込みコマンド	
			COMBO	記号	COMBO	記号
環境設定 4	32	RENV4	DFh	RRENV4	9Fh	WRENV4
ラッチデータ 3	32	RLTC3	EFh	RRLTC3		
ラッチデータ 4	32	RLTC4	F0h	RRLTC4		
エラー割り込み要因取得	11	REST	F2h	RREST	B2h	WREST
イベント割り込み要因取得	18	RIST	F3h	RRIST	B3h	WRIST
共用ポート (GP0~15) 仕様設定	16	RGPM	FAh	RRGPM	BAh	WRGPM
共用ポート (GP0~15) データ	16	RGPD	FBh	RRGPD	BBh	WRGPD

5-4. ラッチ 3、4 制御コマンド

COMBO	記号	内容
3Ch	LTC3E	RLTC3 のラッチ動作を有効にします
3Dh	LTC4E	RLTC4 のラッチ動作を有効にします
3Eh	LTC3D	RLTC3 のラッチ動作を無効にします
3Fh	LTC4D	RLTC4 のラッチ動作を無効にします

6. 追加・変更レジスタ

機能アップのために、PCL61x3 では未定義でしたビット(網掛け部分)の定義を追加しています。

PCL61x3 のマニュアルには '0' 固定と記載してありますので、PCL61x3 用ソフトでも問題は発生しないはずですが、動作がおかしい時は '0' になっているかご確認ください。

6-1. RMG レジスタ (ビット定義の追加)

ID モニタ用にビット定義を追加しました。

なお、ID モニタ値の読出しには、直前に IDMON コマンドの書き込みが必要です。

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	RMG データ											
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
IDDT (ID モニタ値)															

ビット	ビット名	内容
31-16	IDDT	ID モニタコマンド (IDMON:03h) の直後に RRMG コマンド (D5h) を書き込んだ時だけ、ID コードが読み出せません。その他の時の読出し値は 0000h です。

6-2. RENV2 レジスタ (ビット定義の追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
POFF	EOFF	CSP0	P7M	P6M	P5M	P4M1	P4M0	P3M1	P3M0	P2M1	P2M0	P1M1	P1M0	POM1	POM0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MRST	IEND	ORM	EZL	EZD3	EZD2	EZD1	EZD0	PDIR	PINF	PIM1	PIM0	EDIR	EINF	EIM1	EIMO

ビット	ビット名	内容
31	MRST	MSTSW, REST, RIST の読み出し直後自動リセット機能の制御 0 : 自動リセット有効 1 : 自動リセット無効 シリアルバス I/F の場合は、“1” に固定されます。

タイミング	MRST=0 の時	MRST=1 の時
MSTSW 読み出し直後	SENI, SEOR ビットを自動リセット	自動的にはリセットしない
REST の読み出し直後	全ビットを自動リセット	”
RIST の読み出し直後	全ビットを自動リセット	”

6-3. RENV3 レジスタ (ビット定義の追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
C2S1	C2S0	C1S1	C1S0	C2RM	CU2R	LOF2	CU2L	C1RM	CU1R	LOF1	CU1L	CU2H	CU1H	CIS2	CIS1
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	SLCU	SLM1	SLM0	SYI1	SYI0	SYO3	SYO2	SYO1	SYO0

ビット	ビット名	内容
23~22	SLM1~SLM0	00 : ソフトリミット機能を停止させます。 01 : ソフトリミット位置でイベント割り込みが発生します。(停止せず) 10 : ソフトリミット位置で即停止し、エラー割り込みが発生します。 11 : ソフトリミット位置で減速停止し、エラー割り込みが発生します。
24	SLCU	ソフトリミット管理用のカウンタを選択します。 0 : COUNTER1, 1 : COUNTER2

6-4. RENV4 レジスタ (レジスタの追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
L4F1	L4F0	L4MD	L4DT	L4TL	L4T2	L4T1	L4T0	L3F1	L3F0	L3MD	L3DT	L3TL	L3T2	L3T1	L3T0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	ビット名	内容
2~0	L3T2~L3T0	RLTC3 にラッチするトリガ信号の選択 000:無効 001:LTC 入力 010:ORG 入力 011:EZ 入力 100:P4 入力 101:P5 入力 110:P6 入力 111:P7 入力
3	L3TL	RLTC3 用トリガ信号の有効エッジ選択 0:立下りエッジ 1:立上りエッジ
4	L3DT	RLTC3 にラッチするカウンタを選択します 0:COUNTER1 (RCUN1) 1:COUNTER2 (RCUN2)
5	L3MD	RLTC3 用ラッチ動作モード選択 0: LTC3E コマンドから LTC3D コマンドの間に 1 回だけラッチ 1: LTC3E コマンドから LTC3D コマンドの間に毎回ラッチ
7~6	L3F1~L3F0	RLTC3 用トリガ入力 (LTC, ORG, EZ, P4~P7) のフィルタ選択 00: フィルタ無 (入力パルス幅 > GLK 周期) 01: 3.2us 以下のパルス幅の入力は無視します 10: 25us " 11: 200us " 注. RENV1. FLTR、RENV2. EINF の設定とは関係ありません。
10~8	L4T2~L4T0	RLTC4 にラッチするトリガ信号の選択 000:無効 001:LTC 入力 010:ORG 入力 011:EZ 入力 100:P4 入力 101:P5 入力 110:P6 入力 111:P7 入力
11	L4TL	RLTC4 用トリガ信号の有効エッジ選択 0:立下りエッジ 1:立上りエッジ
12	L4DT	RLTC4 にラッチするカウンタを選択します 0:COUNTER1 (RCUN1) 1:COUNTER2 (RCUN2)
13	L4MD	RLTC4 用ラッチ動作モード選択 0: LTC4E コマンドから LTC4D コマンドの間に 1 回だけラッチ 1: LTC4E コマンドから LTC4D コマンドの間に毎回ラッチ
15~14	L4F1~L4F0	RLTC4 用トリガ入力 (LTC, ORG, EZ, P4~P7) のフィルタ選択 00: フィルタ無 (入力パルス幅 > GLK 周期) 01: 3.2us 以下のパルス幅の入力は無視します 10: 25us " 11: 200us " 注. RENV1. FLTR、RENV2. EINF の設定とは関係ありません。
31~16	未定義	(常に 0 を設定)

注：トリガー信号の入力仕様を変更した後にイネーブルコマンド (LTC3E、LTC4E) を書き込む場合は、必ずL3F (もしくはL4F) で設定されているフィルター時間の経過を待った後としてください。経過前にイネーブルコマンドを書き込むと余分なラッチ動作が発生します。
待ち時間を短縮するには、フィルター設定を“00”にした状態でトリガー信号の入力仕様を変更し、再度フィルター値だけを変更してください (フィルター設定が“00”の場合、フィルター時間よりレジスタへの書き込み時間が長いため、時間待ち処理が不要となります)。

6-5. RIRQ レジスタ (ビット定義の追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	IRBY	IREZ	IRSA	IRDR	IRSD	IROL	IRLT	IRC2	IRC1	IRDE	IRDS	IRUE	IRUS	IRNM	IREN
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	IRL4	IRL3

ビット	ビット名	内容
13	IREZ	RENV2. ORM=1 での高速原点復帰で、減速途中で停止した時
14	IRBY	動作中になった時 (スタート時)
15	未定義	(常に 0 を設定)
16	IRL3	RLTC3 へのラッチ時
17	IRL4	RLTC4 へのラッチ時
31~18	未定義	(常に 0 を設定)

6-6. RLTC3 レジスタ (レジスタの追加)

ラッチ3の記憶データです。(読み出し専用)

31	28	24	20	16	12	8	4	0
[31 bits of memory data]								

数値範囲は、-2, 147, 483, 648~+2, 147, 483, 647です。

6-7. RLTC4 レジスタ (レジスタの追加)

ラッチ4の記憶データです。(読み出し専用)

31	28	24	20	16	12	8	4	0
[31 bits of memory data]								

数値範囲は、-2, 147, 483, 648~+2, 147, 483, 647です。

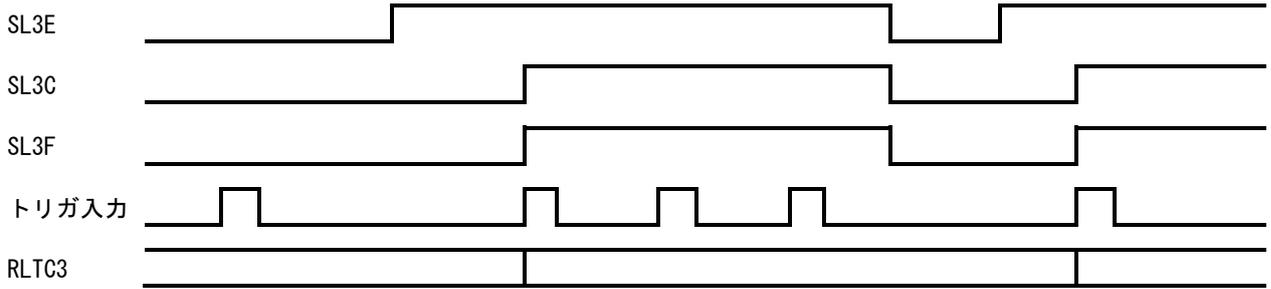
6-8. RSTS レジスタ (ビット定義の追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SINP	SDIN	SLTC	SDRM	SDRP	SEZ	SERC	SPCS	SEMG	SSTP	SSTA	SCD	CND3	CND2	CND1	CND0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	SL4F	SL4C	SL4E	SL3F	SL3C	SL3E	SDIR

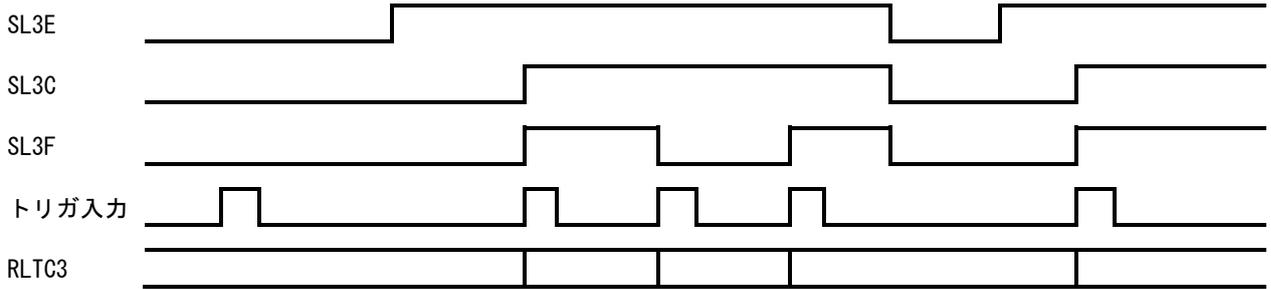
ビット	ビット名	内容
17	SL3E	1: RLTC3ラッチ可能状態 (LTC3Eコマンド書き込み~LTC3Dコマンド書き込み)
18	SL3C	1: RLTC3へ初回ラッチ完了 (LTC3Dコマンドでリセット)
19	SL3F	RLTC3の値変化時にトグル変化 (LTC3Dコマンドでリセット)
20	SL4E	1: RLTC4ラッチ可能状態 (LTC4Eコマンド書き込み~LTC4Dコマンド書き込み)
21	SL4C	1: RLTC4へ初回ラッチ完了 (LTC4Dコマンドでリセット)
22	SL4F	RLTC4の値変化時にトグル変化 (LTC4Dコマンドでリセット)
31~23	未定義	(常に"0"を設定)

ステータス変化タイミング

①RENV4.L3MD=0, RENV4.L3TL=1 の時



②RENV4.L3MD=1, RENV4.L3TL=1 の時



6-9. REST レジスタ (ビット定義の追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	ESMS	ESPS	ESPE	ESEE	ESPO	ESSD	ESEM	ESSP	ESAL	ESML	ESPL
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

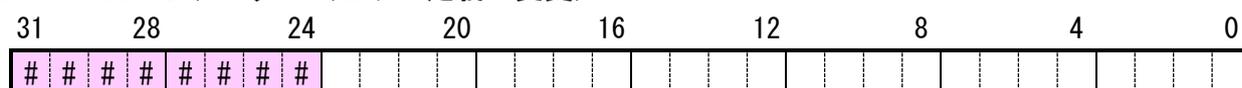
ビット	ビット名	内容
9	ESPS	(+)ソフトリミット検出による停止時 (RENV3.SLM1="1"の時だけ有効)
10	ESMS	(-)ソフトリミット検出による停止時 (RENV3.SLM1="1"の時だけ有効)
31~11	未定義	(常に"0"を設定)

6-10. RIST レジスタ (ビット定義の追加)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ISMS	ISPS	ISSA	ISMD	ISPD	ISSD	ISOL	ISLT	ISG2	ISC1	ISDE	ISDS	ISUE	ISUS	ISNM	ISEN
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	ISL4	ISL3	ISBY	ISEZ

ビット	ビット名	内容
14	ISPS	(+)ソフトリミット検出 (RENV3.SLM1, 0="01"の時だけ有効)
15	ISMS	(-)ソフトリミット検出 (RENV3.SLM1, 0="01"の時だけ有効)
16	ISEZ	RENV2. ORM=1 での高速原点復帰で、減速途中で停止した時
17	ISBY	動作中になった時 (スタート時)
18	ISL3	RLTC3 にラッチした時
19	ISL4	RLTC4 にラッチした時
31~20	未定義	(常に"0"を設定)

6-11. RSDC レジスタ (ビット定義の変更)



スローダウンポイント自動設定 (RMD.MSDP=0) の時には、RDP レジスタにオフセット値として負数も設定でき、その時の RDP 設定範囲は、-8,388,608 (800000h) ~ +8,388,607 (7FFFFFFh) です。

高速スタート時には、オフセット値からカウントアップしてゆきますが、PCL61x3 ではビット 31~24 が常に 00h であったため、符号付 32 ビット数値としては認識できませんでした。

PCL61x5 では、負数の時にはビット 31~24 が FFh になり、符号付 32 ビット数値として認識できます。なお、RMD.MSDP=1 の時には、0~+16,777,215 (00FFFFFFh) の 32 ビット正数として認識できます。

7. シリアル I/F

一般的には、SPIバスと呼ばれている方式です。

シリアルI/Fを使用する場合には、 \overline{RD} , \overline{WR} 入力端子を共にローレベル (GND接続) にします。

\overline{CS} , \overline{RD} , \overline{WR} 端子は、PCL61x5内部でプルアップしています。

シリアルI/F用には下記の端子を使用します。

端子名	方向	シリアル信号名	内容
CS	CPU→PCL	SS	スレーブセレクト信号
IF0	CPU→PCL	SCK	シリアルクロック
IF1	CPU→PCL	MOSI	書き込みデータ
WRQ	CPU←PCL	MISO	読出しデータ
A0	→PCL	DS0	デバイス選択 0
A1	→PCL	DS1	デバイス選択 1

注意. DS0, DS1信号は、1組のシリアル通信線に複数のPCL61x5を接続する時に使用します。
1つのPCL61x5しか接続しない時は、両端子ともGNDに接続します。

7-1. 通信フォーマット

通信フォーマットは軸選択コードのタイプ選択により、下記の4種類があります。

①コマンド書き込みフォーマット

1) 動作コマンド

MOSI :

軸選択コード (S7-S0)	コマンド (C7-C0)
----------------	--------------

1回の通信に対して、軸選択コードとコマンドは1つです。
汎用出力ビット制御コマンドと制御コマンドも、動作コマンドと同様です。

2) レジスタ書き込みコマンド

MOSI :

軸選択コード (S7-S0)	コマンド (C7-C0)	データx	データy	データz	データu
----------------	--------------	------	------	------	------

1回の通信に対して、軸選択コードとコマンドは1つです。
データの数は軸選択コードで選択した軸数分を書き込みます。
データのサイズは32bitで、並び順は “データ [7-0]+データ [15-8]+データ [23-16]+データ [31-24]” です。

3) レジスタ読み出しコマンド

MOSI :

軸選択コード (S7-S0)	コマンド (C7-C0)
----------------	--------------

MISO :

データx	データy	データz	データu
------	------	------	------

1回の通信に対して、軸選択コードとコマンドは1つです。
データの数は軸選択コードで選択した軸数分を読み出します。
データサイズは32bitで、並び順は“データ [7-0]+データ [15-8]+データ [23-16]+データ [31-24]”です。

②メインステータス読み出しフォーマット

MOSI :

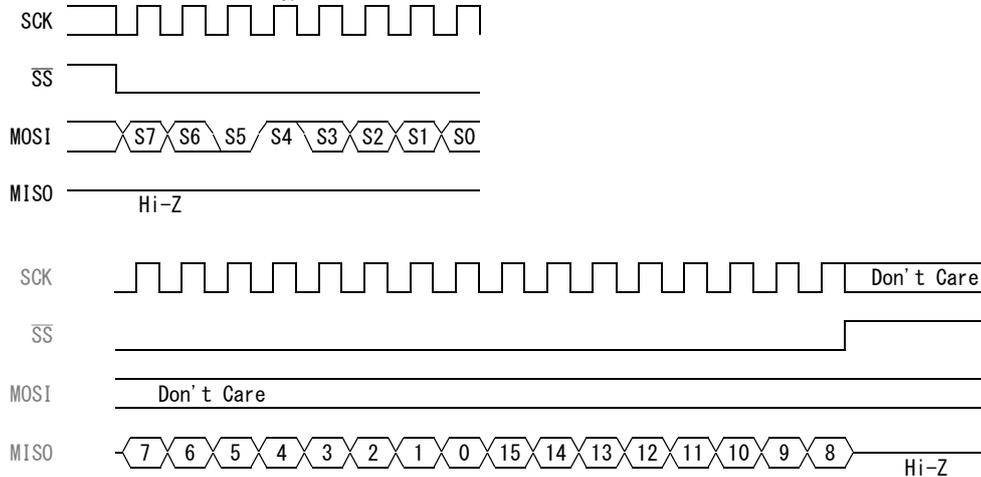
軸選択コード (S7-S0)

MISO :

データx	データy	データz	データu
------	------	------	------

1回の通信に対して、軸選択コードは1つです。
データの数は軸選択コードで選択した軸数分を読み出します。
データのサイズは16bitで、並び順は“データ [7-0]+データ [15-8]”です。

例. メインステータスの読み出し



S7-S0 : 軸選択コード(メインステータス読み出しフォーマットは、S5="0", S4="1")
15-0 : メインステータス読み出しデータ

③汎用ポート書き込みフォーマット

MOSI :

軸選択コード (S7-S0)	データx	データy	データz	データu
----------------	------	------	------	------

1回の通信に対して、軸選択コードは1つです。
データの数は軸選択コードで選択した軸数分を書き込みます。
データのサイズは8bitで、並び順は“データ [7-0]”です。

④サブステータス読み出しフォーマット

MOSI :

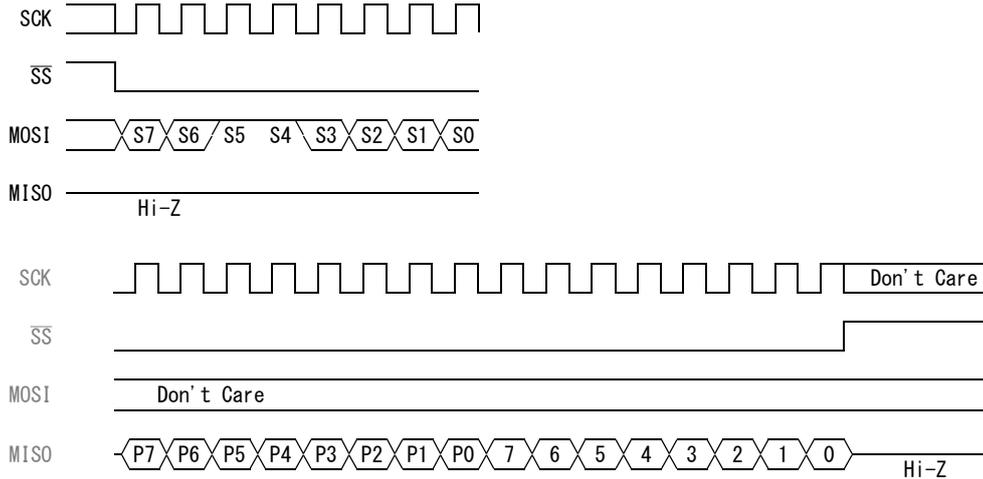
軸選択コード (S7-S0)

MISO :

データx	データy	データz	データu
------	------	------	------

1回の通信に対して、軸選択コードは1つです。
データの数は軸選択コードで選択した軸数分を読み出します。
データのサイズは16bitで、並び順は“データ [7-0]+データ [15-8]”です。
“データ [7-0]”が汎用ポート入力データで、“データ [15-8]”がサブステータスです。

例. サブステータスの読み出し



S7-S0 : 軸選択コード(サブステータス読み出しフォーマットは、S5="1", S4="1")
 P7-P0 : 汎用ポート読み出しデータ
 7-0 : サブステータス読み出しデータ

注.

- 軸選択コードで複数軸を選択すると、複数軸に対して1回のシリアル通信でアクセスが行えません。
 その場合、データ順序は選択した軸の中で、X > Y > Z > U の順になります。
- 複数軸に対する、コマンド(レジスタ)書き込み、汎用ポート書き込みは、SS信号の立ち上がり時に行います。
- 複数軸に対する、レジスタ読み出しは、“C0”ビット書き込み時の状態をラッチして、結果を順次行います。
- 複数軸に対する、メインステータス読み出し、サブステータス(汎用ポート)読み出しも、“S0”ビット書き込み時の状態をラッチして、結果を順次行います。
- フォーマット通りのビット数を書き込まず、制御を中断(書き込み途中でSS信号を立ち上げ)した場合は、予期せぬデータが書き込まれてしまいますので、ご注意ください。
- フォーマット通りのビット数を読み出さず、制御を中断(読み出し途中でSS信号を立ち上げ)した場合は、残りのデータが破棄されてしまいますので、ご注意ください。

7-2. 軸選択コード

軸選択コードは 1byte です。下記の 8bit から成ります。

Bit	PCL6114	PCL6124	PCL6144
0	X 軸選択	X 軸選択	X 軸選択
1	("0"固定)	Y 軸選択	Y 軸選択
2	("0"固定)	("0"固定)	Z 軸選択
3	("0"固定)	("0"固定)	U 軸選択
4	タイプ選択 A		
5	タイプ選択 B		
6	デバイス選択 0		
7	デバイス選択 1		

①軸選択(Bit3-0)

書き込み、または読み出し対象の軸を選択します。

該当する軸選択ビットが"1"の場合に、選択している軸となります。

すべての軸選択ビットが"0"の場合は、X 軸のみ選択("0001"b と同じ)になります。

②タイプ選択 (Bit5, 4)

4種類の通信フォーマットを選択します。

タイプ選択		通信フォーマット
B	A	
0	0	コマンド書き込み
0	1	メインステータス読み出し
1	0	汎用ポート書き込み
1	1	サブステータス、汎用ポート読み出し

③デバイス選択 (Bit7, 6)

通常は1つのスレーブセレクト信号(SS)で1つのLSIのみを接続しますが、本LSIは最大4つのLSIまで拡張接続が行えます。

デバイス選択1とデバイス選択0のビットは、デバイス選択番号端子(DS1, DS0)に対応しています。デバイス選択番号端子の設定が異なる複数のLSIに、同時アクセスは行えません。

デバイス選択		デバイス選択番号端子	
1	0	DS1	DS0
0	0	L	L
0	1	L	H
1	0	H	L
1	1	H	H

7-3. コマンド

コマンドコードは1byteです。パラレル I/F 時のコマンドと同じです。

7-4. データ

データは1byteの整数倍で、下位バイトから上位バイトの順に、各バイトはBit7(MSB)からBit0(LSB)の順に並びます。データは8bit未満の場合も、不足ビットに"0"を代用して1byte単位でご設定ください。

レジスタ書き込み時のデータが4byte未満の場合も、不足バイトに00hを代用して4byte単位でご設定ください。複数軸レジスタ一括書き込みの場合も同様に、1軸あたり4byte単位でご設定ください。

——— 以上 ———